

POLITECHNIKA POZNAŃSKA
WYDZIAŁ AUTOMATYKI, ROBOTYKI
i ELEKTROTECHNIKI
INSTYTUT ELEKTROTECHNIKI
i ELEKTRONIKI PRZEMYSŁOWEJ

ROZPRAWA DOKTORSKA
Aktywna kompensacja równoległa
przy użyciu zasilacza sieciowego
z przestrajalnym filtrem
indukcyjnym

Promotor:

dr hab. inż. Michał Gwóźdź, prof. PP

Autor:

mgr inż. Łukasz Ciepliński

POZNAŃ, 2022

Spis treści

WYKAZ NAJWAŻNIEJSZYCH OZNACZEŃ.....	5
STRESZCZENIE	8
ABSTRACT	10
1. Wstęp.....	12
1.1. Oddziaływanie układów przekształtnikowych na sieć elektroenergetyczną.....	12
1.2. Środki i metody ograniczania niekorzystnego wpływu odbiorników nieliniowych na sieć zasilającą.....	13
1.3. Kryteria i wskaźniki oceny oddziaływania odbiorników na sieć	15
2. Cel i zakres rozprawy	19
3. Aktywna kompensacja równoległa odkształceń prądu sieci	21
3.1. Zasada działania i struktura elektryczna aktywnego kompensatora równoległego	21
3.2. Idea aktywnej kompensacji równoległej przy użyciu zasilacza sieciowego	22
3.2.1. Wpływ bloku silnoprądowego na wartości parametrów dynamicznych zasilacza	24
3.2.2. Odbiornik typu T-R w układzie 1- i 3-fazowym.....	27
3.2.3. Struktura zasilacza-kompensatora z przestrajalnym filtrem indukcyjnym.....	28
4. Przestrajalny filtr indukcyjny	30
4.1. Zasada działania przestrajalnego filtra indukcyjnego – warianty rozwiązań	30
4.1.1. Wariant I	30
4.1.2. Wariant II	32
4.1.3. Wariant III.....	33
4.1.4. Warianty filtra – podsumowanie	35
4.2. Modele filtra przestrajalnego	36

4.2.1. Model elektryczny	36
4.2.2. Model polowy	37
4.2.3. Model laboratoryjny	38
5. Struktura bloku sterowania zasilaczem	42
5.1. Blok regulacji napięcia	44
5.1.1. Regulator napięcia	44
5.1.2. Korektor wartości sygnału referencyjnego	44
5.1.3. Filtr antytętnieniowy	46
5.2. Blok regulacji prądu	46
5.3. Blok sterowania filtrem przestrajalnym	48
5.4. Blok identyfikacji parametrów i synchronizacji sygnału referencyjnego z napięciem sieci	49
5.5. Blok wyznaczania wartości sygnału referencyjnego dla odbiornika nieliniowego	56
6. Model symulacyjny zasilacza	57
6.1. Cel i zakres badań modelu	57
6.2. Struktura i parametry modelu	57
6.3. Badania modelu	60
6.4. Podsumowanie wyników badań	66
7. Model laboratoryjny zasilacza	67
7.1. Cel i zakres badań modelu	67
7.2. Stanowisko laboratoryjne	67
7.3. Badania modelu	72
7.3.1. Badania bloku identyfikacji parametrów i synchronizacji sygnału referencyjnego z napięciem sieci	72
7.3.2. Badania zasilacza dla odbiornika nieliniowego typu T-R	78
7.3.3. Badania zasilacza dla odbiorników typu RL i T-RL	87
7.4. Analiza porównawcza wyników badań modeli symulacyjnego i laboratoryjnego	88

8. Koncepcja zasilacza-kompensatora z analogowymi blokami regulacji prądu i sterowania filtrem przestrajalnym.....	90
8.1. Cel stosowania regulatora analogowego.....	90
8.2. Struktura układu sterowania zasilaczem	92
8.2.1. Blok regulacji prądu	94
8.2.2. Część sygnałowa bloku sterowania filtrem przestrajalnym	95
8.3. Część silnoproudowa bloku sterowania filtrem przestrajalnym	96
8.4. Model symulacyjny zasilacza	97
8.4.1. Cel i zakres badań modelu.....	97
8.4.2. Struktura i parametry modelu.....	97
8.4.3. Badania modelu	98
8.4.4. Podsumowanie rozdziału	101
9. Podsumowanie.....	103
Bibliografia.....	106

WYKAZ NAJWAŻNIEJSZYCH OZNACZEŃ

Symbole, wielkości, parametry

BW	– Band-Width – pasmo przenoszenia
C_{DC}	– pojemność elektryczna kondensatora w obwodzie DC
$\cos \varphi_{L,h}$	– współczynnik mocy odbiornika, odniesiony do h -tej harmonicznej prądu i napięcia sieci
$\cos \phi_L$	– współczynnik mocy odbiornika
D_L	– moc deformacji, pobierana z sieci
f_x	– częstotliwość sygnału w punkcie „x” systemu elektrycznego
$i_x(t), i_x$	– wartość chwilowa prądu w punkcie „x” systemu elektrycznego
$I_{x,h}$	– amplituda h -tej harmonicznej prądu w punkcie „x” systemu elektrycznego
$I_{x,h,AVG}$	– wartość średnia prądu lub jego h -tej harmonicznej w punkcie „x” systemu elektrycznego
$I_{x,h,RMS}$	– wartość skuteczna prądu lub jego h -tej harmonicznej w punkcie „x” systemu elektrycznego
L_{CS}	– indukcyjność filtra na wejściu źródła prądu
L_L	– indukcyjność sieci
L_{TI}	– indukcyjność filtra przestrajalnego na wejściu źródła prądu
P_x	– moc czynna w punkcie „x” systemu elektrycznego
$P_{x,h}$	– moc czynna h -tej harmonicznej w punkcie „x” systemu elektrycznego
Q_x	– moc bierna w punkcie „x” systemu elektrycznego
$Q_{x,h}$	– moc bierna h -tych harmonicznych w punkcie „x” systemu elektrycznego
R_L	– rezystancja sieci
s_x	– wartość chwilowa sygnału w punkcie „x” systemu elektrycznego
S_x	– moc pozorna w punkcie „x” systemu elektrycznego
$S_{x,h}$	– moc pozorna h -tej harmonicznej w punkcie „x” systemu elektrycznego
SR	– Slew-Rate – szybkość zmian sygnału
t	– czas
T_x	– okres sygnału w punkcie „x” systemu elektrycznego
THC	– Total Harmonic Content – współczynnik zawartości harmonicznych
THD	– Total Harmonic Distortion – współczynnik zniekształceń harmonicznych
$THDR$	– Effective Total Harmonic Distortion – efektywny współczynnik

	zniekształceń harmonicznych
TWD	– Total Waveform Distortion – współczynnik odkształcenia sygnału od przebiegu sinusoidalnego
U_{DC}	– wartość średnia napięcia w obwodzie DC
$u_x(t), u_x$	– wartość chwilowa napięcia w punkcie „x” systemu elektrycznego
$U_{x,h}$	– amplituda h -tej harmonicznej napięcia w punkcie „x” systemu elektrycznego
$U_{x,h,AVG}$	– wartość średnia napięcia lub jego h -tej harmonicznej w punkcie „x” systemu elektrycznego
$U_{x,h,RMS}$	– wartość skuteczna napięcia lub jego h -tej harmonicznej w punkcie „x” systemu elektrycznego
X_L	– reaktancja sieci – dla częstotliwości podstawowej
Z_L	– impedancja sieci – dla częstotliwości podstawowej
Z_{TI}	– impedancja zastępcza filtra dla częstotliwości podstawowej
λ_L	– współczynnik mocy odbiornika nieliniowego
ω_x	– pulsacja sygnału w punkcie „x” systemu elektrycznego

Uwaga: indeksy x i h stosowane są opcjonalnie.

Wskaźniki

min	– minimalny
max	– maksymalny
nom	– nominalny (znamionowy)

Skróty

2D-FIR	– dwuwymiarowy filtr typu FIR
ADC	– Analog-to-Digital Converter – przetwornik analogowo-cyfrowy
ARF	– Anti-Ripples Filter – filtr antytętnieniowy
CT	– Current Transducer – przetwornik pomiarowy prądu
CTRL-	– Control-Diagnostic – linie sterująco-diagnostyczne
DIAG	
CTS	– Control Section – blok sterujący zasilaczem
DAC	– Digital-to-Analog Converter – przetwornik cyfrowo-analogowy
DF	– Decimation Filter – filtr decymacyjny
DFT	– Discrete Fourier Transform – dyskretna transformacja Fouriera
DSP	– Digital Signal Processor – cyfrowy procesor sygnałowy
E	– źródło s.em. w sieci elektroenergetycznej
FEM	– Finite Elements Methode – metoda elementów skończonych
FFT	– Fast Fourier Transform – szybka transformacja Fouriera
FIR	– Finite Impulse Response – filtr o skończonej odpowiedzi impulsowej
IIR	– Infinite Impulse Response – filtr o nieskończonej odpowiedzi

	impulsowej
LD	– Load – obciążenie zasilacza na szynie DC
LIMU	– ogranicznik wartości sygnału wyjściowego regulatora napięcia
LPF	– Low-Pass Filter – filtr dolnoprzepustowy
MWMS	– Multiple secondary Windings and Multiple Switch – filtr indukcyjny – wariant z wielokrotnym uzwojeniem wtórnym i wieloma przełącznikami
NL	– Nonlinear Load – odbiornik nieliniowy
PGN	– Power Grid Node – węzeł sieci elektroenergetycznej
PFC	– Power Factor Correction – poprawa współczynnika mocy
PLL	– Phase Locked Loop – pętla synchronizacji fazy
PSP	– Power Supply – zasilacz sieciowy, będący przedmiotem pracy
PWM	– Pulse Width Modulation – modulacja szerokości impulsów
REGA	– regulator napięcia w bloku RSC
REGI	– regulator prądu
REGU	– regulator napięcia
RL	– odbiornik – dwojnik R-L
RNL	– blok wyznaczania wartości sygnału referencyjnego dla odbiornika nieliniowego
RSC	– Reference Signal Correction block – blok korekcji sygnału odniesienia dla regulatora napięcia
SAPF	– Shunt Active Power Filter – energoelektroniczny aktywny filtr równoległy
s.em.	– siła elektromotoryczna
SIMD	– Single Instruction Multiple Data – tryb pojedynczej instrukcji procesora z wieloma danymi wejściowymi
SISD	– Single Instruction Single Data – tryb pojedynczej instrukcji z jedną daną wejściową
SWPA	– Single secondary Winding and Power Amplifier – filtr indukcyjny – wariant z pojedynczym uzwojeniem wtórnym i wzmacniaczem mocy
SWSS	– Single secondary Winding and Single Switch – filtr indukcyjny – wariant z pojedynczym uzwojeniem wtórnym i pojedynczym przełącznikiem
SYNC	– Synchronization block – blok identyfikacji wartości parametrów napięcia sieci i synchronizacji sygnału referencyjnego z tym napięciem
TI	– Tuned Inductor – przestrajalny filtr indukcyjny
TIC	– Tuned Inductor Control block – blok sterowania filtrem przestrajalnym
TIP	– Tuned Inductor Power stage – część silnopądowa bloku przestrajalnego filtra indukcyjnego
T-R	– odbiornik – tyrystorowy regulator napięcia obciążony rezystorem
T-RL	– odbiornik – tyrystorowy regulator napięcia obciążony dwojnikiem RL
VCCS	– Voltage Controlled Current Source – energoelektroniczne źródło prądu sterowane napięciem
VSI	– Voltage Source Inverter – przekształtnik napięciowy
VT	– Voltage Transducer – przetwornik pomiarowy napięcia
μP	– Microprocessor – mikroprocesor
μC	– Microcontroller – mikrokontroler

STRESZCZENIE

Stały rozwój gospodarczy krajów powoduje, że do sieci elektroenergetycznej dołączanych jest coraz więcej różnego rodzaju urządzeń, a tym samym rośnie zapotrzebowanie na energię elektryczną. Te, coraz bardziej rozbudowane funkcjonalnie, układy i systemy wymagają często zasilania napięciem o wysokiej jakości. Jednocześnie ich najczęściej nieliniowy i niestacjonarny charakter ma negatywny wpływ na funkcjonowanie systemu elektroenergetycznego. Takie oddziaływanie na sieć odkształca jej napięcie i powoduje generowanie zaburzeń, mogących zakłócać pracę samej sieci, jak również innych odbiorników. Często też, urządzenia elektryczne (np. silniki) pobierają moc bierną, która nie jest zamieniana na pracę, ale jest niezbędna do prawidłowego ich funkcjonowania. Pobór jej ma również negatywny wpływ na sprawność dystrybucji energii elektrycznej. Pobór mocy biernej jest więc efektem niepożądanym i ograniczonym przez dystrybutorów energii elektrycznej, poprzez naliczanie dodatkowych opłat za jej przesył. W celu kompensacji mocy biernej i mocy odkształcenia, pobieranej przez odbiorniki energii, często stosuje się, na ogół mało efektywne, pasywne środki (filtry), prowadzące do częściowego tylko rozwiązania problemu. Filtry pasywne umożliwiają redukcję tych mocy tylko w ograniczonym zakresie i o wartości (charakterystyce) przewidzianej już na etapie ich projektowania. Natomiast filtry aktywne, mogące dostosować się do warunków pracy sieci i odbiornika, cechują się wysoką ceną, dlatego też, w celu redukcji kosztów i podniesienia możliwości kompensacyjnych filtra stosowane są układy hybrydowe – łączące cechy filtrów pasywnych i aktywnych. Ich użycie jest ekonomicznie uzasadnione, szczególnie w przypadku odbiorników dużych mocy.

Biorąc pod uwagę wyzwania techniczne i ekonomiczne, związane z przetwarzaniem energii elektrycznej i poprawą jej jakości, w rozprawie zaproponowano metodę aktywnej kompensacji równoległej, realizowanej przez zasilacz sieciowy prądu stałego. W związku z tym układ taki jest dwufunkcyjny – oprócz zasilania odbiornika dołączonego do szyny DC, pełni również rolę równoległego filtra aktywnego. Zdaniem autora, takie urządzenia, o relatywnie niewielkich mocach wyjściowych, mogłyby realizować w systemie energetycznym kompensację „rozproszoną”.

Elementem nowości, w stosunku do innych tego typu rozwiązań, jest zastosowanie w zasilaczu-kompensatorze przestrajalnego filtra indukcyjnego. Jednym z głównych powodów stosowania filtrów indukcyjnych w różnego typu układach energoelektronicznych jest konieczność ograniczania w ich prądzie (wejściowym, wyjściowym) składowych modulacji impulsowej (typowo PWM), stosowanej do sterowania zaworami w stopniu mocy. Z drugiej strony, indukcyjność filtra jest jedną z głównych przyczyn ograniczonej dynamiki działania układu przekształtnikowego. Zastosowanie filtra przestrajalnego

znacząco zwiększa „pasmo przenoszenia” takiego układu. Jednocześnie, w stanie quasi-ustalonym pracy całego systemu, zawartość produktów modulacji impulsowej w prądzie sieci pozostaje na minimalnym zakładanym poziomie.

W kolejnych częściach rozprawy omówiono: strukturę systemu elektrycznego z zasilaczem-kompensatorem, koncepcję działania zasilacza z przestrajalnym filtrem indukcyjnym, strukturę układu sterowania zasilaczem i poszczególne jego elementy, wyniki badań modeli symulacyjnego i laboratoryjnego systemu elektrycznego z zasilaczem oraz ich analizę porównawczą, a także model symulacyjny zasilacza z częściowo analogowym blokiem sterowania i wyniki jego badań. W końcowej części pracy zawarto podsumowanie przeprowadzonych badań i ich rezultatów.

Active parallel compensation using a power supply with a tunable inductive filter

ABSTRACT

The constant economic development of countries means that more and more various types of devices are connected to the power grid, and thus the demand for electricity is growing. These increasingly sophisticated devices often require high-quality voltage. At the same time, their non-linear nature has a negative impact on the power grid to which they are connected. This effect on the grid distorts its voltage and causes disturbances in other loads. Often, electrical devices, such as motors, cause a flow of reactive power that is not converted into work but is necessary for their proper functioning. The occurrence of this power has a negative impact on the efficiency of electricity distribution. Consumption of a reactive power is therefore an undesirable effect and is limited by electricity distributors, by charging additional fees for its transmission. Currently, to compensate for reactive power and distortion power, generally, ineffective measures are used that lead to only a partial solution of the problem. Passive filters allow the reduction of these powers only to a limited extent and of the value (characteristics) already predicted at the design stage. Active filters, on the other hand, are very expensive, so to reduce costs and increase the compensation capabilities of the device, hybrid systems are most often used – built with both passive and active filters.

Taking into account the technical and economic challenges, related to the conversion of electricity and the improvement of its quality, this work proposes a method of active parallel compensation, realized by a power supply. Therefore, such a system is dual-function – in addition to supplying the receiver connected to the DC bus, it also operates as a parallel active filter. In the author's opinion, devices of this type, with relatively low output power, could implement in the electric system a "distributed" compensation.

The element of novelty, compared to other solutions of this type of devices, is use at the input of the power supply, of a tuned inductive filter. One of the main purposes of this filter is the necessity to limit, in the input current of the power electronics device, the pulse modulation (typically PWM) components; the pulse modulation strategy is used to control the switches in the power stage of device. On the other hand, this filter is one of the main reasons for the limited dynamics of the device's operation. Application of the tunable filter significantly increases the dynamics (i.e., "frequency response") of the device significantly. At the same time, in the quasi-steady state of the entire system operation, the content of pulse modulation products in the input current of the power supply remains at a minimum assumed level.

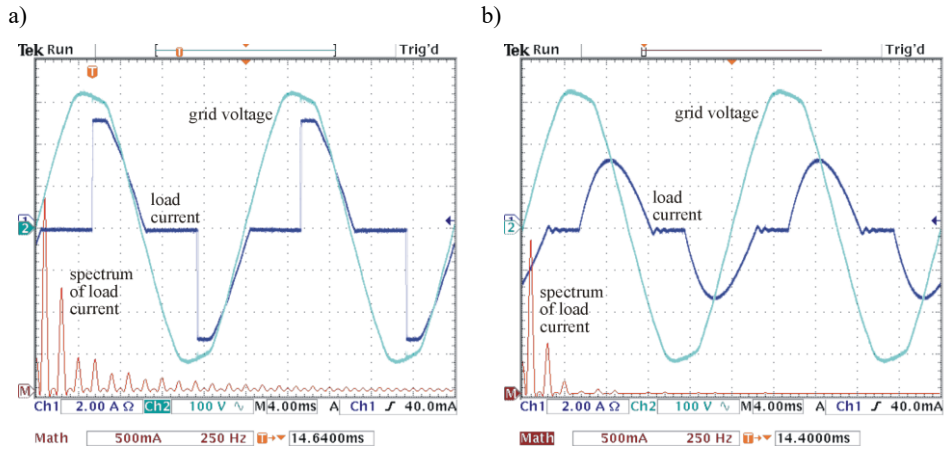
In the following parts of the dissertation are discussed: structure of the electric system with the power supply-compensator, concept of the power supply with a tunable inductive filter in the power stage, structure of the power supply control section and rules of operation of its individual sub-blocks, results of tests of the simulation and laboratory models of the electric system with a power supply and their comparison, and simulation model of the power supply with the partially analogue control section and their discussion. The final part of the work contains a comprehensive summary of carried out investigations and its results.

1. Wstęp

1.1. Oddziaływanie układów przekształtnikowych na sieć elektroenergetyczną

Podstawowymi przyczynami niekorzystnego oddziaływania układów przekształtnikowych na sieć zasilającą są ich: nieliniowość, niestacjonarność i generowanie przez nie stanów nieustalonych napięć i prądów, zachodzące w stanach dynamicznych pracy ich samych oraz linii zasilającej [1-4]. Dotyczy to zarówno układów o komutacji sieciowej, jak i wymuszonej. Współczesne układy energoelektroniczne budowane są w oparciu o szeroki wachlarz przyrządów półprzewodnikowych mocy, tj.: łączniki niesterowane (diody), półsterowane (tyrystory i triaki) i w pełni sterowane (tyrystory GTO i tranzystory, najczęściej typu: IGBT, MOSFET i JFET). W ostatnich latach, na rynku pojawiły się też, obecnie dojrzałe technicznie, przyrządy wykonane z zaawansowanych technologicznie materiałów półprzewodnikowych rodzaju WBG (WBG – Wide Band-Gap), jak SiC (SiC – ang. Silicon carbide) czy GaN (GaN – ang. Gallium Nitride) [5]. Z racji ich bardzo dobrych parametrów dynamicznych (szczególnie w odniesieniu do przyrządów GaN) układy przekształtnikowe, zbudowane na ich bazie, mogą w sposób wyraźny wpływać na jakość energii w sieci elektroenergetycznej [6,7].

Wpływ układów przekształtnikowych na sieć może być różnorodny: pozytywny (kompensatory), neutralny (urządzenia z funkcją PFC), jak i negatywny (szeroka gama różnego rodzaju odbiorników, małych, średnich i dużych mocy). Dla przykładu, konwencjonalne rozwiązania układów diodowych i tyrystorowych, które są stosowane powszechnie, wywołują niekorzystne, wynikające ze znacznej nieliniowości tych urządzeń, oddziaływanie na sieć zasilającą, w tej liczbie: załamania komutacyjne (uskoki) napięcia, odkształcanie przebiegu prądu od kształtu sinusoidalnego i wprowadzanie przesunięcia fazowego prądu względem napięcia (w relacji do ich podstawowych, jak i wyższych harmonicznych) [8-13]. Jednym z najsilnie niekorzystnie oddziałujących na kształt prądu sieci odbiorników jest, popularny w użyciu, tyrystorowy regulator napięcia. Może on wymuszać przebieg prądu o bardzo znacznej stromości (w momencie załączenia tyrystora), a zatem o szerokim widmie harmonicznych. Na Rys. 1.1, przedstawiono przykłady przebiegów napięcia i prądu w przypadku urządzenia tego typu, dołączonego do rzeczywistej sieci elektroenergetycznej. Na rysunku zawarto również charakterystyki widmowe prądu. Regulator ten obciążono rezystorem (łącznie, odbiornik typu T-R) i dwójnikiem RL (odbiornik typu T-RL). Kąt załączania tyrystorów wynosił 90 st. el.



Rys. 1.1. Przebiegi napięcia sieci i prądu odbiornika oraz charakterystyka widmowa prądu odbiornika, w postaci 1-fazowego tyrystorowego regulatora napięcia obciążonego: a) rezystorem, b) dwójnikiem RL.

Obydwa rodzaje odbiorników odznaczają się znacznym stopniem nieliniowości. Dotyczy to szczególnie układu typu T-R, którego prąd zawiera bogate widmo harmoniczných, a jego poszczególne składowe charakteryzują się znacznymi wartościami amplitud. Harmoniczne te powodują na elementach R-L linii zasilającej spadki (straty) napięcia ($\Delta U_{L,h}$), zgodnych z równaniem:

$$\Delta U_{L,h} = I_{L,h} Z_{L,h} : h = 2, 3, \dots \quad (1.1)$$

gdzie: $Z_{L,h}$ – impedancja sieci dla h -tej harmonicznej prądu.

Generowanie przez odbiornik nieliniowy mocy odkształcenia ma negatywny wpływ na pracę sieci elektroenergetycznej, którego efektem są: wzrosty, zapady i zaniki napięcia oraz przepięcia i odkształcenia przebiegów napięcia i prądu. Ponieważ urządzenia służące generacji energii elektrycznej, jej odbiorniki i urządzenia pośredniczące w jej dystrybucji wzajemnie na siebie oddziałują, ich współpraca winna przebiegać w taki sposób, aby nie wpływały one na swoje poprawne funkcjonowanie i nie generowały strat mocy [14-16].

1.2. Środki i metody ograniczania niekorzystnego wpływu odbiorników nieliniowych na sieć zasilającą

Jednym z głównych obszarów działania dzisiejszej elektroenergetyki i urządzeń energoelektronicznych, zwłaszcza zasilanych z publicznej sieci

elektroenergetycznej, jest obszar poświęcony jakości energii elektrycznej. Układy energoelektroniczne stosowane są powszechnie – w niemal wszystkich dziedzinach gospodarki. Większość współczesnych urządzeń tego typu projektowanych jest tak, aby ich współczynnik mocy dążył do jedności, tzn. wyposaża się je w funkcję typu PFC [17-21]. Wymaga to minimalizacji poboru mocy biernej z sieci elektroenergetycznej oraz redukcji stopnia odkształcenia prądu sieci (minimalizację wartości jego wyższych harmonicznych). Normy elektroenergetyczne, zarówno międzynarodowe, jak i krajowe, określają dopuszczalne wartości parametrów jakości energii [14,22-24]. Historycznie, najstarszym rozwiązaniem, mającym na celu minimalizację oddziaływania odbiornika nieliniowego na sieć, jest zastosowanie pasywnych filtrów energetycznych [1,25-29]. Jednakże, filtry te umożliwiają redukcję mocy biernej i mocy odkształcenia tylko w ograniczonym zakresie, gdyż ich charakterystyki są zaimplementowane w filtrze już na etapie jego projektowania. Jakkolwiek, uwaga ta, w mniejszym stopniu dotyczy układów kompensatorów adaptacyjnych lub o podobnych im właściwościach [1,30-32]. Dlatego też, zaczęto szeroko stosować różnego rodzaju energetyczne filtry aktywne, głównie szeregowo i równoległe, które mogą dostosować się do dynamicznie zmieniających się warunków pracy sieci i odbiornika [1,15,29,33-36]. W przypadku filtrów aktywnych szeregowych, stosuje się dodatkowe sterowane źródło napięcia, włączane szeregowo ze źródłem napięcia sieci; napięcie na odbiorniku jest zatem równe sumie napięć obu tych źródeł. Filtr taki daje możliwość: kompensacji odkształceń, stabilizacji i symetryzacji napięcia na zaciskach odbiornika. Częściej jednak stosowane są filtry aktywne równoległe. Zawierają one sterowane źródło prądu, które włączone jest równoległe do odbiornika. Suma prądów odbiornika i źródła sterowanego daje prąd sieci. Przez odpowiednie sterowanie źródłem prądu uzyskać można kompensację mocy biernej i harmonicznych odbiornika nieliniowego, jak również jego symetryzację względem zacisków linii zasilającej. Z uwagi na wysoki koszt filtrów aktywnych [37], zwłaszcza w przypadku odbiorników o dużych mocach, stosuje się filtry hybrydowe [1,38-40], łączące cechy obu wymienionych rozwiązań. W warunkach praktycznych, zdolność działania wszystkich tych urządzeń jest jednak ograniczona, w stosunku do założeń teoretycznych.

Jak wspomniano, w celu minimalizacji oddziaływania przekształtnika na sieć, zaczęto stosować urządzenia energoelektroniczne wyposażone w funkcję poprawy współczynnika mocy (PFC). Urządzenia te dążą do wymuszenia sinusoidalnie zmiennego przepływu prądu na swoim wejściu, będącego jednocześnie w fazie z napięciem sieci (ew. jego składową podstawową). Jednakże, kontrolują one swój prąd wejściowy, który jest związany wyłącznie z realizowaną przez nie konkretną zadaną funkcją [7,41-43].

Kolejne możliwe rozwiązanie układu przekształtnikowego polega na połączeniu w jednym urządzeniu dwóch funkcji – głównej, np. zasilania odbiornika, dołączonego do jego szyny DC – z funkcją aktywnej kompensacji

(najczęściej równoległej) mocy biernej i mocy odkształcenia, generowanych przez inne odbiorniki nieliniowe, dołączone do tego samego węzła sieci.

Współczesna powszechność stosowania przekształtników energoelektronicznych i jednocześnie, występujące problemy związane ze spełnieniem normatywnych wymogów jakości energii elektrycznej powodują, że coraz częściej sięga się po uniwersalne rozwiązania, umożliwiające poprawę współczynnika mocy oraz minimalizację odkształceń prądu. Dzięki temu, możliwa jest minimalizacja poziomu niekorzystnych oddziaływań odbiornika na sieć (jej elementy składowe), a tym samym podniesienie sprawności przetwarzania energii.

1.3. Kryteria i wskaźniki oceny oddziaływania odbiorników na sieć

Jakość energii elektrycznej jest zbiorem parametrów, które opisują właściwości procesu dostarczania energii do użytkownika, przy założeniu normalnych warunków pracy sieci. Typowo, tych współczynników i parametrów jest wiele. Aktualny (w stosunku do momentu ukazania się rozprawy) i szeroki przegląd kryteriów oceny jakości energii elektrycznej, głównie w odniesieniu do międzynarodowych norm elektroenergetycznych w tym, obowiązujących na terenie Unii Europejskiej, zawarto w pracy [24,44]. Zakłada się, że tzw. wzorcowy (referencyjny) przebieg napięcia winien mieć kształt sinusoidalny, czyli zawierać wyłącznie harmoniczną podstawową, o wartości skutecznej, równej napięciu znamionowemu sieci. Głównym punktem obserwacji jakości energii elektrycznej jest granica pomiędzy dystrybutorem a odbiorcą. Jakość energii uważa się za akceptowalną, jeżeli odchylenia wartości jej parametrów od znamionowych są na poziomie narzuconym przez daną normę elektroenergetyczną, np. [14,22-24]. Należy jednak zaznaczyć, że w odniesieniu do przebiegów odkształconych, wśród badaczy nie ma pełnej zgody, co do sposobu definiowania pewnych, istotnych użytkowo, wskaźników energetycznych [45-49]. Rodzi to bardzo określone konsekwencje techniczne i metodologiczne (wybór rodzaju parametrów dla oceny jakości energii, ich interpretacja fizyczna i sposób pomiaru) oraz prawne (normy elektroenergetyczne i rozliczenia pomiędzy dostawcą a odbiorcą energii). Innym istotnym zagadnieniem, związanym ze współpracą odbiorników energii z siecią zasilającą, jest możliwość ich wzajemnego, niekorzystnego oddziaływania, poprzez generację zaburzeń elektromagnetycznych. Kwestia ta, wiążąca się głównie ze skutkami nieliniowości odbiorników, zwłaszcza tych o dużej dynamice działania, jest również szczegółowo regulowana przez odpowiednie normy, poświęcone kompatybilności elektromagnetycznej (EMC), np. [14,16].

Podstawowe, standaryzowane współczynniki, służące ocenie stopnia odkształcenia sygnału od przebiegu monoharmonicznego (odniesione tutaj do prądu) są następujące [23,24,44]:

- THC – współczynnik, określający wartość skuteczną wyższych harmonicznym prądu:

$$THC = \sqrt{\sum_{h=2}^H I_{h,RMS}^2}, \quad (1.2)$$

gdzie: H jest (normatywną) liczbą uwzględnianych harmonicznym,

- THD – określa relację współczynnika THC i wartości skutecznej składowej podstawowej prądu:

$$THD = \frac{THC}{I_{1,RMS}}, \quad (1.3)$$

- $THDR$ – określa relację współczynnika THC i wartości skutecznej prądu:

$$THDR = \frac{THC}{I_{RMS}}, \quad (1.4)$$

- TWD – określa relację wartości skutecznej wszystkich składowych prądu (czyli również: sub-harmonicznym, składowej przejściowej i składowej stałej – z wyłączeniem składowej podstawowej) i wartości skutecznej składowej podstawowej prądu; wyznaczany jest w dziedzinie czasu [1,44,50]:

$$TWD = \frac{\sqrt{I_{RMS}^2 - I_{1,RMS}^2}}{I_{1,RMS}} = \sqrt{\frac{I_{RMS}^2}{I_{1,RMS}^2} - 1}. \quad (1.5)$$

Współczynniki te, na drodze analogicznych definicji, można odnieść również do napięcia.

Innym, wcześniej wymienionym, ważnym parametrem jakości energii elektrycznej jest współczynnik mocy – rozważany tutaj w świetle teorii mocy opracowanej pierwotnie przez Budeanu [51], a następnie jej modyfikacjach – głównie na rzecz usprawnienia metod poprawy jakości energii elektrycznej [13]. W tym przypadku, moce czynna (P_L) i bierna (Q_L), pobierane z sieci elektroenergetycznej, są wyznaczane podobnie, jak dla układów z przebiegami nieodkształconymi, uwzględniając także moce pochodzące od wyższych harmonicznym:

$$P_L = \sum_h U_{L,h,RMS} I_{L,h,RMS} \cos \varphi_{L,h}, \quad (1.6)$$

$$Q_L = \sum_h U_{L,h,RMS} I_{L,h,RMS} \sin \varphi_{L,h}, \quad (1.7)$$

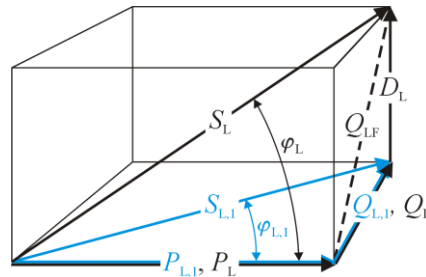
gdzie: $\sin \varphi_{L,h} = \sqrt{1 - \cos^2 \varphi_{L,h}}$.

Po przyrównaniu wartości mocy pozornej (S_L) do tak wyznaczonych wartości mocy czynnej i biernej, powstaje jednak rozbieżność. Wynika ona z występowania dodatkowej składowej, nazwanej „mocą deformacji” (D_L). Moc ta, w literaturze, określana jest również, jako moc bierna wyższych harmonicznych. W konsekwencji, dla systemów elektrycznych z przebiegami odkształconymi zaproponowano następującą definicję mocy pozornej:

$$S_L^2 = P_L^2 + Q_L^2 + D_L^2 = P_L^2 + Q_{LF}^2, \quad (1.8)$$

gdzie: Q_{LF} oznacza moc bierną absolutną – w sensie teorii Fryzego [45].

Zależności, występujące w (1.8), zobrazować można za pomocą „prostopadłościanu mocy” – Rys. 1.2. W przypadku przebiegów nieodkształconych przechodzi on w „trójkąt mocy” (na rysunku – w kolorze niebieskim) [52,53]. Długości poszczególnych krawędzi i przekątnych prostopadłościanu odpowiadają wartościom danego rodzaju mocy.



Rys. 1.2. Prostopadłościan mocy z wrysowanym trójkątem mocy (kol. niebieski).

W związku z powyższym, współczynnik mocy (λ_L), charakteryzujący pracę odbiornika energii w przypadku przebiegów odkształconych, posiada następującą definicję:

$$\lambda_L = \cos \varphi_L = \frac{P_L}{S_L}. \quad (1.9)$$

gdzie: położenie kąta φ_L pokazano również na Rys. 1.2.

Natomiast w przypadku przebiegów monoharmonicznych, definicja współczynnika mocy przybiera postać następującą:

$$\cos \varphi_L = \cos \varphi_{L,1} = \frac{P_{L,1}}{S_{L,1}}. \quad (1.10)$$

gdzie, położenie kąta $\varphi_{L,1}$ pokazano na Rys. 1.2.

W związku z tematyką rozprawy, jej celem i zakresem przeprowadzonych badań, do określenia jakości energii zastosowano następujące parametry: współczynnik mocy odbiornika, wybrane współczynniki zniekształceń nieliniowych sygnału, jak *THD* i *TWD*, charakterystyki widmowe sygnału i czas trwania określonego stanu przejściowego w sygnale. Pomijając pierwszy z nich, odniesiono je głównie do prądów.

Uzasadnienie używania w pracy, przede wszystkim współczynnika *TWD*, na rzecz oceny odkształcenia sygnału od przebiegu sinusoidalnego, jest związane z niemal permanentnym stanem dynamicznym, w jakim znajduje się rzeczywista sieć elektroenergetyczna [2]. Jest to związane z pracą licznych odbiorników energii, do niej dołączonych. W związku z tym, przebiegi napięć i prądów (w modelu laboratoryjnym zasilacza) zawierać będą, oprócz wyższych harmonicznych, składowe przejściowe. Tak więc, współczynnik *TWD* wierniej oddawać będzie ew. różnice pomiędzy wynikami badań modelu symulacyjnego, posługującego się „idealizowanym” modelem sieci, a wynikami badań modelu laboratoryjnego – w stosunku do współczynnika odkształcenia, uwzględniającego tylko wyższe harmoniczne.

2. Cel i zakres rozprawy

Celem rozprawy było zaproponowanie i weryfikacja jakości działania aktywnej kompensacji równoległej, realizowanej przez zasilacz sieciowy prądu stałego. W opisie literaturowym i technice spotyka się tego typu rozwiązania, jednakże, na ogół, funkcja kompensacji realizowana jest tylko częściowo, np. skupia się ona wyłącznie na kompensacji mocy biernej, pomijając moc odkształcenia. Jednymi z głównych elementów nowości w opisanym w rozprawie urządzeniu są: koncepcja zastosowania w jego wejściowej części silnoprowądowej przestrajalnego filtra indukcyjnego, sposób realizacji filtra i sposób sterowania nim – w połączeniu z innymi elementami bloku sterowania częścią silnoprowądową układu. W związku z tą dodatkową funkcją urządzenia, oprócz umożliwienia poboru z sieci mocy czynnej o odpowiedniej wartości (zgodnie z wymaganiami stawianymi przez odbiornik dołączony do szyny DC zasilacza), realizuje ono kompensację przesunięcia fazowego wypadkowego prądu sieci względem napięcia oraz kształtuje ten prąd, minimalizując zawartość jego harmonicznych. Zasilacz ma więc za zadanie odpowiednie kształtowanie prądu na swoim wejściu, w stosunku do przebiegu prądu wymuszanego przez inne odbiorniki, dołączone do tego samego węzła sieci. W wyniku tak rozumianego procesu kompensacji, sumaryczny prąd, przepływający przez węzeł sieci, winien mieć kształt sinusoidalny i być w fazie z napięciem w tym węźle (a najczęściej, z jego podstawową harmoniczną). Przepływ takiego prądu jest bardzo pożądanym z punktu widzenia prawidłowego funkcjonowania systemu elektroenergetycznego. W związku z powyższym, niezbędne jest opracowanie części silnoprowądowej oraz sterującej zasilacza-kompensatora tak, aby umożliwił on wymuszenie przepływu niemal dowolnie odkształconego prądu, wykorzystując przy tym zalety filtra indukcyjnego o zmiennej wartości indukcyjności, znajdującego się na wejściu sterowanego źródła prądu, będącego głównym blokiem silnoprowądowym zasilacza.

Założono, że na weryfikację poprawności działania proponowanego rozwiązania zasilacza-kompensatora pozwolą, przede wszystkim, kompleksowe badania modelu laboratoryjnego systemu elektrycznego z jego udziałem. W związku z tym, zakres prac obejmował następujące, główne zagadnienia:

- przegląd właściwości wybranych, aktualnie stosowanych, rozwiązań urządzeń z funkcją PFC oraz aktywnych kompensatorów równoległych,
- opracowanie struktury elektrycznej zasilacza-kompensatora w zakresie części silnoprowądowej i układu sterowania nią, a w szczególności, bloku sterowania przestrajalnym filtrem indukcyjnym,
- wybranie metody sterowania prostownikiem aktywnym – głównym blokiem energoelektronicznego sterowanego źródła prądu,
- opracowanie przestrajalnego filtra indukcyjnego – w zakresie jego obwodu elektrycznego i magnetycznego,

- opracowanie i implementacja w układzie sterowania modelem laboratoryjnym urządzenia algorytmu wyznaczania wartości sygnału referencyjnego dla regulatora prądu oraz jego synchronizacji z przebiegiem napięcia w węzle sieci,
- opracowanie optymalnych (z punktu widzenia podanych w pracy kryteriów) struktur i dobór wartości parametrów bloków regulacji napięcia na szynie DC i prądu wejściowego źródła prądu,
- wykonanie projektu modelu symulacyjnego części silnopiędowej i sterującej zasilacza, przeprowadzenie jego badań i weryfikacja ich wyników – w odniesieniu do założeń teoretycznych działania tego układu,
- projekt i wykonanie niezbędnych elementów stanowiska laboratoryjnego z systemem elektrycznym, zawierającym zasilacz-kompensator, oraz stanowiska, jako całości,
- opracowanie i implementacja, w dedykowanym systemie mikroprocesorowym, algorytmu sterowania poszczególnymi funkcjami zasilacza-kompensatora,
- przeprowadzenie badań modelu laboratoryjnego układu oraz porównanie ich wyników z wynikami badań modelu symulacyjnego i założeniami teoretycznymi,
- opracowanie wniosków końcowych z przeprowadzonych prac i zaproponowanie zakresu dalszych badań układu zasilacza-kompensatora.

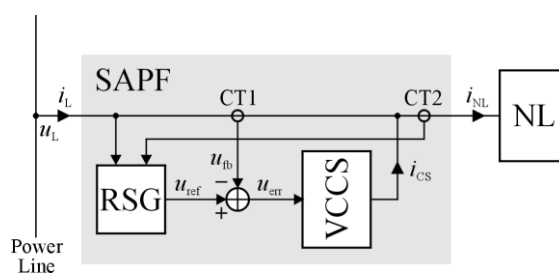
3. Aktywna kompensacja równoległa odkształceń prądu sieci

3.1. Zasada działania i struktura elektryczna aktywnego kompensatora równoległego

Kompensację równoległą realizować można na sposób pasywny, aktywny lub hybrydowy. W realizacji pasywnej, najczęściej stosuje się zestawy baterii kondensatorów i/lub szeregowych (typowo) obwodów rezonansowych LC, dostrojonych do danej częstotliwości harmonicznego prądu odbiornika. Oba rodzaje bloków dołączone są do linii zasilającej odbiornik nieliniowy. Ze względu na dynamicznie zmieniające się wartości parametrów tego odbiornika oraz samej sieci, skuteczność działania kompensacji pasywnej jest zwykle niewystarczająca. Znacznie lepszym sposobem jest aktywna kompensacja równoległa, bazująca na przekształtniku energoelektronicznym, realizującym funkcje energoelektronicznego sterowanego źródła prądu. Źródło takie posiada możliwość dopasowania wartości parametrów generowanego przez siebie prądu do zmieniających się warunków pracy sieci i odbiornika, a tym samym, kompensację niepożądanych składowych prądu, występujących w prądzie sieci.

Schemat blokowy systemu elektrycznego z aktywnym kompensatorem równoległym pokazano na Rys. 3.1 [1,54-56]. Składają się na niego następujące, główne elementy:

- linia zasilająca (Power Line),
- blok NL – odbiornik nieliniowy (lub ich grupa) dołączony, za pośrednictwem kompensatora, do linii zasilającej,
- blok SAPF – równoległy filtr aktywny (kompensator).



Rys. 3.1. Schemat blokowy systemu elektrycznego z aktywnym filtrem równoległym.

Natomiast sam równoległy filtr aktywny składa się z następujących podbloków wewnętrznych:

- RSG (RSG – Reference Signal Generator) – generatora sygnału referencyjnego (u_{ref}) dla sterowanego źródła prądu; sygnał ten generowany jest na podstawie przebiegów napięcia sieci (u_L) i prądu odbiornika nieliniowego (i_{NL}), natomiast szczegółowy sposób generacji tego sygnału, zależy od przyjętej strategii sterowania kompensatorem [8,13,47,55,57],
- VCCS – energoelektronicznego sterowanego źródła prądu, kształtującego, na podstawie sygnału wejściowego, będącego różnicą sygnałów referencyjnego (u_{ref}) i sprzężenia zwrotnego (u_{fb}), prąd (i_{CS}) na swoim wyjściu,
- przetworników pomiarowych prądu (CT1, CT2).

Zadaniem bloku VCCS jest generowanie prądu o odpowiednim kształcie, który dodany do prądu odbiornika nieliniowego, da na wejściu kompensatora prąd o żądanym kształcie i relacji fazowej z przebiegiem napięcia sieci:

$$i_L(t) = i_{\text{CS}}(t) + i_{\text{NL}}(t) = \frac{1}{r_{\text{CT1}}} u_{\text{ref}}(t), \quad (3.1)$$

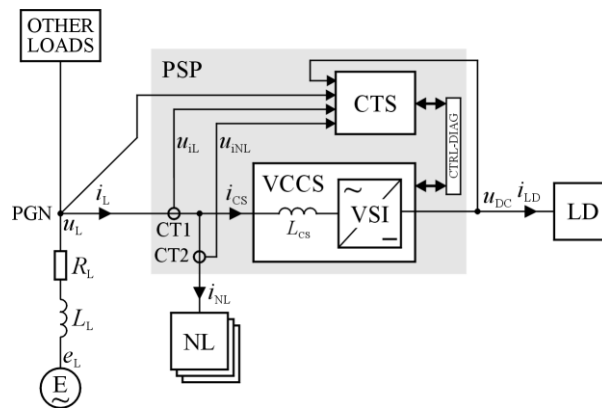
gdzie: r_{CT1} jest stałą przetwarzania przetwornika pomiarowego prądu – CT1.

Ogólnie rzecz biorąc, aktywne kompensatory równoległe umożliwiają: eliminację składowej biernej prądu odbiornika, eliminację wyższych harmonicznych prądu odbiornika (często również składowej stałej), a w przypadku systemów wielofazowych, symetryzację obciążenia sieci – w przypadku niesymetryczności odbiornika. W praktyce jednak mówić można tylko o minimalizacji przez kompensator poziomu negatywnych oddziaływań odbiornika nieliniowego na sieć zasilającą. Do zasadniczych tego przyczyn zaliczyć można: ograniczone „pasmo przenoszenia” sterowanego źródła prądu (na którym to problemie skupia się niniejsza praca), ograniczona wartość wzmocnienia regulatora prądu wyjściowego źródła prądu – ze względu na konieczność zachowania stabilności kompensatora, jako zamkniętego układu regulacji automatycznej – i ograniczona dokładność (metrologiczna) torów pomiarowych napięcia i prądu, będących istotnymi funkcjonalnie elementami składowymi układu sterowania źródłem prądu.

3.2. Idea aktywnej kompensacji równoległej przy użyciu zasilacza sieciowego

Zasilane sieciowo przekształtniki energoelektroniczne, wyposażone w funkcję poprawy współczynnika mocy na swoim wejściu (PFC), dążą do osiągnięcia przez niego wartości możliwie bliskiej jedności, co oznacza również, że wartość pobieranej przez przekształtnik mocy czynnej jest zbliżona do mocy

pozornej [1,58]. Będący przedmiotem pracy, zasilacz sieciowy prądu stałego, oprócz funkcji PFC, wyposażony został również w funkcję dodatkową, polegającą na możliwości kompensacji mocy biernej i mocy odkształcenia, generowanych przez odbiorniki nieliniowe, dołączone do tego samego węzła sieci elektroenergetycznej. W efekcie, moce te przepływać będą tylko pomiędzy odbiornikami nieliniowymi a zasilaczem. A zatem oprócz funkcji zasilania własnego odbiornika dołączonego do szyny DC, zasilacz pełni również rolę kompensatora, mającego formę energoelektronicznego równoległego filtra aktywnego. Schemat blokowy zasilacza-kompensatora, jako elementu systemu elektrycznego, przedstawiono na Rys. 3.2.



Rys. 3.2. Schemat blokowy systemu elektroenergetycznego z zasilaczem sieciowym, wyposażonym w funkcję aktywnej kompensacji równoległej.

System ten zawiera następujące, główne elementy składowe, w postaci:

- E – sieci elektroenergetycznej, której s.em. dana jest wzorem:

$$e_L(t) = E_L \sin(\omega_L t), \quad (3.2)$$

gdzie: E_L oraz ω_L są odpowiednio amplitudą oraz częstotliwością s.em.

- PGN – węzła sieci elektroenergetycznej, na zaciskach którego, impedancja sieci wynosi:

$$\underline{Z}_L = R_L + jX_L, \quad (3.3)$$

- PSP – zasilacza, będący przedmiotem pracy, który składa się z następujących elementów składowych: energoelektronicznego źródła prądu sterowanego napięciem (VCCS), którego główną częścią jest blok VSI, filtra indukcyjnego

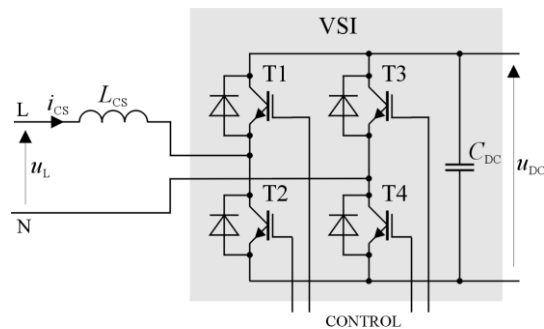
(L_{CS}), przetworników pomiarowych prądu (CT1, CT2) oraz bloku sterowania (CTS), połączonego z blokiem silnoprowadowym za pomocą linii sterująco-diagnostycznych (CTRL-DIAG).

- NL – odbiornika nieliniowego (lub ich grupy), dołączonego do tego samego węzła sieci elektroenergetycznej (PGN) co zasilacz.
- LD – obciążenia zasilacza, dołączonego do jego obwodu DC.

W tym przypadku, zasilacz sieciowy-kompensator ma za zadanie generowanie prądu wejściowego (i_{CS}) o takim kształcie, który, sumując się z prądem odbiornika nieliniowego (i_{NL}), pozwoli na uzyskanie sinusoidalnego wypadkowego prądu sieci (i_L), jako sumy prądów zasilacza i odbiornika nieliniowego. W efekcie, negatywne oddziaływanie tego odbiornika na sieć elektroenergetyczną zostanie wyeliminowane, a w praktyce, ograniczone do pewnego minimum, które zależy jest od jakości (efektywności) działania kompensatora. Ocena tej jakości opiera się na określonych w pracy kryteriach [1,44,58,59].

3.2.1. Wpływ bloku silnoprowadowego na wartości parametrów dynamicznych zasilacza

Wejściowy blok silnoprowadowy zasilacza ma formę tranzystorowego mostka typu H z filtrem indukcyjnym (L_{CS}) na wejściu – Rys. 3.3.



Rys. 3.3. Schemat ideowy części silnoprowadowej zasilacza, związanej z energoelektronicznym sterowanym źródłem prądu.

Układ ten pełni rolę energoelektronicznego sterowanego źródła prądu [1,34,58]. Jego zadania polegają na zapewnieniu wymaganego napięcia (u_{DC}) w obwodzie prądu stałego zasilacza, do którego dołączone jest jego obciążenie własne (LD), i aktywnej kompensacji przesunięcia fazowego oraz wyższych

harmonicznych prądu odbiornika nieliniowego (NL). Rola filtra indukcyjnego jest również dwojaka – podnosi on wartość impedancji wyjściowej źródła prądu i minimalizuje wartość amplitudy składowej nośnej modulacji impulsowej w jego prądzie. Do najczęściej stosowanych strategii sterowania kluczami przekształtnika należy modulacja typu PWM [1,58].

W odniesieniu do powyższego schematu, zakładając, że w danych półokresach napięcia sieci załączane są odpowiednie pary kluczy tranzystorowych (tj. T1-T4 lub T3-T2), przebieg prądu źródła (i_{CS}) jest opisany przez następujący, ogólny wzór (nieuwzględniający jednak rezystancji filtra, impedancji sieci oraz spadków napięć na zaworach w przekształtniku):

$$i_{CS}(t) = \frac{1}{L_{CS}} \int [u_{DC}(t) - |u_L(t)|] dt. \quad (3.4)$$

Zdolność do kształtowania prądu wejściowego przez źródło prądowe jest determinowana głównie wartością szerokości jego „pasma przenoszenia” (BW), czyli „charakterystyką częstotliwościową” – w odniesieniu do jego modelu liniowego [1,34,58]. W odniesieniu do tego modelu, szerokość jego pasma przenoszenia określa następujący wzór [1,59,60]:

$$BW = \frac{1}{2\pi I_{CS}} SR, \quad (3.5)$$

gdzie: I_{CS} jest maksymalną wartością amplitudy prądu źródła sterowanego, SR jest graniczną, dla źródła sterowanego, wartością szybkości zmian jego prądu wyjściowego (określoną w A/s).

Zakładając chwilowo sinusoidalność napięcia sieci, przy przyjętych założeniach, wartość SR wynika bezpośrednio z wartości pierwszej pochodnej przebiegu prądu źródła (określonego przez (3.4)), a zatem:

$$SR = \frac{1}{L_{CS}} [u_{DC}(t) - |U_L \sin(\omega_L t)|], \quad (3.6)$$

gdzie: U_L jest amplitudą napięcia w węzle sieci.

Odnosząc się tylko do pierwszego półokresu napięcia sieci, SR osiąga dwie skrajne wartości, zdefiniowane następująco:

$$SR_{\max} = \frac{1}{L_{CS}} u_{DC}(t_0) \Big|_{t_0=0}, \quad (3.7)$$

$$SR_{\min} = \frac{1}{L_{CS}} \left[u_{DC}(t_1) - U_L \right] \Big|_{t_1 = \frac{\pi}{2\omega_L}} \cdot \quad (3.8)$$

Jak wynika z (3.7) i (3.8), źródło prądowe ma najwęższe pasmo, gdy chwilowa wartość napięcia w sieci osiąga wartość maksymalną, a najszersze, gdy napięcie w sieci elektroenergetycznej przechodzi przez zero.

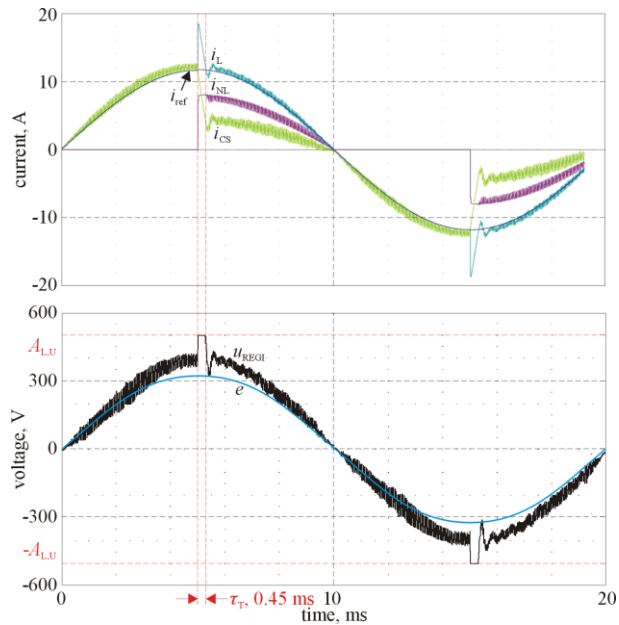
Przykładowo, zakładając wartość średnią napięcia w obwodzie DC przekształtnika wynoszącą 375 V, w przypadku 1-fazowej sieci elektroenergetycznej o napięciu skutecznym równym 230 V, $SR_{\max} = 7,5 SR_{\min}$. Wartość tą można uznać za znacząco wpływającą na jakość działania sterowanego źródła prądu.

Biorąc pod uwagę, że zarówno wartości napięcia sieciowego, jak i napięcia w obwodzie prądu stałego zasilacza narzucają się z góry, dominującym działaniem, mogącym zwiększyć dynamikę zmian prądu źródła, jest zmniejszenie wartości indukcyjności filtra. Spowodowałoby to jednak wzrost wartości składowej nośnej modulacji impulsowej (tutaj PWM) prądu zasilacza. Z tego powodu, w celu rozszerzenia „charakterystyki częstotliwościowej” układu, zaproponowano zastosowanie filtra indukcyjnego o zmiennej wartości indukcyjności. Rozwiązanie to pozwala na lepsze przybliżenie kształtu prądu sieci do przebiegu narzuconego przez sygnał odniesienia, w przypadku dużej dynamiki zmian prądu odbiornika nieliniowego – w stosunku do źródła prądu z filtrem o stałej wartości indukcyjności. Jednocześnie w quasi-ustalonych stanach pracy systemu, wartość składowej nośnej modulacji impulsowej w prądzie wejściowym zasilacza pozostaje na minimalnym poziomie.

Przykładem odbiornika nieliniowego, generującego prąd o skrajnie dużych wartościach szybkości zmian jest tyrystorowy regulator napięcia, obciążony rezystorem (odbiornik typu T-R). W takiej sytuacji, teoretycznie, zakładając brak indukcyjności w obwodzie, wartość szybkości zmian prądu dąży do nieskończoności:

$$\frac{di_{NL}}{dt} \rightarrow \infty \quad (3.9)$$

W obwodzie rzeczywistym, zawierającym jednak pewną składową indukcyjną, będzie ona bardzo duża, a największa, dla kąta wyzwalania tyrystorów równego 90 st. el. Biorąc pod uwagę (3.5), przypadek ten nakłada szczególnie wysokie wymagania na rozwiązania zastosowane w strukturze i algorytmie sterowania kompensatorem. Aby zilustrować ten przypadek działania układu, na Rys. 3.4 przedstawiono charakterystyczne przebiegi w jego modelu symulacyjnym – dla rozwiązania całego systemu, jako 1-fazowego. Przy czym, wartości parametrów tego modelu podano w Rozdziale 6.



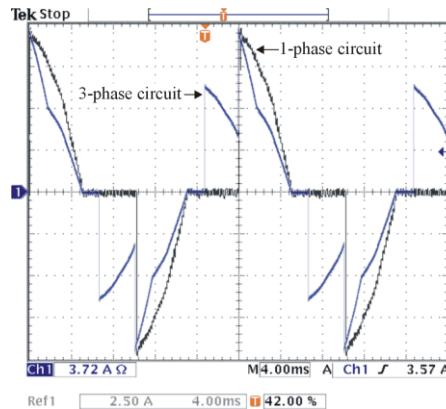
Rys. 3.4. Charakterystyczne przebiegi w systemie elektrycznym z kompensatorem: a) prądy (i_{ref} - sygnał referencyjny dla regulatora prądu), b) napięcie wyjściowe regulatora prądu (u_{REGI}) – na tle s.em. sieci.

W stanie przejściowym pracy systemu (trwającym przez czas τ_T), na skutek ograniczonej wartości dynamiki zmian prądu, generowanego przez obwód silnoprądowy kompensatora (tj. źródło prądu), regulator prądu wchodzi w ograniczenie napięciowe, a w prądzie sieci (wejściowym zasilacza) pojawia się charakterystyczna „szpilka”. W tym przypadku, jakość działania kompensatora jest ograniczona – w stosunku do pracy z takim odbiornikiem nieliniowym, który nie wymusza na regulatorze prądu wchodzenia w stan nasycenia. W związku z powyższym, szczególnie przypadek współpracy kompensatora z odbiornikiem typu T-R staje się ważny, jako podstawa oceny skuteczności jego działania. Tak też został on potraktowany w pracy.

3.2.2. Odbiornik typu T-R w układzie 1- i 3-fazowym

Rozpatrywano pracę odbiornika typu T-R w układzie 1- i 3-fazowym, symetrycznym, przy połączeniu w „trójkąt” [1,53]. Celem testów była ocena maksymalnej wartości szybkości zmian prądu w fazie rzeczywistej sieci, zasilającej te odbiorniki, dla kąta wyzwalania tyrystorów równego 90 st. el.

W obu przypadkach odbiorniki dołączono do tej samej sieci, a wartości amplitud prądów fazowych były praktycznie sobie równe. Zarejestrowane przebiegi pokazano na Rys. 3.5.

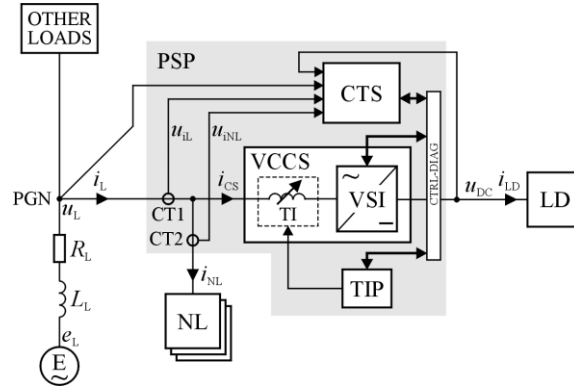


Rys. 3.5. Prądy w fazie linii zasilającej odbiornik typu T-R w układzie 1-fazowym (kol. czarny) i 3-fazowym (kol. niebieski).

Wyniki ich analizy wskazują na ok. 2-krotnie mniejszą, maksymalną wartość szybkość zmian wartości prądu w układzie 3-fazowym – w stosunku do 1-fazowego. Jest to skutek głównie ok. 2-krotnie mniejszej amplitudy „skoku” wartości prądu w układzie 3-fazowym, w stosunku do układu 1-fazowego. Jak z tego wynika, układ 3-fazowy stawia kompensatorowi łagodniejsze wymagania, pod kątem żądanej wartości dynamiki zmian jego prądu wyjściowego, niż układ 1-fazowy (zakładając, zbliżone w obu układach wartości: amplitudy prądu zasilającej odbiornik nieliniowy, relacje napięcia w obwodzie DC i napięcia sieci oraz indukcyjności filtra na wejściu źródła prądu).

3.2.3. Struktura zasilacza-kompensatora z przestrajalnym filtrem indukcyjnym

Schemat blokowy systemu elektrycznego z zasilaczem-kompensatorem, współpracującym z grupą odbiorników nieliniowych, dołączonych do tego samego, co zasilacz węzła sieci, przedstawiono na Rys. 3.6. Rozpatruje się dalej pracę zasilacza, jako układu 1-fazowego. W stosunku do schematu pokazanego na Rys. 3.2, filtr indukcyjny (TI) na wejściu przekształtnika (VSI) cechuje się zmienną indukcyjnością, której wartością steruje blok silnoprądowy (TIP), pozostający pod kontrolą ogólnego bloku sterowania pracą zasilacza (CTS).



Rys. 3.6. Schemat blokowy systemu elektrycznego z zasilaczem, wyposażonym w funkcję aktywnej kompensacji równoległej i przestrajalny filtr indukcyjny.

Do sterowania funkcją kompensacji wybrana została teoria mocy opracowana przez Fryze'go [45]. Jakkolwiek, proponowane rozwiązanie zasilacza-kompensatora jest uniwersalne, w tym sensie, że sposób jego działania nie odnosi się bezpośrednio do konkretnej teorii mocy, tzn. do sterowania urządzeniem mogą być stosowane różne z nich, w szczególności, w zależności od tego czy układ jest projektowany, jako 1-, czy też 3-fazowy [8,27,33,45,48,61].

Zgodnie z teorią Fryze'go, ogólnym celem optymalizacji prądu sieci (i_L) jest minimalizacja jego wartości skutecznej. Skutkuje to, między innymi, minimalizacją strat mocy przy wymianie energii pomiędzy źródłem (E) a odbiornikiem (LD, NL). Tak więc, sterowane źródło prądu (blok VCCS) winno wymuszać na swoim wejściu przepływ odpowiednio odkształconego prądu, który, w połączeniu z prądem odbiornika nieliniowego da wypadkowy prąd o, teoretycznie, kształcie sinusoidalnym:

$$i_L(t) = i_{NL}(t) + i_{CS}(t) = i_{ref,L}(t) = I_{ref,I} \sin(\omega_L t), \quad (3.10)$$

gdzie: $I_{ref,I}$ jest amplitudą prądu referencyjnego, generowanego przez blok sterowania zasilaczem.

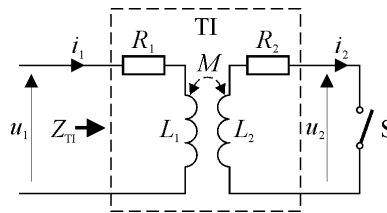
Prąd i_L pozostaje więc w fazie z napięciem w węzle sieci (lub jego podstawową harmoniczną). A zatem, negatywny wpływ odbiornika nieliniowego na sieć zostaje teoretycznie wyeliminowany, a w systemie rzeczywistym zminimalizowany. Działanie zasilacza jest więc zgodne jednocześnie z funkcjami PFC [42,43,62] oraz SAPF [39,63,64].

4. Przeszajalny filtr indukcyjny

4.1. Zasada działania przeszejalnego filtra indukcyjnego – warianty rozwiązań

4.1.1. Wariant I

Do realizacji przeszejalnego filtra indukcyjnego wykorzystano zjawisko sprzężenia strumieni magnetycznych dwóch cewek (Rys. 4.1), występujące np. w transformatorze. W rezultacie, ich wypadkowy strumień magnetyczny może zostać wzmocniony lub osłabiony, co powoduje zmianę wypadkowej indukcyjności, widzianej przez źródło zasilania (u_1). W podstawowej wersji układu, wartość impedancji zastępczej (Z_{II}) filtra może osiągnąć dwie wartości – zależne od położenia klucza S.



Rys. 4.1. Schemat, ilustrujący zasadę działania przeszejalnego filtra indukcyjnego.

Wyznaczenie wartości impedancji (a dalej, indukcyjności) zastępczej filtra opiera się na analizie, wykorzystującej podstawowe właściwości obwodów sprzężonych magnetycznie [53]. Przyjęte założenia początkowe nie uwzględniają nieliniowości rzeczywistego rdzenia ferromagnetycznego, na którym nawinięte są obie cewki. Podstawowe wzory (dla wymuszeń sinusoidalnie zmiennych), opisujące relacje napięć i prądów w tym obwodzie, są następujące:

$$\underline{U}_1 = jX_1 \underline{I}_1 + R_1 \underline{I}_1 + jX_M \underline{I}_2, \quad (4.1)$$

$$\underline{U}_2 = jX_2 \underline{I}_2 + R_2 \underline{I}_2 + jX_M \underline{I}_1, \quad (4.2)$$

gdzie: X_1 , X_2 , X_M , R_1 , R_2 – odpowiednio: reaktancje własne cewek, ich reaktancja wzajemna oraz rezystancje uzwojeń.

W wyniku zwarcia strony wtórnej dławika-transformatora kluczem S, wartość napięcia na niej przyjmuje wartość 0. Uwzględniając to założenie, po

przekształceniu (4.1) oraz (4.2), otrzymano wzór, opisujący impedancję zastępczą filtra:

$$\underline{Z}_{\text{TI}} = \frac{U_1}{I_1} = R_1 + jX_1 + \frac{X_M^2}{jX_2 + R_2}. \quad (4.3)$$

W celu lepszego zilustrowania istoty działania filtra, w kolejnym wzorze pominięto obie rezystancje. W związku z tym, reaktancja zastępcza filtra przyjęła następującą postać:

$$jX_{\text{TI}} = \frac{U_1}{I_1} = j \left(X_1 - \frac{X_M^2}{X_2} \right). \quad (4.4)$$

Biorąc pod uwagę wzór, określający reaktancję wzajemną cewek sprzężonych (o współczynniku sprzężenia wynoszącym k):

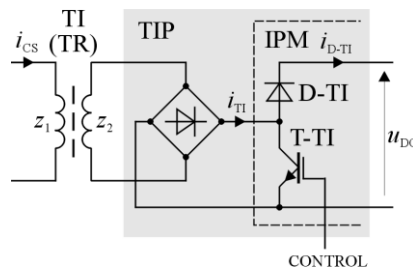
$$X_M = k\sqrt{X_1 X_2} : 0 \leq k \leq 1, \quad (4.5)$$

uzyskano końcowe równanie, uzależniające wartość zastępczej reaktancji filtra od współczynnika sprzężenia k i stanu klucza S:

$$X_{\text{TI}} = (1 - s_{\text{T-TI}} k^2) X_1 \Big|_{s_{\text{T-TI}}=0 \vee s_{\text{T-TI}}=1}, \quad (4.6)$$

gdzie: $s_{\text{T-TI}} = 0$ – w stanie otwarcia klucza, $s_{\text{T-TI}} = 1$ – w stanie zamknięcia klucza.

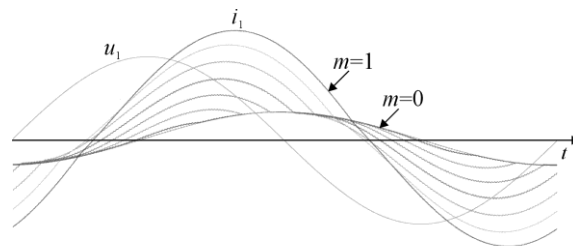
Jedną z możliwych realizacji praktycznych przestrajalnego filtra indukcyjnego pokazano na Rys. 4.2.



Rys. 4.2. Schemat jednej z możliwych realizacji praktycznych przestrajalnego filtra indukcyjnego.

Główną rolę w tym obwodzie pełni transformator, o współczynniku sprzężenia strumieni magnetycznych równym k , z uzwojeniem wtórnym, do którego dołączono szybki prostownik diodowy. Wyjście prostownika dołączone jest do kolektora tranzystora T-TI, pełniącego rolę klucza S, oraz do szyny „minus” obwodu DC zasilacza. Pokazana konfiguracja filtra ma tę zaletę, że energia związana ze strumieniem rozproszenia (gromadzona w dławiku po zamknięciu klucza) jest przekazywana do obwodu DC (po otwarciu klucza). Eliminuje to znaczące, co do wartości, przepięcia na kluczu i ogranicza straty energii w układzie.

Należy zaznaczyć, że w przedstawionej powyżej wersji filtra możliwe jest uzyskanie płynnej zmiany jego tzw. indukcyjności zastępczej – poprzez zmianę współczynnika wypełnienia sygnału sterującego kluczem S (np. w trybie PWM). Jednak na skutek skokowej zmiany impedancji widzianej przez obwód wtórny układu, staje się on nieliniowy – Rys. 4.3.



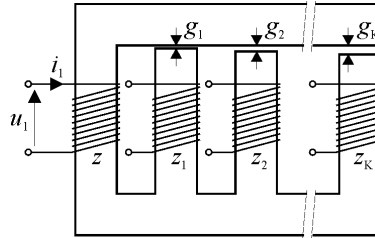
Rys. 4.3. Przebiegi napięcia i prądu na zaciskach filtra przy sterowaniu kluczem przebiegiem PWM o indeksie modulacji w zakresie $0,0 \div 1,0$ i przy jego zmianie z krokiem $0,1$.

W 1-fazowej wersji zasilacza rolę gałęzi z elementami T-TI i D-TI pełnić może trzecia gałąź mostka, gdyż typowe moduły IGBT (IGBT-IPM) produkowane są właśnie, jako 3-gałęziowe [65]. Nadaje to proponowanemu rozwiązaniu wyraźny walor ekonomiczny.

Przedstawiony wyżej wariant rozwiązania układowego filtra nazwano skrótowo SWSS.

4.1.2. Wariant II

Funkcjonalnie rozszerzoną wersję filtra, również z dyskretnym sterowaniem wartością jego indukcyjności zastępczej, przedstawiono na rysunku Rys. 4.4.



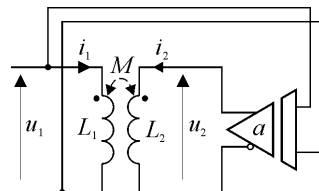
Rys. 4.4. Idea wykonania filtra indukcyjnego o wielu możliwych wartościach indukcyjności zastępczej.

Filtr składa się z rdzenia wyposażonego w $K + 1$ kolumn, na których nawinięto uzwojenie pierwotne (oznaczone, jako z) i K uzwojeń wtórnych (oznaczonych, jako $z_k : k = 1, \dots, K$). Kolumny z uzwojeniami wtórnymi posiadają indywidualne szczeliny powietrzne (g_k) o szerokości takiej, która zapewnia uzyskanieżądanego (indywidualnego) współczynnika sprzężenia magnetycznego uzwojenia pierwotnego z danym uzwojeniem wtórnym (z_k). Pracą filtra steruje K łączników tranzystorowych, włączonych w obwód podobnie, jak pokazano na Rys. 4.2. Przy sterowaniu „0-1” poszczególnymi łącznikami, konfiguracja ta umożliwi uzyskanie 2^K wartości indukcyjności zastępczej. Ten wariant rozwiązania filtra nazwano skrótowo MWMS.

4.1.3. Wariant III

Kolejnym wariantem filtra jest układ o indukcyjności zastępczej przestrajalnej w sposób ciągły. Wymaga on wzmacniacza mocy (przekształtnika energoelektronicznego z wbudowaną izolacją galwaniczną WE-WY), o wzmocnieniu napięciowym wynoszącym a , zasilającego uzwojenie wtórne transformatora napięciem, które, co do kształtu, jest tożsame z napięciem w obwodzie pierwotnym.

Schemat układu z filtrem o indukcyjności zastępczej przestrajalnej w sposób ciągły przedstawiono na Rys. 4.5.



Rys. 4.5. Schemat układu filtra o indukcyjności zastępczej przestrajalnej w sposób ciągły.

Biorąc pod uwagę, jak uprzednio (4.1) oraz (4.2) i, dla uproszczenia równań, pomijając rezystancje uzwojeń otrzymuje się:

$$\underline{U}_1 = jX_1 \underline{I}_1 + jX_M \underline{I}_2, \quad (4.7)$$

$$a \underline{U}_1 = jX_2 \underline{I}_2 + jX_M \underline{I}_1, \quad (4.8)$$

gdzie: $0 \leq a \leq 1$.

Proponowane rozwiązanie zapewnia uzyskanie przepływu magnetycznego w uzwojeniu wtórnym tożsamego, co do kształtu, z przepływem w uzwojeniu pierwotnym, a co za tym idzie, liniowość obwodu magnetycznego filtra (jak uprzednio – nie biorąc pod uwagę naturalnej nieliniowości charakterystyki magnesowania rdzenia).

Przekształcając wzajemnie (4.7) i (4.8) otrzymano następujące zależności, opisujące podstawowe właściwości filtra:

- zależność reaktancji zastępczej od pozostałych parametrów układu:

$$X_{T1} = \frac{(1 - k^2)}{(1 - ak)} X, \quad (4.9)$$

- minimalna wartość reaktancji zastępczej:

$$X_{T1,\min} = (1 - k^2) X, \quad (4.10)$$

- maksymalna wartość reaktancji zastępczej:

$$X_{T1,\max} = (1 + k) X, \quad (4.11)$$

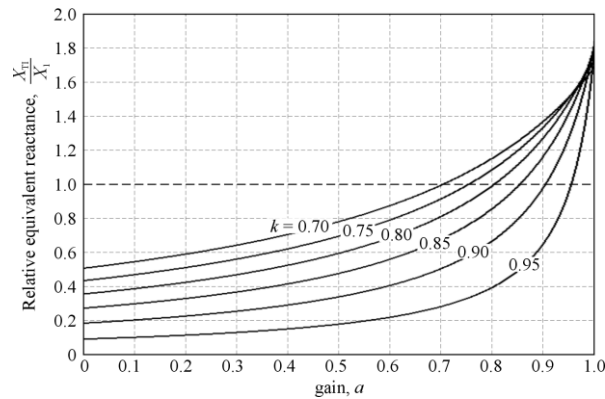
- zakres zmian wartości reaktancji zastępczej:

$$\frac{X_{T1,\max}}{X_{T1,\min}} = \frac{1}{1 - k}, \quad (4.12)$$

- wartość wzmocnienia, dla której zachodzi $X_{T1} = X$:

$$a = k. \quad (4.13)$$

Zależność indukcyjności zastępczej filtra od współczynnika wzmocnienia napięciowego przekształtnika i współczynnika sprzężenia magnetycznego uzwojeń transformatora pokazano, w sposób graficzny, na Rys. 4.6.



Rys. 4.6. Zależność indukcyjności zastępczej filtra od współczynnika wzmocnienia napięciowego wzmacniacza (a), dla $k = \text{const}$.

Zależności te są silnie nieliniowe, przy czym, w zakresie wartości wzmocnienia wynoszącym od 0.0 do 0.6, zmiana indukcyjności jest stosunkowo niewielka.

Jak wskazuje analiza pracy układu, można w nim uzyskać niemal 2-krotnie większą wartość indukcyjności zastępczej, od rzeczywistej indukcyjności uzwojenia pierwotnego transformatora. Co więcej, możliwe jest takie uzależnienie wzmocnienia przekształtnika od amplitudy napięcia sterującego (czyli odkształcenie przepływu w uzwojeniu wtórnym – w stosunku do przepływu w uzwojeniu pierwotnym), że filtr z rzeczywistym rdzeniem magnetycznym, względem zacisków wejściowych układu, stanie się (prawie) liniowy. Ten aspekt pracy układu, w niniejszym opracowaniu, nie był jednak rozpatrywany.

Zaprezentowany wariant rozwiązania filtra przestrajalnego nazwano skrótowo SWPA.

4.1.4. Warianty filtra – podsumowanie

Podstawowe właściwości rozpatrywanych wcześniej rozwiązań układowych filtra o przestrajalnej indukcyjności podano w Tabeli 4.1. W pracy, wykorzystano wariant nr 1 filtra (SWSS) – przy dwustanowym sterowaniu kluczem.

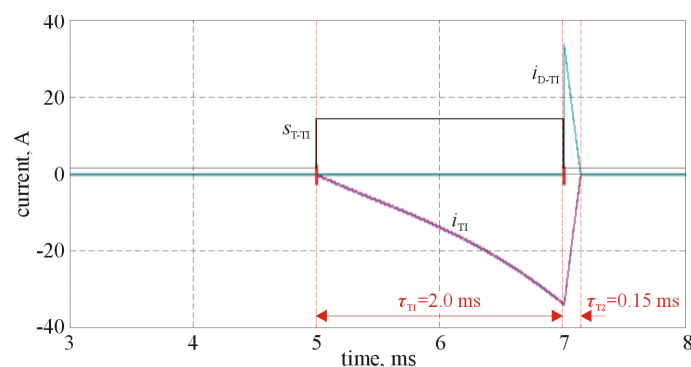
Tabela 4.1. Właściwości poszczególnych rozwiązań filtra przestrajalnego.

L.p.	Rodzaj układu	Złożoność układu	Rodzaj przestrajalności	Liniowość
1	SWSS – sterowanie kluczem dwustanowe	Mała	Dyskretna (2 stopnie)	TAK
2	SWSS – sterowanie kluczem dwustanowe – w trybie PWM	Mała	Ciągła	NIE
3	MWMS	Średnia-duża	Dyskretna	TAK
4	SWPA	Duża	Ciągła	TAK

4.2. Modele filtra przestrajalnego

4.2.1. Model elektryczny

Wstępne badania modelu elektrycznego filtra wraz z blokiem TIP, miały na celu potwierdzenie poprawności struktury silnoprądowej filtra, jak i bloku sterowania nim. Badania prowadzono w środowisku ORCAD/PSpice – równoległe z badaniami modelu magnetycznego filtra. Zastosowano tutaj uniwersalne modele elementów, dostępne w tym środowisku, tj.: XFRM_linear (filtr indukcyjny-transformator), Dbreak (diody) i Mbreak (klucz tranzystorowy). Wartości parametrów modelu zbliżone były do parametrów uzyskanych w wyniku modelowania magnetycznego i pozwoliły na określenie charakterystyk procesów przejściowych w bloku TIP, narzuconych głównie przez stałe czasowe obwodu filtra. Charakterystyczne przebiegi, uzyskane w wyniku modelowania, pokazano na Rys. 4.7.



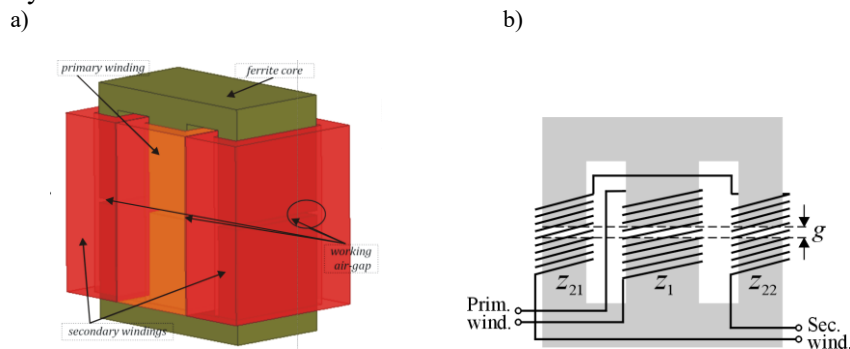
Rys. 4.7. Charakterystyczne prądy w modelu symulacyjnym filtra wraz z blokiem TIP.

Sygnal sterujący kluczem oznaczono, jako s_{T-T1} . Widoczne są tam dwie fazy procesu przejściowego w obwodzie. Pierwsza z nich zaczyna się w momencie załączenia klucza tranzystorowego i trwa przez czas τ_{T1} . Załączenie klucza następuje w chwili czasu równej 5 ms, a więc w chwili, gdy napięcie chwilowe sieci osiąga wartość maksymalną. W tej fazie działania bloku TIP narasta prąd uzwojenia wtórnego filtra (i_{T1}), który równy jest prądowi przewodzącego klucza. Następnie, na skutek wyłączenia klucza, następuje druga faza przejściowa (τ_{T2}), związana z przejściem prądu strony wtórnej filtra przez diodę zwrotną. Prąd ten kierowany jest do obwodu DC zasilacza – następuje przekazywanie do niego energii zgromadzonej w polu magnetycznym filtra. W tym przypadku, faza ta trwa ok. 0,15 ms. Biorąc pod uwagę zakładane wartości amplitudy prądu źródła sterowanego (VCCS), wyniki symulacji wskazują na spełnienie przez analizowany obwód założeń związanych z oczekiwanymi rezultatami implementacji przestrajalnego filtra indukcyjnego w modelu laboratoryjnym prezentowanego systemu elektrycznego.

4.2.2. Model polowy

Badania symulacyjne modelu polowego filtra przeprowadzono w środowisku Maxwell Software [66]. W celu osiągnięcia założonej wartości indukcyjności zastępczej filtra, w obu stanach przełącznika klucza S, konieczne było wykonanie złożonego projektu jego obwodu magnetycznego. W rezultacie, model filtra oparty został na 3-uzwojeniowym transformatorze, ze szczelinami powietrznymi we wszystkich kolumnach rdzenia. W modelu tym wykorzystano charakterystyki ferrytowych rdzeni o kształcie E, typu OT49928EC, wykonane z materiału ferrytowego typu T, produkcji firmy MAGNETICS Inc. [67], stosując cztery kształtki.

Widok 3D dławika oraz szczegóły techniczne jego konstrukcji przedstawiono na Rys. 4.8.



Rys. 4.8. Widok 3D modelu filtra indukcyjnego (a) oraz szczegóły jego konstrukcji (b).

W pracy wykorzystano trójwymiarowy model polowy (FEM) dławika, w oparciu o który wyznaczono wartości liczby zwojów uzwojeń transformatora (zakładając: $z_1 = z_{21} = z_{22} = z$) oraz wartości szerokości szczeliny powietrznej (g), dla której stosunek reaktancji filtra z otwartym i zamkniętym kluczem S (x_{S-TI}) był bliski wartości 3:

$$x_{S-TI} = \frac{X_{TI}|_{S_{T-TI}=0}}{X_{TI}|_{S_{T-TI}=1}}. \quad (4.14)$$

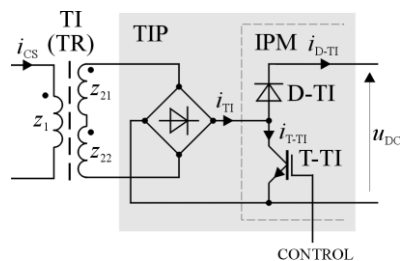
Ponadto przyjęto założenie, że wartość indukcyjności, w obu stanach pracy filtra powinna zawierać się w przedziale 1–5 mH. Wartości powyższe wybrane zostały w wyniku wstępnych rozważań teoretycznych, dotyczących systemu elektrycznego z zasilaczem-kompensatorem, zachowując kompromis pomiędzy możliwym zwiększeniem dynamiki pracy źródła sterowanego, a minimalizacją składowych modulacji impulsowej w jego prądzie wyjściowym [34].

W wyniku obliczeń optymalizacyjnych, otrzymano szerokość szczeliny powietrznej $g = 2$ mm i wartość liczby zwojów $z = 80$. Dla tak dobranych wartości parametrów dławika-transformatora wartości indukcyjności zastępczej wyniosły 4,52 mH i 1,51 mH – odpowiednio dla otwartego i zamkniętego łącznika S. Na podstawie wyników badań symulacyjnych możliwe było wykonanie modelu fizycznego filtra i przeprowadzenie jego testów laboratoryjnych.

4.2.3. Model laboratoryjny

Szczegóły implementacji filtra w zasilaczu zostały pokazane, w formie schematu elektrycznego, na Rys. 4.9. Zawiera on blok TIP, który jest częścią schematu całego zasilacza, przedstawionego na Rys. 3.6.

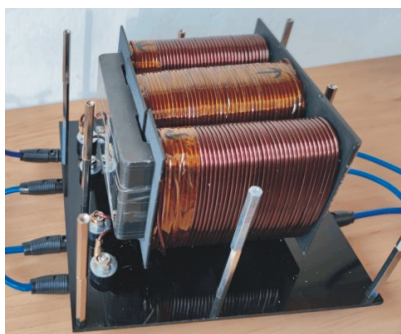
Do uzwojenia wtórnego dławika-transformatora dołączono mostek prostowniczy, zbudowany z użyciem diod szybkich. Wyjście prostownika dołączono z kolei do kolektora tranzystora T-TI oraz szyny „minus” obwodu DC zasilacza.



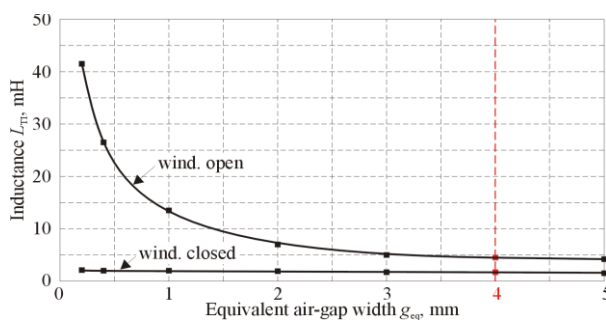
Rys. 4.9. Schemat ideowy przestrajalnego filtra indukcyjnego wraz z blokiem TIP.

Jak wspomniano wcześniej, moduły IPM/IGBT produkowane są (w wariantach o mniejszej mocy), jako 3-gałęziowe. W wersji 1-fazowej zasilacza, rolę gałęzi z komponentami T-TI i D-TI pełniła trzecia gałąź modułu IPM.

Fizyczny model filtra został przedstawiono na Rys. 4.10. Z kolei na Rys. 4.11 przedstawiono, wyznaczoną eksperymentalnie, charakterystykę określającą wartość indukcyjności dławika (L_{TI}) w funkcji szerokości szczeliny powietrznej – dla rozwartego i zwartego uzwojenia wtórnego. Z uwagi na występowanie w modelu trzech szczelin powietrznych, biorąc pod uwagę geometrię rdzenia, wypadkowa (ekwiwalentna) szerokość szczeliny wynosi, w tym przypadku, $g_{eq} = 2g$.



Rys. 4.10. Widok modelu fizycznego przestrajalnego filtra indukcyjnego.



Rys. 4.11. Charakterystyka wartości indukcyjności filtra, w funkcji szerokości szczeliny w rdzeniu magnetycznym – dla rozwartego i zwartego uzwojenia wtórnego.

Na rysunku widać wyraźnie, że krzywa indukcyjności zastępczej filtra, przy zwartym uzwojeniu wtórnym, jest niemal płaska (znajduje się w przedziale

1,6 - 2,0 mH) – w całym zakresie zmian wartości szerokości szczeliny, co potwierdzają wyniki badań jego modelu polowego. Na podstawie wyznaczonych krzywych wybrano fizyczną szerokość szczeliny równą 2,0 mm.

Indukcyjność zastępczą filtra wyznaczono, posilując się wzorem wiążącym prąd z napięciem w obwodzie R-L, w dziedzinie czasu:

$$u_1(t) = R_{TI}i_1(t) + L_{TI} \frac{di_1(t)}{dt}, \quad (4.15)$$

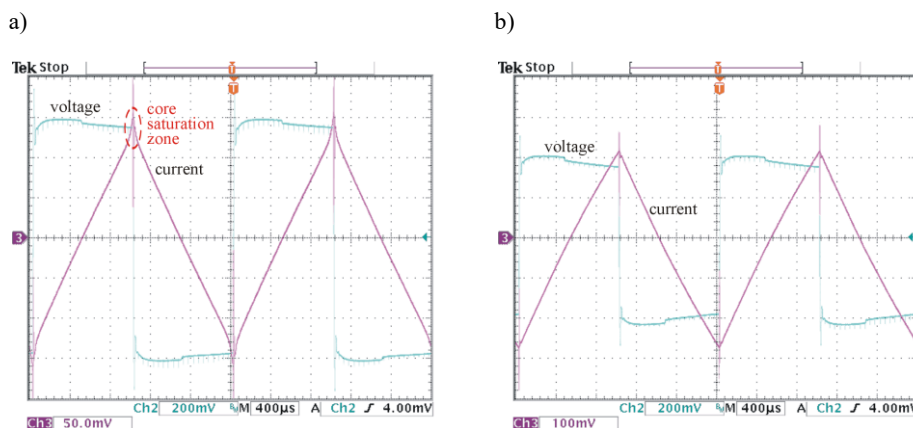
gdzie: R_{TI} - rezystancja zastępcza filtra, L_{TI} - indukcyjność zastępcza filtra.

Zakładając, że stała czasowa tego obwodu jest dużo większa niż okres napięcia zasilającego (tutaj, w obwodzie pomiarowym, okres ten wynosił 1 ms) można pominąć rezystancję, uzyskując quasi-liniowy przebieg prądu – zakładając prostokątny kształt napięcia zasilającego obwód. Dzięki temu zabiegowi, wartość indukcyjności wyznaczyć można w oparciu o następujący wzór:

$$L_{TI} = \frac{\Delta u_1}{\Delta i_1} \Delta t, \quad (4.16)$$

gdzie Δt jest przedziałem czasu, w którym następują zmiany wartości napięcia i prądu.

Na Rys. 4.12 pokazano przykładowe przebiegi napięcia („voltage”), zasilającego uzwojenie pierwotne filtra oraz prądu („current”) w tym uzwojeniu. Wyraźnie widoczny jest również obszar wchodzenia obwodu magnetycznego filtra w stan nasycenia („core saturation zone”).



Rys. 4.12. Przebiegi napięcia na uzwojeniu pierwotnym przestrajalnego filtra oraz prądu, podczas gdy uzwojenie wtórne jest rozwarte (a) oraz zwarte (b); podziałka pionowa: 40 V/dz i 5 A/dz (a) oraz 10 A/dz (b).

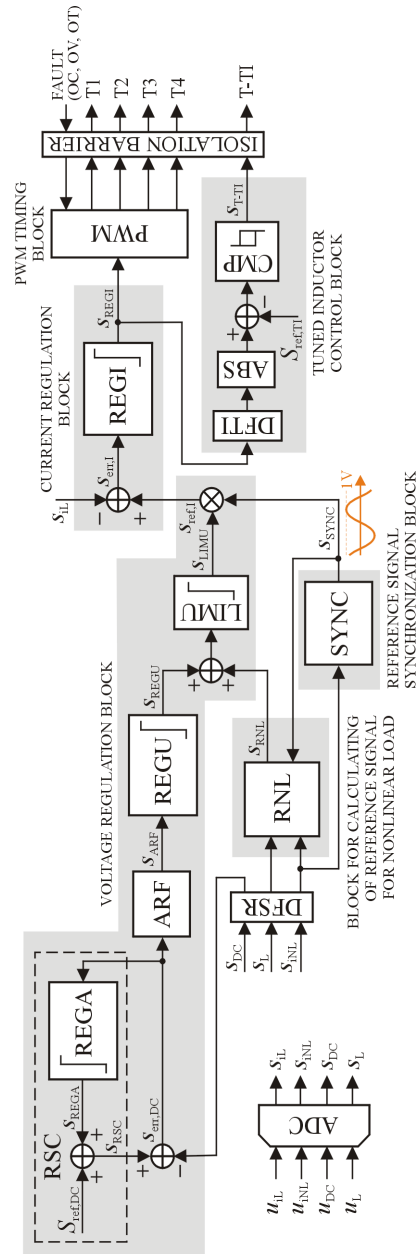
Uwzględniając wyniki badań laboratoryjnych, podsumowanie parametrów technicznych filtra przedstawia się następująco:

- liczba zwojów: $z_1 = z_{21} = z_{22} = 80$,
- wypadkowa szerokość szczeliny powietrznej: $g_{eq} = 4,0$ mm,
- indukcyjność – w quasi-liniowym zakresie pracy rdzenia magnetycznego:
 - 4,52 mH, dla rozwartego uzwojenia wtórnego,
 - 1,51 mH, dla zwartego uzwojenia wtórnego,
- rezystancja każdego z uzwojeń: 110 m Ω ,
- maksymalna amplituda prądu w uzwojeniu pierwotnym, w quasi-liniowym zakresie pracy rdzenia magnetycznego: 13,5 A.

5. Struktura bloku sterowania zasilaczem

Schemat blokowy układu sterowania zasilaczem przedstawiono na Rys. 5.1. Wchodzący w jego skład algorytm sterowania składa się z pięciu głównych bloków funkcjonalnych, z których każdy zawiera od jednego do pięciu podbloków. Zostały one zaimplementowane programowo – w układzie mikroprocesorowym, bazującym na cyfrowym procesorze sygnałowym (DSP). Funkcjonalność poszczególnych bloków opisano w kolejnych podrozdziałach. Natomiast szczegóły implementacji układu oraz algorytmu sterowania w układzie fizycznym przedstawiono w Rozdziale 7, poświęconemu badaniom modelu laboratoryjnego systemu elektrycznego z zasilaczem.

W układzie sterowania zastosowano cyfrowe filtry decymacyjne typu FIR (bloki DFSR i DFTI). W przypadku bloku DFSR, jego zadaniem było zmniejszenie częstotliwości próbkowania sygnałów, tam gdzie było to możliwe, biorąc pod uwagę potrzebę zachowania odpowiedniej jakości działania układu. Pozwoliło to na wyraźne obniżenie mocy obliczeniowej systemu μP , niezbędnej dla realizacji konkretnej części algorytmu. Z kolei blok DFTI pozwalał na kontrolę parametrów (w tym częstotliwości impulsów) sygnału sterującego częścią silnoprądową bloku TIP. Sygnały oznaczone na schemacie symbolem „s” są to wewnętrzne „sygnały cyfrowe” algorytmu sterowania, czyli wersje zewnętrznych sygnałów analogowych układu sterowania po operacji ich przetwarzania analogowo-cyfrowego. Bloki oznaczone jako ADC i PWM, to odpowiednio wielokanałowy przetwornik A/C i zrealizowany cyfrowo wielokanałowy modulator PWM, będący elementem struktury wewnętrznej procesora sygnałowego.



Rys. 5.1 Schemat blokowy układu sterowania zasilaczem-kompensatorem.

5.1. Blok regulacji napięcia

Blok regulacji napięcia odpowiada za kontrolę napięcia na szynie DC zasilacza i składa się z następujących podbloków:

- REGU – właściwego regulatora napięcia,
- LIMU – ogranicznika wartości sygnału wyjściowego bloku REGU,
- ARF – filtra antytętnieniowego,
- RSC – korektora wartości sygnału referencyjnego dla bloku REGU.

5.1.1. Regulator napięcia

Regulator napięcia na szynie prądu stałego zasilacza został wybrany, na podstawie analiz symulacyjnych, jako typu P. Regulator operuje na sygnale błędu $s_{err,DC}$. Jego sygnał wyjściowy (s_{REGU}) jest sumowany z sygnałem wygenerowanym przez blok RNL (s_{RNL}), którego amplituda określa wartość mocy czynnej, pobieranej przez blok odbiornika nieliniowego (NL). Suma obu sygnałów określa wartość amplitudy sygnału odniesienia dla regulatora prądu (blok REGI).

Ogranicznik wartości sygnału wyjściowego regulatora napięcia (LIMU), narzuca maksymalną wartość prądu na wyjściu sterowanego źródła prądu (VCCS) – w świetle ograniczeń prądowych rzeczywistych zaworów mocy (IPM / IGBT) zastosowanych w przekształtniku (VSI). Ponadto zapewnia działanie przestrajalnego filtra indukcyjnego w quasi-liniowym zakresie pracy jego obwodu magnetycznego.

5.1.2. Korektor wartości sygnału referencyjnego

Blok korekcji sygnału odniesienia (RSC) jest jednym z najważniejszych elementów algorytmu sterowania zasilaczem – w odniesieniu do zadania stabilizacji napięcia na szynie DC.

Ogólna idea działania bloku RSC opiera się na pracy [68]. Niemniej, pojawiły się tutaj pewne istotne różnice w stosunku do niej. Działanie bloku RSC polega na wykorzystaniu sygnału błędu ($s_{err,DC}$), związanego z regulatorem napięcia, który jest następnie sumowany z sygnałem odniesienia ($S_{ref,DC}$). W konsekwencji, sygnał wyjściowy bloku RSC (s_{SRC}) jest równy wartości właściwego sygnału referencyjnego ($S_{ref,DC}$), skorygowanego o bieżącą wartość sygnału $s_{err,DC}$.

Podstawowy opis działania bloku RSC przedstawiono tutaj w dziedzinie czasu, co w tym przypadku było wygodniejsze, w porównaniu z opisem w dziedzinie częstotliwości, i przedstawia się on następująco:

$$\begin{aligned} s_{\text{RSC}}(t) &= S_{\text{ref,DC}} + s_{\text{err,DC}}(t) * h_{\text{REGA}}(t) = \\ &= S_{\text{ref,DC}} + [s_{\text{RSC}}(t) - s_{\text{DC}}(t)] * h_{\text{REGA}}(t) \end{aligned} \quad (5.1)$$

gdzie: $h_{\text{REGA}}(t)$ jest odpowiedzią impulsową wewnętrznego regulatora (REGA), w bloku RSC, a „*” jest symbolem operacji splotu; $S_{\text{ref,DC}} = \text{const}$.

Przekształcając (5.1), w odniesieniu do sygnału wyjściowego bloku RSC, tj. s_{RSC} , otrzymano następujący wzór:

$$s_{\text{RSC}}(t) = S_{\text{ref,DC}} + s_{\text{RSC}}(t) * h_{\text{REGA}}(t) - s_{\text{DC}}(t) * h_{\text{REGA}}(t). \quad (5.2)$$

Przyjmując tymczasowo najprostszy przypadek funkcji transmitancji bloku REGA, tj. funkcji 0-rzędu:

$$h_{\text{REGA}}(t) = \delta(t), \quad (5.3)$$

po przekształceniach, (5.2) przyjęło następującą postać:

$$s_{\text{DC}}(t) = S_{\text{ref,DC}} = \text{const}. \quad (5.4)$$

Równanie (5.4) oznacza, że średnia wartość napięcia w obwodzie prądu stałego, w dowolnym momencie czasu, jest równa sygnałowi odniesienia. Zatem teoretycznie, wartość błędu sterowania jest równa zero. Równania te nie uwzględniają wpływu działania bloku REGA na stabilność tej części bloku sterowania wartością napięcia na szynie DC. Biorąc pod uwagę aktualną wartość opóźnień wprowadzanych w tory sygnałowe bloków regulacji napięcia i prądu, blok REGA przyjął formę filtra dolnoprzepustowego 1-rzędu. W takim przypadku, (5.4) przyjęło następującą postać:

$$s_{\text{DC}}(t) = k_{\text{REGA}} S_{\text{ref,DC}} (1 - e^{-\frac{t}{\tau_{\text{REGA}}}}) \Big|_{k_{\text{REGA}}=1.0} \xrightarrow{t \rightarrow \infty} S_{\text{ref,DC}} = \text{const}, \quad (5.5)$$

gdzie: k_{REGA} – wzmacnienie bloku REGA dla DC, τ_{REGA} – stała czasowa bloku REGA.

Innymi słowy, dla wskazanej w (5.5) wartości wzmacnienia bloku REGA, wartość błędu sterowania, w stanie ustalonym pracy systemu, teoretycznie, dąży również do zera [59,69].

5.1.3. Filtr antytętnieniowy

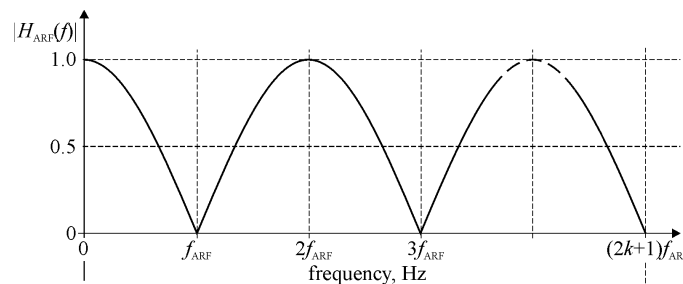
Filtr antytętnieniowy (ARF) jest to filtr typu FIR. Jego zadaniem był eliminacja pulsacji, z sygnału błędu na wejściu bloku REGU ($s_{err,DC}$), związanych z tętnieniami napięcia u_{DC} . Pulsowanie napięcia w obwodzie DC zasilacza ($s_{err,DC}$) jest powodowane zmiennym w czasie przebiegiem napięcia sieci. W przypadku braku bloku ARF, tętnienia sygnału błędu powodowałyby zniekształcanie sygnału odniesienia regulatora prądu ($s_{ref,I}$) w stosunku do pożądanego przebiegu sinusoidalnego. W efekcie odkształcaniu uległby również prąd wyjściowy źródła prądu. Filtr ten wyznacza również rzeczywistą wartość średnią („true-average”) napięcia w obwodzie DC [70-72].

Część amplitudowa funkcji transmitancji bloku ARF, jako prototypu analogowego, docelowego filtra typu FIR, wyraża równanie:

$$|H_{ARF}(f)| = \left| \cos\left(\frac{\pi}{2} \frac{f}{f_{ARF}}\right) \right|, \quad (5.6)$$

gdzie: f_{ARF} jest częstotliwością charakterystyczną filtra.

Wykres (5.6) przedstawiono na Rys. 5.2. Dla systemu elektroenergetycznego Unii Europejskiej parametr f_{ARF} przyjmuje wartość 100 Hz, co stanowi dwukrotność częstotliwości napięcia linii elektroenergetycznej. Zera (5.6) przypadają więc na nieparzyste wielokrotności 100 Hz, tj. $(2k+1)f_{ARF}$: $k = 0, 1, 2, \dots$



Rys. 5.2. Charakterystyka amplitudowa prototypu analogowego bloku ARF.

5.2. Blok regulacji prądu

Blok regulacji prądu odpowiedzialny jest za kształtowanie prądu wejściowego bloku VCCS. Składa się on z sumatora sygnałów sprzężenia zwrotnego i referencyjnego oraz właściwego regulatora, tj. bloku REGI.

Głównym zadaniem regulatora jest zapewnienie kompensacji amplitudowo-fazowej (LAG-LEAD) funkcji przenoszenia źródła [59,69,70]. Dla realizacji bloku REGI wybrano kombinację topologii P i PI, nazwaną w pracy „P2I”. Wbrew pewnej zbieżności nazewnictwa, topologia ta różni się od topologii P-PI czy PI-PI, które są prezentowane w wielu opracowaniach, np. [73,74].

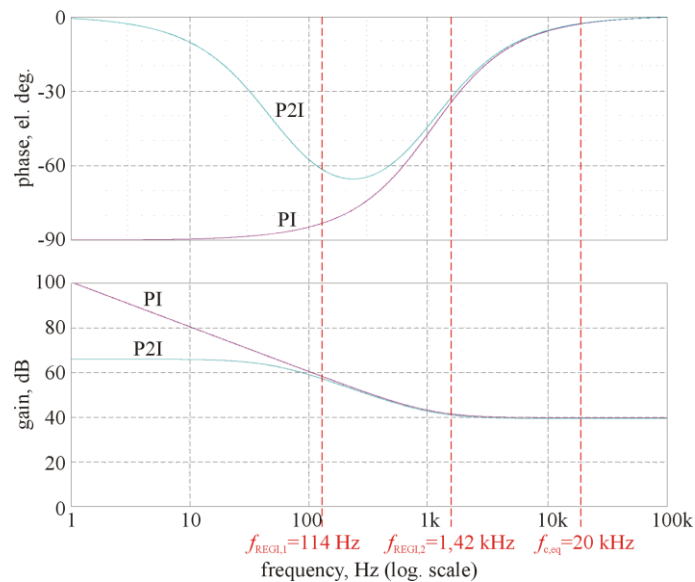
Transmitancja prototypu analogowego bloku REGI, oparta na P2I, określona jest następującym równaniem:

$$T_{\text{REGI}}(j\omega) = k_{\text{REGI}} \frac{j\frac{\omega}{\omega_{\text{REGI},2}} + 1}{j\frac{\omega}{\omega_{\text{REGI},1}} + 1}, \quad (5.7)$$

gdzie: k_{REGI} jest wzmocnieniem regulatora, $\omega_{\text{REGI},1} = 2\pi f_{\text{REGI},1}$, $\omega_{\text{REGI},2} = 2\pi f_{\text{REGI},2}$, $f_{\text{REGI},1}$ i $f_{\text{REGI},2}$ są częstotliwościami charakterystycznymi funkcji transmitancji, przy czym: $f_{\text{REGI},2} > f_{\text{REGI},1}$.

Funkcja (5.7) pozwala na uzyskanie następujących typów regulatorów: P, I, PI oraz LPF (LPF – Low-Pass Filter).

Wykresy porównawcze charakterystyk amplitudowych i fazowych dla regulatorów typu P2I i PI, jako szeroko stosowanego praktycznie, oraz przyjętych, przykładowych wartościach ich parametrów, przedstawiono na Rys. 5.3.



Rys. 5.3. Wykresy, amplitudowy i fazowy, funkcji transmitancji regulatorów typu P2I i PI.

Wartość wzmocnienia regulatora P2I, dla częstotliwości napięcia sieci, jest porównywalna z regulatorem typu PI. Powyżej częstotliwości charakterystycznej $f_{\text{REGI},1}$ obie charakterystyki amplitudowe są bardzo podobne. Natomiast powyżej częstotliwości charakterystycznej $f_{\text{REGI},2}$, również obie charakterystyki fazowe są porównywalne. Wartości nastaw regulatora określono na podstawie modelu mało-sygnałowego VCCS oraz autorskiego programu w języku C, w którym model ten zaimplementowano. Do oceny stabilności asymptotycznej VCCS zastosowano kryterium Nyquista [59,69,70].

Oprócz zadania regulacji prądu wejściowego VCCS, inną rolą bloku REGI jest minimalizowanie wartości pulsacji w swoim sygnale wyjściowym, będącej efektem modulacji impulsowej, zastosowanej w przekształtniku (o częstotliwości efektywnej $f_{c,\text{eq}} = 2f_c$, będącej wynikiem zastosowania unipolarnej modulacji PWM, gdzie: f_c - rzeczywista wartość częstotliwości nośnej [1]). Obecność tej składowej prowadzi bowiem może do wystąpienia zjawiska chaosu deterministycznego, którego następstwem może być zakłócenie działania regulatora [75,76]. Położenie $f_{c,\text{eq}}$, na tle wykresów wartości (5.7), również przedstawiono na Rys. 5.3. Ponadto, blok REGI został wyposażony w ogranicznik wartości sygnału na swoim wyjściu, co z kolei zapobiegało wchodzeniu bloku PWM w stan nad-modulacji.

5.3. Blok sterowania filtrem przestrajalnym

Blok TIC jest odpowiedzialny za generację sygnału, sterującego łącznikiem T-TI w bloku TIP. Blok ten składał się z następujących podbloków wewnętrznych:

- DFTI – filtra decymacyjnego, który pozwalał na kontrolę szerokości i częstotliwości impulsów sterujących kluczem T-TI, czyli umożliwił dokonanie wyboru pomiędzy stopniem trwania stanu nieustalonego w prądzie wejściowym VCCS, a wartością strat mocy w elementach bloku TIP. Z założenia, częstotliwość sygnału sterującego kluczem T-TI jest znacznie wyższa, w stosunku do sygnałów sterujących zaworami bloku VSI – podbloku wewnętrznego sterowanego źródła prądu (VCCS).
- ABS – bloku wyznaczającego wartość bezwzględną sygnału wejściowego bloku TIC.
- CMP – komparatora, operującego na sygnale wejściowym, będącym różnicą sygnału wyjściowego bloku ABS i sygnału referencyjnego dla bloku TIC ($S_{\text{ref,TI}}$). Komparator generował sygnał, sterujący kluczem T-TI, oznaczony jako $s_{\text{T-TI}}$.

5.4. Blok identyfikacji parametrów i synchronizacji sygnału referencyjnego z napięciem sieci

Proces sterowania częścią silnoprządową zasilacza-kompensatora podstawowo bazował na bieżących wartościach parametrów napięcia w węzle sieci elektroenergetycznej oraz sygnale sinusoidalnie zmiennym i o jednostkowej wartości amplitudy, zsynchronizowanego fazowo z przebiegiem napięcia sieci [1,58,77]. Z uwagi na znaczny wpływ obu tych elementów na jakość procesu sterowania częścią silnoprządową zasilacza, poświęcono im znaczną część pracy.

W literaturze opisano liczne rozwiązania problemu obliczania (identyfikacji) wartości parametrów napięcia (prądu) i generacji sygnałów zsynchronizowanych czasowo ze źródłem zewnętrznym. Najczęściej stosowane metody to:

- Pętla synchronizacji fazy (PLL). Jest to układ, który generuje sygnał wyjściowy, będący w stałej relacji fazowej z sygnałem wejściowym. Można tutaj wyróżnić trzy główne typy algorytmów: PLL z uogólnionym integratorem drugiego rzędu (DSO-GI-PLL), PLL z podwójnym strumieniem wirtualnym (DVF-PLL) i PLL z podwójną synchroniczną ramką odniesienia (DSRF-PLL) [78-80].
- Obserwator adaptacyjny. Metoda ta jest łatwa do strojenia i odpowiednia do implementacji w systemie cyfrowym czasu rzeczywistego. Może stanowić ulepszoną funkcjonalnie alternatywę dla PLL [81].
- Adaptacyjny filtr o charakterystyce pasmowo-zaporowej typu „notch”. Zapewnia on szybką i dokładną ocenę wartości składowych symetrycznych sygnału – w obecności zmian ich częstotliwości i amplitudy [82].
- Obserwator stanu. Metoda ta wykorzystuje autorski, dynamiczny model sieci z zaburzeniami [83].
- Synchronizacja generatorów i przekształtników energoelektronicznych z siecią elektroenergetyczną w oparciu metody czasowo-częstotliwościowe. W tym przypadku algorytmy synchronizacji należy rozpatrywać indywidualnie – ze względu na specyficzne zasady działania tej grupy urządzeń. Metody te zostały przedstawione np. w pracy [77].
- Metody wykorzystujące algorytmy dyskretnej lub szybkiej transformacji Fouriera. Po odpowiedniej adaptacji do konkretnego zadania, pozwalają one na precyzyjną ocenę wartości składowych napięcia sieci i są stosunkowo proste w implementacji [84,85].
- Ciągła transformata falkowa lub sieć neuronowa. Pozwalają one na stosunkowo szybką i dokładną identyfikację składowych mierzonego sygnału [86].

Powyższe metody wprowadzają jednak znaczne opóźnienia czasowe i mają liczne ograniczenia, dotyczące zakresu zmienności wartości parametrów sygnału wejściowego. Często wymagają również znacznej mocy obliczeniowej systemu

mikroprocesorowego, który wykonuje zadanie identyfikacji i (lub) synchronizacji.

Przedstawiony dalej algorytm identyfikacji jest rozszerzeniem oryginalnej metody opisanej w pracy [87]. Po modyfikacji, pozwolił on na uzyskanie większej szybkości i dokładności działania i zmniejszenie mocy obliczeniowej systemu μ P. Algorytm ten wykorzystuje właściwości sygnałów generowanych przez dwuwymiarowy filtr typu FIR (2D-FIR), który posiada opisaną dalej funkcję transmitancji, wynikającą z potrzeb działania algorytmu [70-72]. Sygnały te są następnie wykorzystywane do wyznaczania chwilowych wartości fazy, częstotliwości i amplitudy składowej podstawowej napięcia sieci oraz generacji znormalizowanego (amplitudowo) sygnału sinusoidalnego, będącego w fazie z tym napięciem.

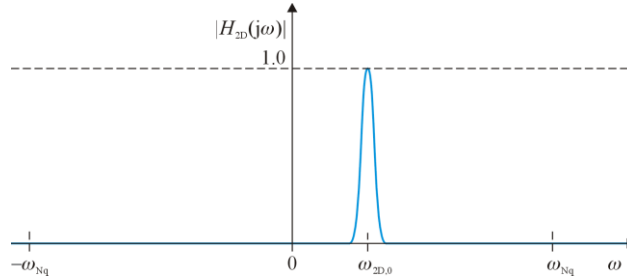
Przedstawiona metoda wymaga założenia quasi-okresowości sygnału mierzonego (s) oraz znajomości domyślnej wartości jego częstotliwości podstawowej. Określenie „quasi-okresowość” oznacza tutaj, że sygnał mierzony składa się z dwóch składowych, tj. składowej okresowej oraz składowej przejściowej, co oznacza, że jego charakterystykę widmową określa wzór:

$$F[s(t)] = \sum_{i=-i_{\max}}^{i_{\max}} S_i \delta[j(\omega - i\omega_s)] + F[s_t(t)], \quad (5.8)$$

gdzie: $S_i \delta(j\omega)$ jest funkcją „delta” o wadze S_i , ω_s jest domyślną wartością częstotliwości podstawowej składowej okresowej sygnału mierzonego, s_t jest składową przejściową sygnału mierzonego, i_{\max} jest liczbą analizowanych harmonicznym tego sygnału.

Jak wspomniano, do wstępnego przetwarzania sygnału mierzonego, w algorytmie wykorzystano filtr cyfrowy typu FIR (2D-FIR). Filtry tego typu charakteryzują się tym, że ich wartość tłumienia, w wybranych pasmach funkcji przenoszenia, dąży do nieskończoności, a charakterystyka fazowa jest liniowa (wartość opóźnienia grupowego filtra jest stała). Cechy te nie występują w przypadku filtrów o nieskończonej długości odpowiedzi impulsowej (IIR) [60].

Teoretyczną charakterystykę amplitudową prototypu analogowego filtra 2D-FIR przedstawiono na Rys. 5.4.



Rys. 5.4. Amplitudowa część funkcji transmitancji prototypu analogowego filtra 2D-FIR – wstępne założenia teoretyczne.

Zapewnia ona bardzo efektywny proces filtracji sygnału wejściowego, polegający na eliminacji z tego sygnału: wyższych harmonicznych, składowych wysokoczęstotliwościowych oraz składowej stałej. Częstotliwość oznaczona jako $\omega_{2D,0}$ jest częstotliwością środkową filtra, która winna być równa przyjętej częstotliwości podstawowej sygnału wejściowego (mierzonego). Natomiast częstotliwość oznaczona jako ω_{Nq} jest częstotliwością Nyquista toru przetwarzania sygnału. Ponieważ funkcja ta matematycznie nie jest funkcją parzystą, dlatego w świetle teorii sygnałów, jej realizacja wymaga dwuwymiarowego filtra, którego odpowiedź impulsowa jest funkcją zespoloną dziedziny czasu [71,72]. Na odpowiedź filtra składa się więc para sygnałów, które, jak również wspomniano, mają kluczowe znaczenie dla działania algorytmu identyfikacji.

Ogólny wzór, definiujący odpowiedź impulsową filtra, przedstawiony jest przez następujące równanie, w postaci odwrotnej transformacji Fouriera, gdzie $h_{2D,R}(t)$ i $h_{2D,I}(t)$ są, odpowiednio, rzeczywistą i urojoną częścią tej odpowiedzi:

$$\begin{aligned}
 h_{2D}(t) &= \frac{1}{2\pi} \int_{-\omega_{Nq}}^{\omega_{Nq}} H_{2D}(j\omega) e^{j\omega t} d\omega = \\
 &= \frac{1}{2\pi} \int_{-\omega_{Nq}}^{\omega_{Nq}} H_{2D}(j\omega) \cos(\omega t) d\omega + j \frac{1}{2\pi} \int_{-\omega_{Nq}}^{\omega_{Nq}} H_{2D}(j\omega) \sin(\omega t) d\omega = \\
 &= h_{2D,R}(t) + j h_{2D,I}(t)
 \end{aligned} \tag{5.9}$$

Zakładając tymczasowo, że spełnione są dwa następujące założenia, dotyczące charakteru sygnału mierzonego:

$$\omega_s = \omega_{2D,0} \wedge s_t(t) \equiv 0, \tag{5.10}$$

zespolony sygnał na wyjściu filtra składał się będzie z dwóch składowych ortogonalnych, w postaci funkcji $\sin(\omega_s t)$ i $\cos(\omega_s t)$. Sygnały te są bezpośrednio wykorzystywane przez algorytm identyfikacji, stanowiąc podstawę jego działania.

Biorąc pod uwagę powyższe założenia, chwilową wartość częstotliwości sygnału mierzonego ($f_{s,ID}$) wyznaczyć można z zależności [71,72]:

$$f_{s,ID}(t) = \frac{1}{2\pi} \omega_{s,ID}(t) = \frac{d}{dt} \Phi_{s,ID}(t), \quad (5.11)$$

gdzie:

$$\Phi_{s,ID}(t) = \text{atan} \left[\frac{s_{2D,I}(t)}{s_{2D,R}(t)} \right] = \text{atan} \left[\frac{S_{2D,I,1}(t) \sin(\omega_s t)}{S_{2D,R,1}(t) \cos(\omega_s t)} \right], \quad (5.12)$$

przy czym: $s_{2D,R}(t)$ i $s_{2D,I}(t)$ są sygnałami wyjściowymi filtra, $S_{2D,R,1}(t)$ i $S_{2D,I,1}(t)$ są chwilowymi wartościami amplitud tych sygnałów.

W stanie ustalonym sygnału wejściowego filtra, amplitudy obu sygnałów wyjściowych są sobie równe. W tej sytuacji, amplitudę podstawowej harmonicznej sygnału wejściowego określa wzór:

$$S_{1,ID}(t) = \sqrt{[S_{2D,R,1}(t) \cos(\omega_s t)]^2 + [S_{2D,I,1}(t) \sin(\omega_s t)]^2}, \quad (5.13)$$

przy czym: $S_{1,ID}(t) = \text{const.}$

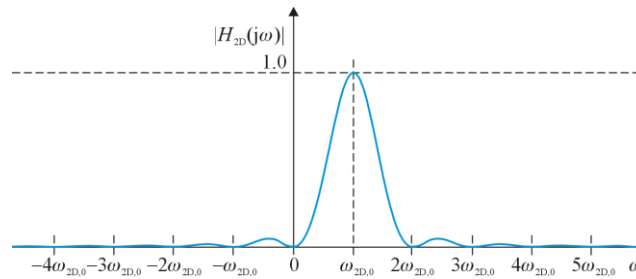
Jeżeli założenia zawarte w (5.10) nie są spełnione, wartości obliczone na podstawie (5.11) oraz (5.13) obarczone są stałym i przejściowym błędem pomiarowym. Wartość tego błędu zależy od stopnia odkształcenia sygnału wejściowego, w stosunku do przebiegu sinusoidalnego, ponieważ sygnały wyjściowe filtra nie są już mono-harmonicznymi funkcjami czasu. Również, jeżeli (5.10) nie jest spełnione, sygnały wyjściowe bloku 2D-FIR są obarczone błędami fazy – w stosunku do sygnału wejściowego. Wartości tych błędów oszacowano w części pracy poświęconej badaniom laboratoryjnym omawianego algorytmu.

Wstępnie założona transmitancja operatorowa 2D-FIR (Rys. 5.4) jest funkcją ograniczoną częstotliwościowo. W rezultacie, długość odpowiedzi impulsowej filtra zmierzać będzie do nieskończoności [71,72]. Dlatego też, w prezentowanym algorytmie, zastosowano filtr 2D-FIR o zmodyfikowanej funkcji transmitancji, której część amplitudowa (prototypu analogowego filtra) wyrażona jest następująco:

$$|H_{2D}(j\omega)| = \left| \left[\frac{\sin\left(\pi \frac{(\omega - \omega_{2D,0})}{\omega_{2D,0}}\right)}{\pi \frac{(\omega - \omega_{2D,0})}{\omega_{2D,0}}} \right]^{N_{IDF}} \right| = \left| \text{Sa}^{N_{IDF}} \left[\pi \frac{(\omega - \omega_{2D,0})}{\omega_{2D,0}} \right] \right|, \quad (5.14)$$

gdzie: N_{IDF} jest parametrem funkcji.

Na podstawie wcześniejszych analiz teoretycznych [87], w pracy założono: $N_{IDF} = 2$. Wykres części amplitudowej funkcji danej (5.14), przy tym założeniu, pokazano na Rys. 5.5.



Rys. 5.5. Część amplitudowa funkcji transmitancji prototypu analogowego filtra 2D-FIR.

Funkcja (5.14) została wybrana w wyniku szerokich badań algorytmu identyfikacji, jako kompromisowa pomiędzy skutecznością tłumienia przez filtr wybranych składowych sygnału wejściowego, czyli zakładaną precyzją działania algorytmu, a długością odpowiedzi filtra. Długość ta winna być jak najkrótsza ponieważ ma ona bezpośredni wpływ na wartość opóźnienia wnoszonego przez algorytm identyfikacji – w stosunku do zmian wartości parametrów sygnału wejściowego. Ma to bardzo istotne znaczenie dla jakości procesu identyfikacji. Podsumowując, filtr o takiej funkcji transmitancji zapewnia efektywny proces filtracji sygnału wejściowego, podczas gdy wnoszona przez niego wartość opóźnienia jest stosunkowo niewielka.

Implementacja czasu dyskretnego (5.14), zakładając $N_{IDF} = 2$, dana jest przez (5.15) i (5.16), które definiują, odpowiednio, część rzeczywistą i urojoną odpowiedzi impulsowej 2D-FIR [71,72]:

$$h_{2D,R}(n) = \frac{1}{k_{\max}} \sum_{k=-k_{\max}}^{k_{\max}} \text{Sa}^2 \left[\pi \frac{\left(\frac{k}{k_{\max}} \omega_{Nq} - \omega_{2D,0} \right)}{\omega_{2D,0}} \right] \cos \left(\pi \frac{k}{k_{\max}} n \right), \quad (5.15)$$

$$: n = 0, 1, \dots, n_{2D}$$

$$h_{2D,I}(n) = \frac{1}{k_{\max}} \sum_{k=-k_{\max}}^{k_{\max}} \text{Sa}^2 \left[\pi \frac{\left(\frac{k}{k_{\max}} \omega_{Nq} - \omega_{2D,0} \right)}{\omega_{2D,0}} \right] \sin \left(\pi \frac{k}{k_{\max}} n \right). \quad (5.16)$$

$$: n = 0, 1, \dots, n_{2D}$$

gdzie: $n_{2D} + 1$ – rząd filtra, n – numer próbki odpowiedzi impulsowej filtra, k_{\max} – liczba punktów analizowanych na charakterystyce częstotliwościowej filtra – w zakresie częstotliwości $\langle -\omega_{Nq}, \omega_{Nq} \rangle$.

Aby dokładnie odwzorować założoną funkcję transmitancji 2D-FIR, wartość parametru n_{2D} winna wynosić [71,72]:

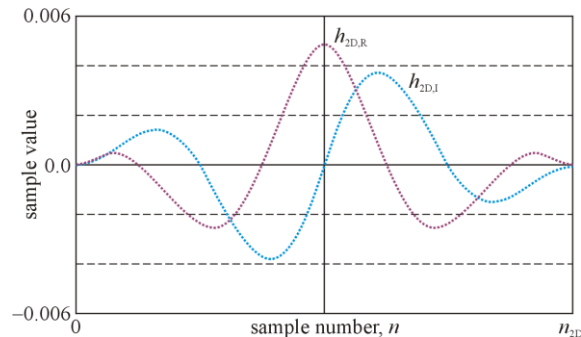
$$n_{2D} = 2 \frac{\omega_{\text{smp}}}{\omega_{2D,0}} \wedge n_{2D} \in N, \quad (5.17)$$

gdzie: ω_{smp} jest częstotliwością próbkowania sygnału mierzonego.

Uwzględniając (5.17), algorytm filtracji wprowadza uśrednione opóźnienie (τ_{2D}) sygnałów wyjściowych – w stosunku do sygnału wejściowego – którego wartość wynosi:

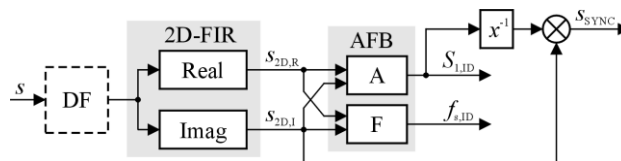
$$\tau_{2D} = \frac{2\pi}{\omega_{\text{smp}}} (n_{2D} + 1). \quad (5.18)$$

Na Rys. 5.6 pokazano przebiegi odpowiedzi impulsowej 2D-FIR, zdefiniowanej przez (5.15) i (5.16).



Rys. 5.6. Odpowiedź impulsowa 2D-FIR.

Schemat blokowy algorytmu identyfikacji i synchronizacji zaprezentowano na Rys. 5.7.



Rys. 5.7. Schemat blokowy algorytmu identyfikacji i synchronizacji.

Przedstawiony algorytm składa się z następujących, głównych bloków funkcjonalnych:

- DF – jest to filtr decymacyjny typu FIR (blok opcjonalny algorytmu).
- 2D-FIR – jest to dwuwymiarowy filtr typu FIR. Zadanie filtracji sygnału wejściowego tego bloku (s) realizowane jest przez dwa podbloki wewnętrzne, „Real” i „Imag”.
- AFB – blok ten składa się z dwóch podbloków (A i F), w których obliczane są częstotliwość i amplituda podstawowej harmonicznej sygnału wejściowego. Blok AFB odpowiada również za generację sygnału zsynchronizowanego czasowo z przebiegiem napięcia sieci.

Podstawą działania bloku AFB są (5.11) i (5.13). Natomiast sygnał synchroniczny (s_{SYNC}) z przebiegiem mierzonym generowany jest na podstawie przebiegów sygnałów $s_{2D,I}$ i $S_{1,ID}$. Zakładając, że (5.10) jest prawdziwe, sygnał $s_{2D,I}$, pochodzący z podbloku „Imag”, jest w fazie z sygnałem wejściowym (s). Amplituda sygnału wyjściowego (s_{SYNC}) jest następnie normalizowana przez przemnożenie sygnału $s_{2D,I}$ przez sygnał wyjściowy bloku oznaczonego, jako

„ x^{-1} ”, wyznaczającego wartość odwrotności bieżącej wartości $S_{1,ID}$. W efekcie, amplituda sygnału wyjściowego algorytmu ma wartość jednostkową i jest w fazie z podstawową harmoniczną sygnału wejściowego, czyli: $s_{SYNC}(t) = \sin(\omega_s t)$.

5.5. Blok wyznaczania wartości sygnału referencyjnego dla odbiornika nieliniowego

Zarówno struktura, jak i zasada działania bloku RNL związane są z funkcją „kompensacyjną” zasilacza. Rolą tego bloku jest generacja sygnału (s_{RNL}), którego amplituda odzwierciedla aktualną wartość mocy czynnej bloku NL. Wartość sygnału s_{RNL} wyznaczana jest na podstawie spróbkowanych przebiegów sygnałów zewnętrznych u_L oraz $u_{INL} = r_{CT2} i_{NL}$ (gdzie: r_{CT2} jest współczynnikiem przenoszenia przetwornika pomiarowego prądu CT2 [71,72]):

$$s_{RNL}\left(\frac{T_L}{2}n\right) = \frac{\sum_{i=1}^{N_{s,2}} s_L(i) s_{INL}(i)}{\sqrt{\sum_{i=1}^{N_{s,2}} s_L^2(i)}} : n = 0, 1, 2, \dots, \quad (5.19)$$

gdzie: $N_{s,2}$ jest liczbą próbek każdego z sygnałów wejściowych bloku RNL za półokres napięcia sieci.

W tym przypadku, przebieg s_{RNL} jest schodkową funkcją czasu, mającą wartość stałą za półokres napięcia sieci, co zapobiega (silnemu) zniekształceniu sygnału odniesienia dla regulatora prądu ($s_{ref,I}$), który winien mieć przebieg sinusoidalny. Sygnał s_{RNL} jest następnie sumowany z sygnałem wyjściowym regulatora napięcia (s_{REGU}). Wartość sumy obu sygnałów ustala więc bezpośrednio amplitudę sygnału odniesienia dla regulatora prądu (REGI).

6. Model symulacyjny zasilacza

6.1. Cel i zakres badań modelu

Celem badań modelu symulacyjnego systemu elektrycznego z zasilaczem-kompensatorem było wstępne potwierdzenie podstawowych założeń, przyjętych podczas opracowywania koncepcji układu oraz opracowanie wytycznych dla realizacji modelu laboratoryjnego.

Zakres badań modelu symulacyjnego systemu dotyczył następujących zagadnień:

- weryfikacji struktury i wartości parametrów przestrajalnego filtra indukcyjnego i bloku sterowania nim – w odniesieniu do współpracy filtra z pozostałymi elementami bloku sterowania,
- oceny skuteczności działania zasilacza, jako kompensatora mocy biernej i mocy odkształcenia, generowanych przez odbiornik nieliniowy – przy zastosowaniu filtra indukcyjnego o stałej i zmiennej wartości indukcyjności,
- weryfikacji struktury oraz wartości nastaw parametrów bloku regulacji prądu wejściowego zasilacza – w kontekście możliwej minimalizacji wartości błędu sterowania,
- weryfikacji struktury oraz wartości nastaw parametrów bloku regulacji napięcia na szynie DC – w odniesieniu do statycznego i dynamicznego błędu sterowania – a także weryfikacji skuteczności działania bloku ARF, jako istotnego funkcjonalnie elementu bloku regulacji napięcia.

6.2. Struktura i parametry modelu

Badania symulacyjne prowadzono w środowisku ORCAD/PSPICE, posilując się odpowiednio zmodyfikowanymi modelami elementów, dostępnych w ramach gotowych bibliotek dla tego środowiska. Modyfikacje te dotyczyły głównie wartości parametrów elementów zastosowanych w części silnoprądowej modelu symulacyjnego (bloki VCCS i TIP), w celu możliwie najlepszego odwzorowania charakterystyk działania elementów stosowanych w modelu laboratoryjnym zasilacza.

Poszczególne bloki układu sterowania (Rys. 5.1) w modelu symulacyjnym zrealizowano również „cyfrowo”, posługując się elementami bibliotek środowiska ORCAD zbliżonymi do tych, które stosowane są w fizycznych realizacjach regulatorów i podobnych bloków, tj. posiadającymi struktury filtrów IIR lub FIR. Elementami tymi były: bloki próbkująco-pamiętające, sumatory sygnałów i układy mnożące. Natomiast, złożone strukturalnie bloki RNL i SYNC, w modelu symulacyjnym miały uproszczoną formę. Polegała ona na zastosowaniu tam źródeł sygnałów o z góry założonych wartościach

parametrów. Z kolei te ostatnie wynikały ze, z góry założonych wartości parametrów elementów składowych modelu całego systemu, tj.: modelu sieci elektroenergetycznej, charakteru i wartości mocy odbiornika nieliniowego oraz wartości napięcia i mocy obciążenia szyny DC zasilacza. Częstotliwość sygnału referencyjnego dla bloku REGI równa była częstotliwości napięcia w węzle sieci, domyślnie równej 50 Hz. Należy przy tym zaznaczyć, że wartości parametrów modelu sieci elektroenergetycznej były zgodne z parametrami sieci dostępnej w laboratorium badawczym, gdzie testowano później model fizyczny systemu. Natomiast blok DFSR nie był używany w modelu symulacyjnym – zastosowano bowiem dwie wartości częstotliwości próbkowania sygnałów (oznaczone jako: $f_{s,1}$ i $f_{s,2}$), co było związane bezpośrednio ze strukturą algorytmu sterowania modelem fizycznym zasilacza. Należy nadmienić, że wysoka wartość częstotliwości ($f_{s,2}$), z którą pracowały blok regulacji prądu i blok sterowania filtrem przestrajalnym, wynikała z wymogu skutecznego kształtowania prądu źródła sterowanego, w stanie przejściowym tego prądu, przez bloki TIC i TIP. Wartość ta została wybrana na podstawie testów modelu symulacyjnego zasilacza. W konsekwencji, narzuciła ona wymóg posiadania znacznej mocy obliczeniowej przez cyfrowy system sterowania modelem eksperymentalnym zasilacza.

Struktura części silnoprądowej bloku sterowania filtrem indukcyjnym była zgodna ze schematem zaprezentowanym na Rys. 4.9. Modulator PWM, którego sygnały wyjściowe sterowały zaworami mostka tranzystorowego w bloku VCCS został zrealizowany quasi-cyfrowo. Oznacza to, że sam proces modulacji był realizowany analogowo, tj. na zasadzie porównania wejściowego przebiegu modulującego z przebiegiem liniowym [1], ale sygnał modulujący podlegał wcześniej procesowi próbkowania. Proces ten zbliżony był do realizowanego przez modulator w modelu laboratoryjnym systemu, który odznaczał się bardzo wysoką rozdzielczością (w czasie) generowanego sygnału. Blok PWM pracował w trybie modulacji dwustronnej i w trybie dwukrotnej modyfikacji szerokości impulsu wyjściowego na okres sygnału nośnego. Rodzaj modulacji był zgodny z użytym w trakcie badań modelu eksperymentalnego systemu.

Zestawienie głównych parametrów modelu symulacyjnego znajduje się w Tabeli 6.1.

Tabela 6.1. Zestawienie głównych parametrów modelu symulacyjnego.

L.p.	Nazwa parametru	Symbol parametru	Wartość
Parametry znamionowe sieci i zasilacza			
1	Napięcie znamionowe sieci	$U_{L,RMS}$	230 V
2	Częstotliwość napięcia sieci	f_L	50 Hz

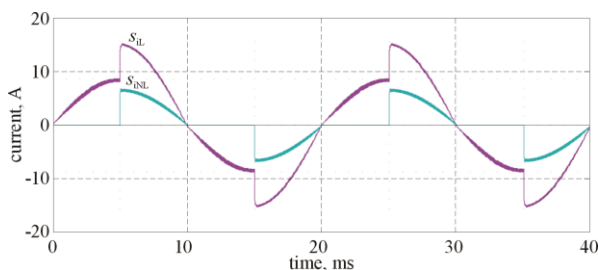
3	Rezystancja zastępcza sieci	R_L	0,5 Ω
4	Indukcyjność zastępcza sieci	L_L	0,4 mH
5	Znamionowa moc wyjściowa zasilacza po stronie DC	$P_{DC,nom}$	1,2 kW
6	Znamionowe napięcie na szynie DC i zakres jego nastawiania	$U_{DC,n}$	375±25 V
7	Maksymalna amplituda prądu wejściowego zasilacza	-	20 A
Parametry sterowanego źródła prądu			
8	Indukcyjność przestrajalnego filtra indukcyjnego – klucz S otwarty	L_{TI}	4,52 mH
9	Indukcyjność przestrajalnego filtra indukcyjnego – klucz S zwarty	L_{TI}	1,51 mH
10	Pojemność kondensatora w obwodzie DC bloku VSI	C_{DC}	1 mF
11	Częstotliwość nośna PWM	f_c	10 kHz
Parametry bloku regulacji napięcia			
12	Częstotliwość próbkowania (1)	$f_{s,1}$	10 kHz
13	Wzmocnienie bloku REGU dla DC	k_{REGU}	0,25
14	Poziom ograniczania sygnału przez blok LIMU	$A_{L,U}$	±15 V
15	Wzmocnienie bloku REGA dla DC	k_{REGA}	1,0
16	Stała czasowa bloku REGA	τ_{REGA}	20 ms
17	Poziom ograniczanie sygnału przez blok REGA	$A_{L,A}$	±50 V
18	Wartość referencyjna sygnału dla bloku regulacji napięcia	$S_{ref,DC}$	375±25 V
Parametry bloku regulacji prądu			
19	Częstotliwość próbkowania (2)	$f_{s,2}$	100 kHz
20	Wzmocnienie bloku REGI dla DC	k_{REGI}	800
21	Częstotliwość charakterystyczna (1) bloku REGI	$f_{REGI,1}$	114 Hz
22	Częstotliwość charakterystyczna (2) bloku REGI	$f_{REGI,2}$	1,42 kHz
23	Poziom ograniczanie sygnału przez blok REGI	$A_{L,I}$	±500 V
Parametry bloku sterowania przestrajalnym filtrem indukcyjnym			
24	Współczynnik decymacji bloku DFTI	DF_{DFTI}	1
25	Wartość referencyjna sygnału dla bloku CMP	$S_{ref,TI}$	490 V

6.3. Badania modelu

W trakcie badań symulacyjnych, jako odbiornik nieliniowy, zastosowano tyrystorowy regulator napięcia obciążony rezystorem (odbiornik typu T-R). Kąt załączania tyrystorów wynosił 90 st. el. Szerokie uzasadnienie zastosowania takiego właśnie rodzaju odbiornika nieliniowego podano w poprzednich rozdziałach pracy. Prowadzono badania w szerokim zakresie zmian wartości mocy wyjściowej zasilacza, mocy odbiornika nieliniowego oraz w zakresie wartości napięcia na szynie DC, podanym w Tabeli 6.1.

Na kolejnych rysunkach przedstawiono wybrane przebiegi napięć i prądów oraz wyniki testów modelu – najbardziej reprezentatywne dla jego sposobu działania. Moc bloku NL wynosiła 50% nominalnej mocy wyjściowej zasilacza po stronie DC.

Na wstępie badań, funkcja kompensacyjna zasilacza została wyłączona. Charakterystyczne przebiegi, dla tego stanu pracy modelu systemu, pokazano na Rys. 6.1.

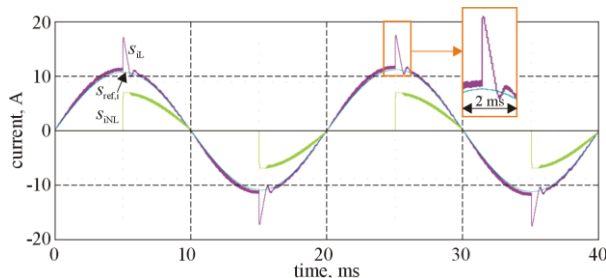


Rys. 6.1. Przebiegi prądu wejściowego zasilacza i prądu odbiornika nieliniowego (NL) przy wyłączonej funkcji kompensacji.

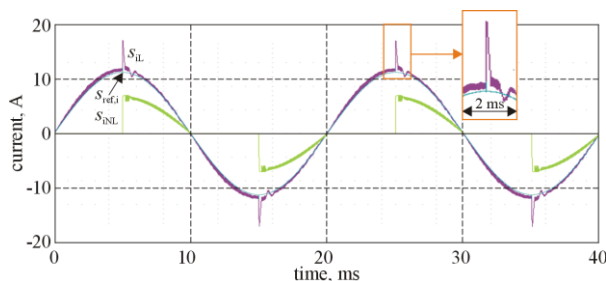
Dla tego przypadku prądu odbiornika nieliniowego (s_{iNL}) wartość jego współczynnika THD wynosiła 64,3 %, natomiast wartość tego współczynnika dla wypadkowego prądu zasilacza (s_{iL}) wynosiła 21,2 %.

Na kolejnym rysunku pokazano przykładowe wyniki testów modelu, w odniesieniu do prądu zasilacza i prądu bloku NL, dla obu rodzajów filtrów indukcyjnych, tj. o stałej (Rys. 6.2a) i zmiennej indukcyjności (Rys. 6.2b) – przy włączonej funkcji kompensacji. Pokazane przebiegi dotyczą pracy modelu ze znamionową wartością napięcia w obwodzie DC i znamionową mocą obciążenia.

a)



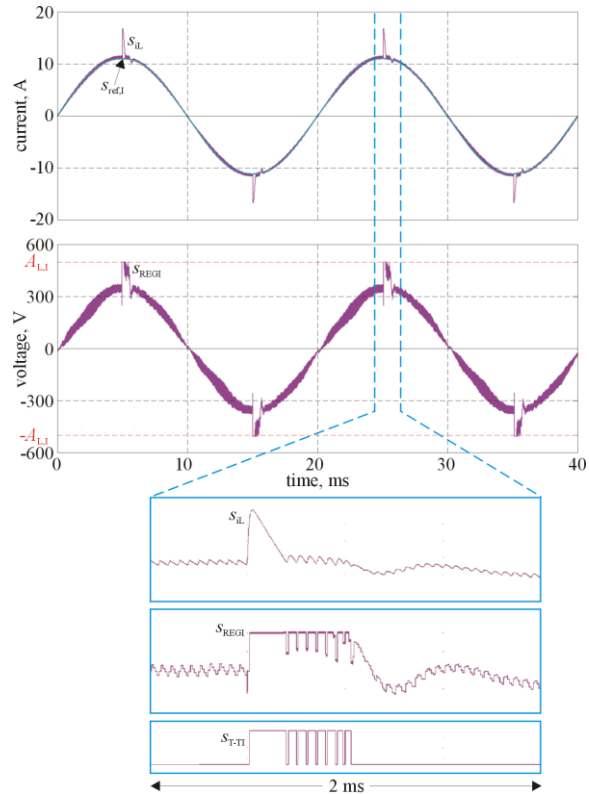
b)



Rys. 6.2. Przebiegi sygnału referencyjnego, wypadkowego prądu zasilacza, prądu bloku NL oraz prądu samego obciążenia nieliniowego – przy włączonej funkcji kompensacji i zastosowaniu filtra indukcyjnego o stałej (a) i zmiennej (b) indukcyjności.

Widoczne są tutaj wyraźne różnice, zarówno w przebiegu prądu zasilacza, jak i prądu bloku NL, na korzyść wariantu zasilacza z przestrajalnym filtrem. W tym przypadku czas trwania stanu przejściowego, w postaci „szpilki prądowej”, ulega skróceniu do ok. 40 % czasu dla wariantu układu z filtrem o stałej wartości indukcyjności.

Kolejny rysunek dotyczy wyników testów ze zmiennym filtrem indukcyjnym – również dla znamionowych warunków pracy zasilacza. Pokazano tam m.in. sygnał wyjściowy regulatora prądu (REGI) i sygnału sterującego częścią silnoprądową przestrajalnego filtra indukcyjnego.

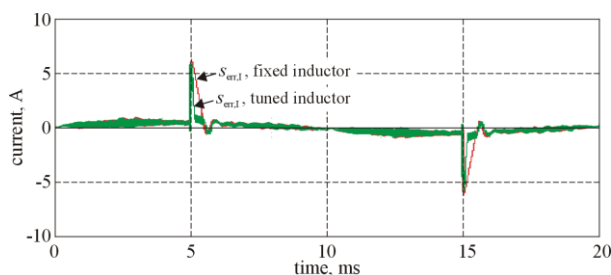


Rys. 6.3. Przebiegi w modelu symulacyjnym przy włączonej funkcji kompensacji i zastosowaniu przestrajalnego filtra indukcyjnego. Dolny fragment rysunku przedstawia szczegóły przebiegów, w stanie przejściowym sygnału na wyjściu regulatora prądu.

Dolny fragment rysunku zawiera szczegóły przebiegów związanych z interakcją bloku sterowania filtrem przestrajalnym z regulatorem prądu – w stanie nasycenia wyjścia tego regulatora. Zgodnie z zasadą działania układu sterowania, wejście regulatora prądu w stan nasycenia inicjuje działanie bloku sterowania filtrem przestrajalnym (TIC). Wyraźnie widoczne są m.in. szczegóły wpływu bloku TIC na sygnał wyjściowy regulatora prądu i towarzysząca mu korekta kształtu wypadkowego prądu zasilacza – w kierunku sygnału referencyjnego dla bloku regulacji prądu, tj. $s_{ref,i}$. Należy nadmienić, że czas trwania stanu przejściowego spada do pewnego nieprzekraczalnego minimum – niezależne od sposobu sterowania filtrem przestrajalnym. Jest to rezultat istnienia naturalnych stałych czasowych obwodu elektrycznego filtra (indukcyjność-rezystancja), jak również, w mniejszym stopniu, niezerowej

wartości impedancji sieci. Zagadnienie to przedstawiono szczegółowo w dalszej części bieżącego rozdziału oraz w Rozdziale 8.

Dokonano również testów porównawczych dotyczących wartości sygnału uchybu sterowania blokiem REGI – dla obu typów filtrów indukcyjnych. Przebieg tego sygnału pokazano na Rys. 6.4, dotyczy on znamionowych warunków pracy modelu symulacyjnego systemu.



Rys. 6.4. Przebiegi sygnału błędu w bloku regulacji prądu dla filtra indukcyjnego o stałej (przebieg kol. czerwonego) i zmiennej (przebieg kol. zielonego) wartości indukcyjności.

Na większości osi czasu przebiegi te są niemal identyczne – za wyjątkiem stanu przejściowego na wyjściu regulatora prądu, związanego z jego nasycaniem się. Wariant z przestrajalnym filtrem daje wyraźne skrócenie tego stanu – w porównaniu do filtra o stałej wartości indukcyjności.

W celu ilościowej oceny jakości sterowania posłużono się wzorem (6.1), który definiuje wartość błędu sterowania [58,59,70] ($\varepsilon_{\text{REGI}}$), jako relacji wartości skutecznej sygnału uchybu sterowania ($S_{\text{err,I,RMS}}$) i sygnału referencyjnego dla regulatora prądu ($S_{\text{ref,I}}$), tj. przebiegu sinusoidalnego:

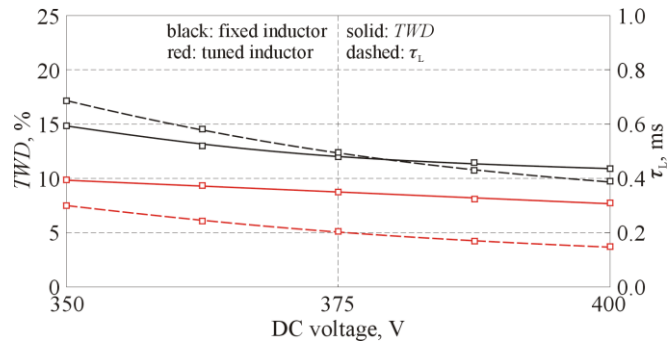
$$\varepsilon_{\text{REGI}} = \sqrt{2} \frac{S_{\text{err,I,RMS}}}{S_{\text{ref,I}}} 100\% , \quad (6.1)$$

gdzie: $S_{\text{ref,I}}$ jest amplitudą sygnału referencyjnego.

Wartość parametru $\varepsilon_{\text{REGI}}$ równa była 12,2 % dla wariantu modelu symulacyjnego z filtrem o stałej indukcyjności i 9,0 % dla wariantu z filtrem o zmiennej indukcyjności.

Jako podstawowe wielkości, charakteryzujące jakość działania funkcji kompensacji zasilacza wybrano dwa parametry – współczynnik TWD prądu zasilacza (i_L) oraz czas trwania stanu przejściowego w tym prądzie, tj. τ_L . Na Rys. 6.5 przedstawiono relacje pomiędzy oboma parametrami i napięciem

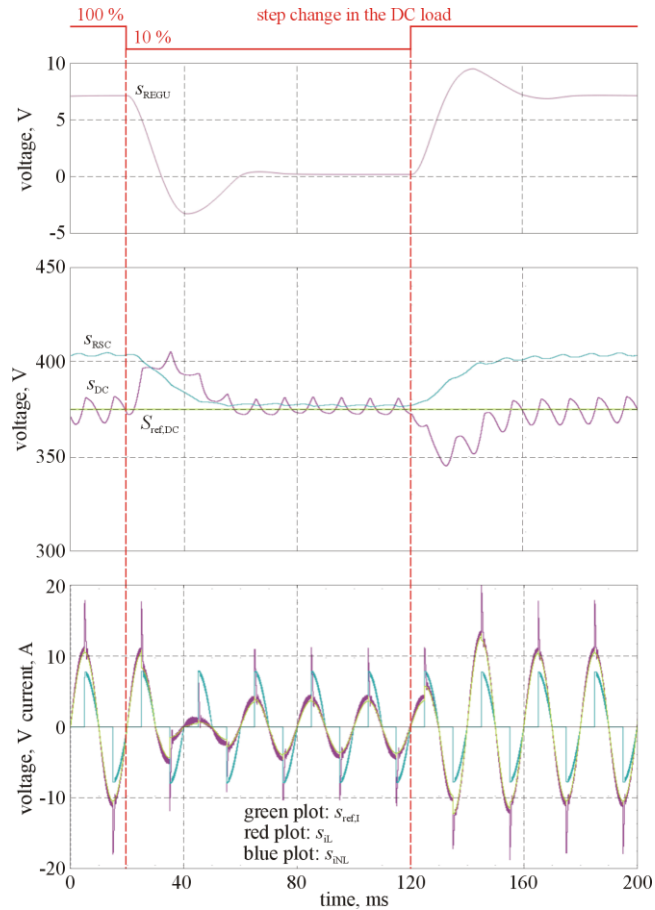
zadany na szynie DC – w warunkach mocy wyjściowej zasilacza o wartości nominalnej.



Rys. 6.5. Krzywe TWD i τ_L prądu zasilacza w funkcji napięcia zadanego na jego szynie DC.

Uzyskane wyniki wskazują na ok. 1,5-krotne zmniejszenie wartości parametru TWD oraz (średnio) 2,4-krotne zmniejszenie czasu trwania stanu przejściowego w przypadku zasilacza z przestrajalnym filtrem indukcyjnym – w porównaniu do rozwiązania tradycyjnego. Przy czym, wartości odpowiadających sobie parametrów, dla obu tych wariantów zasilacza, zbliżają się do siebie przy wzroście napięcia zadanego na szynie DC. Jest to zgodne z wnioskami z analizy działania sterowanego źródła prądu (VCCS), przeprowadzonymi w Rozdziale 3.2.1.

Ostatnim elementem testów modelu symulacyjnego systemu elektrycznego z zasilaczem-kompensatorem była ocena statycznego i dynamicznego błędu regulacji napięcia na szynie DC, związanego z działaniem bloku regulacji napięcia – w odpowiedzi na skokową zmianę wartości obciążenia na szynie DC. W tym przypadku, moment zmiany wartości obciążenia następuje w zerze przebiegu napięcia sieci. Pokazane przebiegi dotyczą wartości znamionowej napięcia zadanego na szynie DC.



Rys. 6.6. Charakterystyczne przebiegi w modelu symulacyjnym systemu, jako odpowiedź zasilacza na skokową zmianę wartości obciążenia szyny DC.

Co warto zauważyć, na górnym fragmencie rysunku, który ilustruje przebieg sygnału wyjściowego regulatora napięcia, tj. s_{REGU} , w stanie ustalonym pracy systemu przebieg ten przyjmuje wartość stałą. Dowodzi to poprawności przyjętej koncepcji działania bloku ARF – pod kątem eliminacji, z sygnału wejściowego bloku REGU, składowej tętnień związanej z przebiegiem napięcia na szynie DC; problem ten rozważano w Rozdziale 5.1.1 pracy.

W stanie ustalonym pracy układu, dzięki działaniu bloku RSC, średnia wartość napięcia stałego na szynie DC była bardzo zbliżona do wartości napięcia referencyjnego dla regulatora napięcia. Uśredniona wartość błędu wynosiła tutaj ok. 1 V, czyli ok. 0,27 % wartości sygnału zadanego (znamionowego). Co więcej, kompleksowe badania modelu pokazały, że wartość tego błędu jest

niezależna, zarówno od wartości napięcia zadanego na szynie DC (w zakresie podanym w Tabeli 6.1), jak i wartości obciążenia. Przykładowy przebieg sygnału wyjściowego bloku RSC (s_{RSC}), korygującego wartość sygnału referencyjnego dla regulatora napięcia, pokazano na środkowym fragmencie Rys. 6.6. Wyniki testów, również w tym przypadku, wskazały na poprawne działanie bloku ARF, jako układu wyznaczającego wartość „true-average” sygnału (Rozdział 5.1.1 pracy). Natomiast czas trwania stanu dynamicznego napięcia na szynie DC, po skokowej zmianie wartości jej obciążenia (liczony do osiągnięcia 90 % wartości zadanej tego napięcia), był równy ok. 2,5 okresom napięcia sieci, czyli ok. 50 ms.

6.4. Podsumowanie wyników badań

Wnioski z przeprowadzonych badań modelu symulacyjnego systemu elektrycznego z zasilaczem-kompensatorem podsumować można następująco:

- w odniesieniu do współpracy filtra z pozostałymi elementami bloku sterowania, potwierdzono poprawność struktury i wartości parametrów przestrajalnego filtra indukcyjnego oraz bloku sterowania nim,
- wyniki badań wskazują na skuteczne działanie układu, jako równoległego filtra aktywnego – dla szerokiej gamy odbiorników liniowych, tj. generujących tylko moc bierną, i nieliniowych,
- w przypadku zastosowania przestrajalnego filtra indukcyjnego zanotowano od 1,5 do 2,4-krotną poprawę parametrów prądu wejściowego zasilacza (w odniesieniu do zdefiniowanych w pracy wskaźników) – w stosunku do wariantu układu ze stałą wartością indukcyjności filtra,
- zastosowany regulator prądu wyjściowego źródła prądu pozwolił na uzyskanie wartości błędu sterowania (dla przypadku odbiornika typu T-R) wynoszącej ok. 12,2 % w przypadku zasilacza z filtrem o stałej wartości indukcyjności i ok. 9,0 % w przypadku układu z filtrem przestrajalnym, czyli obniżenie jej do ok. 74 % pierwszej z tych wartości,
- blok ARF, jako układ eliminujący (minimalizujący) tętnienia napięcia wejściowego regulatora i wyznaczający wartość „true-average” tego sygnału, potwierdził skuteczność swego działania – przy swej prostej strukturze wewnętrznej,
- uzyskano wysoką jakość regulacji napięcia w obwodzie DC; niezależnie od wartości mocy obciążenia i wartości zadanej napięcia wyjściowego, wartość uchybu statycznego napięcia była mniejsza niż 0,3 % wartości zadanej, a czas trwania stanu dynamicznego – po skokowej zmianie wartości obciążenia szyny DC – nie przekraczał 2,5 okresu napięcia sieci; nie stwierdzono przy tym negatywnego wpływu przestrajalnego filtra indukcyjnego na działanie bloku regulacji napięcia.

7. Model laboratoryjny zasilacza

7.1. Cel i zakres badań modelu

Celem badań modelu laboratoryjnego systemu elektrycznego z zasilaczem-kompensatorem było potwierdzenie wyników badań jego modelu symulacyjnego. Jak również, rozszerzenie badań na inne rodzaje odbiorników, tj. odbiornik generujący (teoretycznie) tylko moc bierną, bez udziału mocy odkształcenia oraz odbiornik nieliniowy o takich wartościach parametrów, które nie wymuszałyby aktywacji działania bloku (TIC), sterującego filtrem indukcyjnym.

Zakres badań modelu laboratoryjnego dotyczył następujących zagadnień współpracy tego modelu z siecią elektroenergetyczną oraz odbiornikami NL i LD:

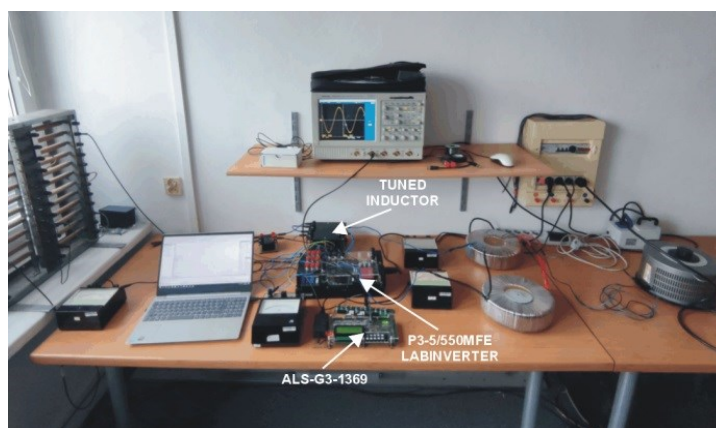
- weryfikacja poprawności i jakości działania bloku generacji i synchronizacji sygnału referencyjnego z napięciem sieci (SYNC),
- weryfikacja struktury i wartości parametrów przestrajalnego filtra indukcyjnego i bloku sterowania nim,
- weryfikacja struktury oraz wartości nastaw parametrów bloku regulacji prądu wejściowego zasilacza – w kontekście możliwej minimalizacji wartości uchybu sterowania,
- weryfikacja skuteczności działania bloku ARF,
- ocena skuteczności działania zasilacza, jako kompensatora mocy biernej i mocy odkształcenia, generowanych przez odbiorniki nieliniowe typu T-R i T-RL, jak również, innych przypadków pracy zasilacza, opisanych w tym rozdziale rozprawy,
- weryfikacja struktury oraz wartości nastaw parametrów bloku regulacji napięcia na szynie DC – w odniesieniu statycznego i dynamicznego błędu sterowania.

7.2. Stanowisko laboratoryjne

Prace badawcze prowadzono w pracowni i laboratorium energoelektroniki Zakładu Energoelektroniki i Sterowania, Instytutu Elektrotechniki i Elektroniki Przemysłowej, Wydziału Automatyki, Robotyki i Elektrotechniki Politechniki Poznańskiej. Widok stanowiska laboratoryjnego przedstawiono na Rys. 7.1.

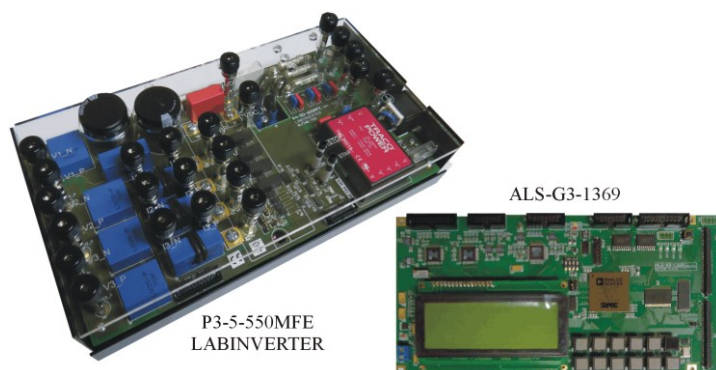
W części silnoprądowej modelu laboratoryjnego zasilacza zastosowano przekształtnik laboratoryjny typu P3-5-550MFE LABINVERTER [88]. Jest to uniwersalny system energoelektroniczny, który został zaprojektowany specjalnie do zaawansowanych zastosowań badawczo-rozwojowych oraz dydaktycznych. W układzie sterowania prototypem laboratoryjnym zastosowano

mikroprocesorowy system ewaluacyjny typu ALS-G3-1369 [88], przystosowany do bezpośredniej współpracy z przekształtnikami rodziny LABINVERTER.



Rys. 7.1. Widok ogólny stanowiska laboratoryjnego.

Widok ogólny obu tych urządzeń przedstawiono na Rys. 7.2. System uruchomieniowy dołączono do komputera osobistego PC (PC – Personal Computer) za pomocą dedykowanej sondy emulacyjnej ICE (ICE – In-Circuit Emulator) typu ADZS-ICE-1000 [89].



Rys. 7.2. Widok przekształtnika laboratoryjnego typu P3-5-550MFE LABINVERTER oraz systemu ewaluacyjnego typu ALS-G3-1369.

System ALS-G3-1369 dedykowany jest takim aplikacjom pomiarowym i w obszarze energoelektroniki, które wymagają: dużej mocy obliczeniowej

procesora, precyzyjnego przedpola analogowo-cyfrowego (pomiarowego) i bloku generatora sygnału PWM o wysokiej rozdzielczości (czasowej) generowanego sygnału. W jego skład wchodzi następujące, główne elementy:

- 32-bitowy, zmiennoprzecinkowy, cyfrowy procesor sygnałowy typu ADSP-21369 rodziny SHARC® firmy Analog Devices Inc., z jednostkami matematycznymi, pracującymi w trybie SIMD i mocy obliczeniowej do 2400 MFLOPS [90],
- blok przedpola analogowo-cyfrowego, wyposażony w wielokanałowe, 16-bitowe, przetworniki A/C z symultanicznym próbkowaniem sygnałów i wejściami typu „TRUE-BIPOLAR”,
- blok cyfrowo-analogowy z 4-kanałowym, 12-bitowym, przetwornikiem C/A, z wyjściami również typu „TRUE-BIPOLAR”,
- zewnętrzne (w stosunku do procesora) pamięci FLASH i SRAM, o dużej pojemności, gdzie ostatnia z nich, służyć może (oprócz wewnętrznej pamięci danych SRAM procesora) do przechowywania danych,
- interfejs karty pamięci microSD,
- konsola operatorska, w postaci wyświetlacza alfanumerycznego i klawiatury.

Algorytm sterowania zasilaczem zgodny był z jego schematem blokowym, przedstawionym na Rys. 5.1. W modelu zaimplementowane zostały, w pełnych wersjach, wszystkie bloki układu sterowania częścią silnoprządową zasilacza, a algorytmy ich działania były zgodne z opisem zamieszczonym w Rozdziale 5. Całość algorytmu sterowania napisano w języku C, którego kompilator jest jednym z elementów środowiska uruchomieniowego VisualDSP++ [91], zaprojektowanego na potrzeby programowania procesorów sygnałowych rodzin SHARC® i TigerSHARC® oraz procesorów Blackfin®. Firmowe biblioteki systemowe środowiska, których zasoby użyte zostały podczas projektowania algorytmu, w dużym stopniu wykorzystują architekturę SIMD procesorów SHARC®, od 2- do 5-generacji. Ponadto, użyto bibliotek dostarczanych przez producenta systemu ewaluacyjnego ALS-G3-1369 oraz autorskich.

Wartości niektórych parametrów modelu zostały skorygowane, w stosunku do założeń modelu symulacyjnego, ze względu na rzeczywiste warunki jego pracy. Korekty te dotyczą, przede wszystkim, implementacji w modelu laboratoryjnym takich bloków, jak: filtra decymacyjnego (tj. bloku DFSR, który nie był stosowany w modelu symulacyjnym – na rzecz użycia dwóch wartości częstotliwości próbkowania), pełnej implementacji bloków SYNC i RNL oraz szczegółów realizacji części silnoprządowej bloku sterowania filtrem indukcyjnym, którego schemat ideowy pokazano na Rys. 4.9. Podobnie, jak w modelu symulacyjnym systemu, modulator PWM pracował w trybie modulacji dwustronnej („center-aligned mode”) i w trybie dwukrotnej modyfikacji szerokości impulsu wyjściowego na okres sygnału nośnego modulacji („double-updated mode”) [90].

Parametry modelu laboratoryjnego systemu i ich wartości podczas badań zestawiono w Tabeli 7.1. Uwzględniono tam tylko najważniejsze z nich. W tabeli zamieszczono również informacje o dokładności, statycznej i dynamicznej, torów pomiarowych napięć i prądów. Z uwagi na wysoką precyzję działania samego przedpola analogowo-cyfrowego systemu uruchomieniowego ALS-G3-1369, rzeczywisty wpływ na dokładność pomiarową całości modelu systemu miały wyłącznie przetworniki pomiarowe napięć (VT) i prądów (CT), zastosowane w przekształtniku LABINVERTER (odpowiednio, typu LV25P i LA55, produkcji firmy LEM International SA [92]). W Tabeli 7.1 do parametrów dokładności torów pomiarowych modelu odnoszą się pozycje od 27 do 30.

W celu ograniczenia poziomu zaburzeń elektromagnetycznych, generowanych przez stanowisko laboratoryjne w trakcie jego działania, łącząc jego elementy składowe starano się minimalizować powierzchnie pętli indukcyjnych. Dodatkowo, na większości połączeń użyto filtrów składowej wspólnej, w postaci pierścieni ferrytowych lub innych ich form, tj. dostosowanych mechanicznie do połączeń przewodami płaskimi. Ponadto na wejściu całego systemu, dołączonego do sieci zasilającej, oraz na wejściu odbiornika nieliniowego zastosowano filtry EMI (EMI – ElectroMagnetic Interference).

Rejestracji i wizualizacji sygnałów oraz analizy ich parametrów dokonano za pomocą 4-kanalowego oscyloskopu cyfrowego typu TDS3054B firmy TEKTRONIX, jak również (dla celów pomocniczych) oscyloskopów cyfrowych tej samej firmy rodzin TDS3000 i TDS2000 oraz przy użyciu funkcji PLOT środowiska VisualDSP++. Funkcja ta umożliwia wizualizację i analizę wybranych parametrów bloków danych, zgromadzonych w obiektach języka C/C++ typu „array”. W trakcie badań stosowano, również z przeznaczeniem do celów pomocniczych, cyfrowe i analogowe przyrządy pomiarowe, tj.: woltomierze, amperomierze i watomierze, klasy 0,5 lub wyższej.

Tabela 7.1. Zestawienie głównych parametrów systemu elektrycznego z modelem laboratoryjnym zasilacza.

L.p.	Nazwa parametru	Symbol parametru	Wartość
Parametry znamionowe sieci i zasilacza			
1	Napięcie znamionowe sieci	$U_{L,RMS}$	230 V
2	Częstotliwość napięcia sieci	f_L	50 Hz
3	Rezystancja zastępcza sieci	R_L	0,5 Ω
4	Indukcyjność zastępcza sieci	L_L	0,4 mH
5	Znamionowa moc wyjściowa zasilacza	$P_{DC,nom}$	1,2 kW

	po stronie DC		
6	Znamionowe napięcie na szynie DC i zakres jego nastawiania	$U_{DC,n}$	375±25 V
7	Maksymalna amplituda prądu wejściowego zasilacza	-	20 A
Parametry sterowanego źródła prądu			
8	Indukcyjność przestrajalnego filtra indukcyjnego – klucz S otwarty	L_{TI}	4,52 mH
9	Indukcyjność przestrajalnego filtra indukcyjnego – klucz S zwarty	L_{TI}	1,51 mH
10	Pojemność kondensatora w obwodzie DC bloku VSI	C_{DC}	1 mF
11	Częstotliwość nośna PWM	f_c	10 kHz
Parametry ogólne bloku sterowania			
12	Częstotliwość próbkowania	f_s	100 kHz
13	Współczynnik decymacji filtra DFSR	-	10
Parametry bloku SYNC			
14	Częstotliwość środkowa filtra 2D-FIR	$\omega_{2D,0}$	2π50 rad/s
Parametry bloku regulacji napięcia			
15	Wzmocnienie bloku REGU dla DC	k_{REGU}	0,25
16	Poziom ograniczania sygnału przez blok LIMU	$A_{L,U}$	±15 V
17	Wzmocnienie bloku REGA dla DC	k_{REGA}	1,0
18	Stała czasowa bloku REGA	τ_{REGA}	20 ms
19	Poziom ograniczanie sygnału przez blok REGA	$A_{L,A}$	±50 V
20	Wartość referencyjna sygnału dla bloku regulacji napięcia	$S_{ref,DC}$	375±25 V
Parametry bloku regulacji prądu			
21	Wzmocnienie bloku REGI dla DC	k_{REGI}	800
22	Częstotliwość charakterystyczna (1) bloku REGI	$f_{REGI,1}$	114 Hz
23	Częstotliwość charakterystyczna (2) bloku REGI	$f_{REGI,2}$	1,42 kHz
24	Poziom ograniczanie sygnału przez blok REGI	$A_{L,I}$	±500 V
Parametry bloku sterowania przestrajalnym filtrem indukcyjnym			
25	Współczynnik decymacji bloku DFTI	-	1
26	Wartość referencyjna sygnału dla bloku CMP	$S_{ref,TI}$	490 V
Parametry torów pomiarowych napięcia i prądu			
27	Dokładność statyczna torów pomiarowych napięcia	-	±1,0 %

28	Pasma przenoszenia torów pomiarowych napięcia (-3 dB)	-	0÷25 kHz
29	Dokładność statyczna torów pomiarowych prądu	-	±0,7 %
30	Pasma przenoszenia torów pomiarowych prądu (-3 dB)	-	0÷200 kHz

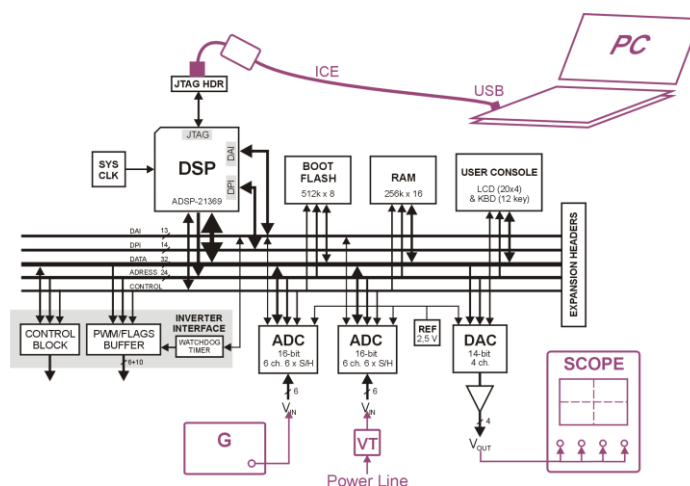
7.3. Badania modelu

7.3.1. Badania bloku identyfikacji parametrów i synchronizacji sygnału referencyjnego z napięciem sieci

Jak wskazano w Rozdziale 5.4, dla generacji sygnału sinusoidalnego, będącego fazie z podstawową harmoniczną przebiegu napięcia sieci, niezbędne jest wyznaczenie wartości: amplitudy, częstotliwości i fazy tej harmonicznej. Po zaimplementowaniu bloku SYNC algorytmu sterowania w systemie mikroprocesorowym, nazwano go „Systemem Identyfikacji” lub IS (IS – Identification System).

Testowy sygnał wejściowy IS (oznaczony na Rys. 5.7, jako s) generowany był trójako: metodą syntezy cyfrowej (co pozwalało na, niemal swobodne, zadawanie wartości jego parametrów), pochodził z zewnętrznego laboratoryjnego generatora sygnałowego lub był przebiegiem napięcia sieci.

Schemat blokowy systemu uruchomieniowego pokazano na Rys. 7.3. Sposób dołączenia do niego elementów zewnętrznych zaznaczono na fragmencie rysunku kolorem czerwonym.



Rys. 7.3. Schemat blokowy systemu uruchomieniowego typu ALS-G3-1369 oraz sposób dołączenia urządzeń zewnętrznych (w kol. czerwonym), podczas badań laboratoryjnych; PC – komputer osobisty, G – generator sygnałowy, SCOPE – oscyloskop.

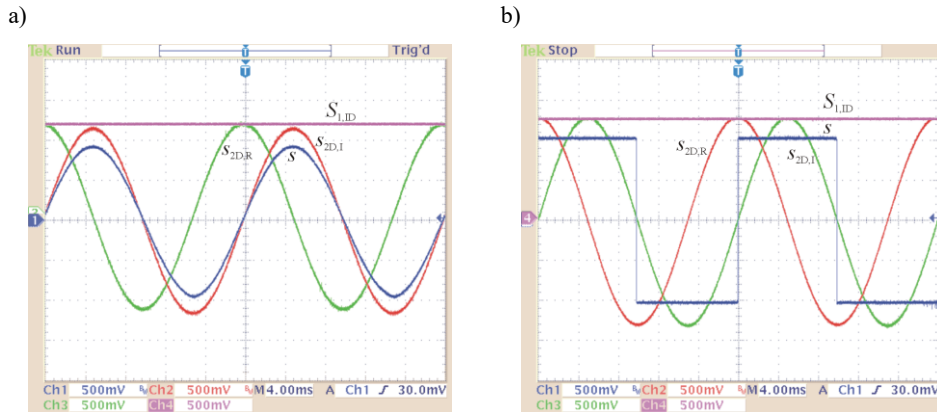
Algorytm filtracji 2D-FIR zrealizowano w trybie SIMD działania jednostek matematycznych procesora sygnałowego, wykorzystując dwuwymiarowe (wektorowe) przetwarzani sygnału testowanego (wejściowego) systemu. Algorytm filtracji oparty był na funkcji „Fir_mccoeff.asm”, będącej wielokanałową implementacją (na poziomie języka assemblera) funkcji języka C/C++ „fir()” i „*fir()”. Funkcje te dostępne są w odpowiedniej bibliotece środowiska uruchomieniowego VisualDSP++, poświęconej algorytmom filtracji cyfrowej. Wstępne badania, weryfikujące poprawność działania algorytmu, prowadzono dla trzech wartości częstotliwości próbkowania sygnału, tj.: 10, 20 i 50 kHz. Wynikająca stąd wartość rzędu filtra 2D-FIR wynosiła odpowiednio: 401, 801 i 2001. Analiza działania algorytmu nie wykazała tutaj zauważalnych różnic w wartościach jego wyników. Finalnie, wybrano wartość częstotliwości próbkowania wynoszącą 10 kHz, co pozwoliło na obniżenie mocy obliczeniowej procesora, wymaganej przez IS.

Warto odnotować, że algorytm sterowania, zawarty w bloku regulacji prądu, realizowany był w ramach funkcji obsługi przerwania od przetwornika A/C. Natomiast algorytm regulacji napięcia oraz algorytmy zawarte w blokach SYNC i RNL realizowane były w ramach procedury obsługi przerwania programowego procesora („software interrupt”). To przerwanie inicjowane było z kolei przez funkcję obsługi przerwania od przetwornika A/C.

Pierwsza część badań poświęcona była weryfikacji poprawności generacji przez IS sygnału synchronicznego z przebiegiem napięcia sieci i o jednostkowej wartości amplitudy. Przedstawione na rysunkach Rys. 7.4 i 7.5 sygnały, uzyskano przy użyciu przetwornika C/A systemu uruchomieniowego ALS-G3-1369 i oscyloskopu cyfrowego.

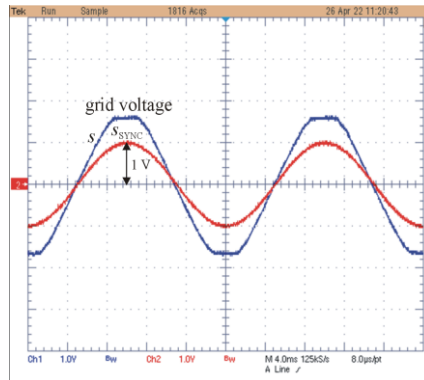
Na Rys. 7.4 przedstawiono przykładowe wyznaczone przez algorytm przebiegi: sygnału wejściowego IS i sygnałów wewnętrznych algorytmu, tj. na wyjściu 2D-FIR ($s_{2D,R}$ i $s_{2D,I}$) oraz sygnał ($S_{1,ID}$) reprezentujący chwilową wartość amplitudy harmonicznej podstawowej sygnału wejściowego (s). Sygnał wejściowy pochodził z generatora laboratoryjnego, a jego częstotliwość podstawowa równa była 50 Hz, tj. wartości częstotliwości środkowej 2D-FIR.

Jak łatwo zauważyć, jeden z sygnałów wyjściowych filtra ($s_{2D,I}$), pozostaje w fazie z sygnałem mierzonym (s), a wyznaczona przez IS wartość amplitudy pierwszej harmonicznej ($S_{1,ID}$), w funkcji czasu, ma wartość stałą. Jak wykazały testy, algorytm w sytuacji równości częstotliwości podstawowej sygnału mierzonego i częstotliwości środkowej 2D-FIR, był bardzo odporny na jego odkształcenia (Rys. 7.4b), w odniesieniu do zdolności utrzymywania wartości parametrów sygnałów wyjściowych na stałym poziomie.



Rys. 7.4. Przebiegi sygnałów wejściowego i wewnętrznych IS dla przypadku sygnału wejściowego: a) sinusoidalnego, b) prostokątnego, pochodzącego z generatora sygnałowego, dla $\omega_s = \omega_{2D,0}$.

Z kolei, na Rys. 7.5 pokazano przebieg sygnału wyjściowego IS, tj. sygnału s_{SYNC} . Sygnał wejściowy IS był przebiegiem napięcia sieci.



Rys. 7.5. Sygnały wejściowy i wyjściowy (synchroniczny) IS, gdy sygnałem wejściowym był przebieg napięcia rzeczywistej sieci zasilającej.

Testowano również odporność algorytmu na zmiany wartości amplitudy sygnału mierzonego w znacznym zakresie, tj. od 1 do 0,001 jej wartości nominalnej (tj. 325 V). W tym przypadku błąd amplitudy sygnału wyjściowego nie przekraczał wartości 0,01 % jego wartości nominalnej (tj. 1 V). Natomiast wartość błędu fazy tego sygnału, w stosunku do sygnału mierzonego, mieściła się

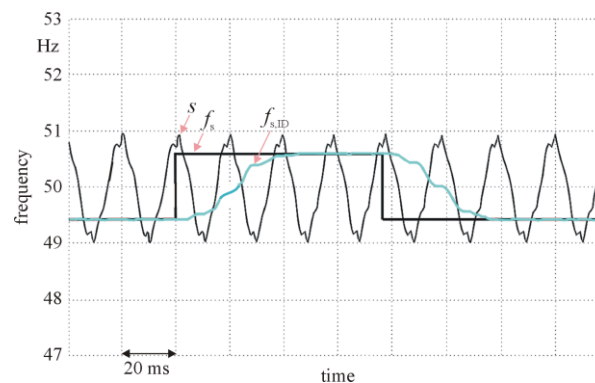
w zakresie ± 2 st. el. – w odniesieniu do zakresu normatywnych zmian wartości parametrów sygnału wejściowego [22].

Druga część testów IS dotyczyła określenia wartości statycznych błędów pomiarowych oraz szybkości jego odpowiedzi na skokowe zmiany wartości parametrów sygnału wejściowego. Przeprowadzono testy dla sygnału mierzonego: o różnym stopniu jego zniekształcenia (THD), w warunkach różnych odchyień jego częstotliwości podstawowej od wartości domyślnej (50 Hz), przy różnych wartościach jego amplitudy, w obecności składowej przejściowej oraz w obecności składowej wysokoczęstotliwościowej. W trakcie badań, zmiany wartości częstotliwości podstawowej sygnału mierzonego były zbliżone do zakresu normatywnego [22], jak również, znacznie go przekraczały.

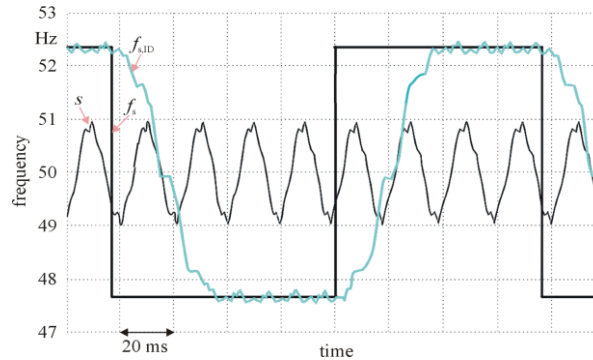
Na Rys. 7.6 i Rys. 7.7 przedstawiono wybrane przebiegi w IS, dotyczące najbardziej charakterystycznych przypadków testów – w warunkach znacznych przekroczeń przez wartości parametrów sygnału mierzonego wartości normatywnych. Uzyskano je za pomocą funkcji PLOT środowiska VisualDSP++. Przebiegi te są następujące: sygnał wejściowy (s), oraz sygnały, reprezentujące: rzeczywistą częstotliwość sygnału wejściowego (f_s), częstotliwość sygnału wejściowego obliczoną przez algorytm ($f_{s,ID}$), rzeczywistą amplitudę podstawowej harmonicznej sygnału wejściowego (S_1) oraz amplitudę podstawowej harmonicznej sygnału wejściowego wyznaczoną przez algorytm ($S_{1,ID}$).

Przebiegi na Rys. 7.6 dotyczą skokowo zmiennego odchylenia częstotliwości podstawowej sygnału mierzonego od wartości 50 Hz, przy znacznym stopniu jego odkształcenia ($THD=30\%$ – zawartość w sygnale do 13 harmonicznej).

a)



b)

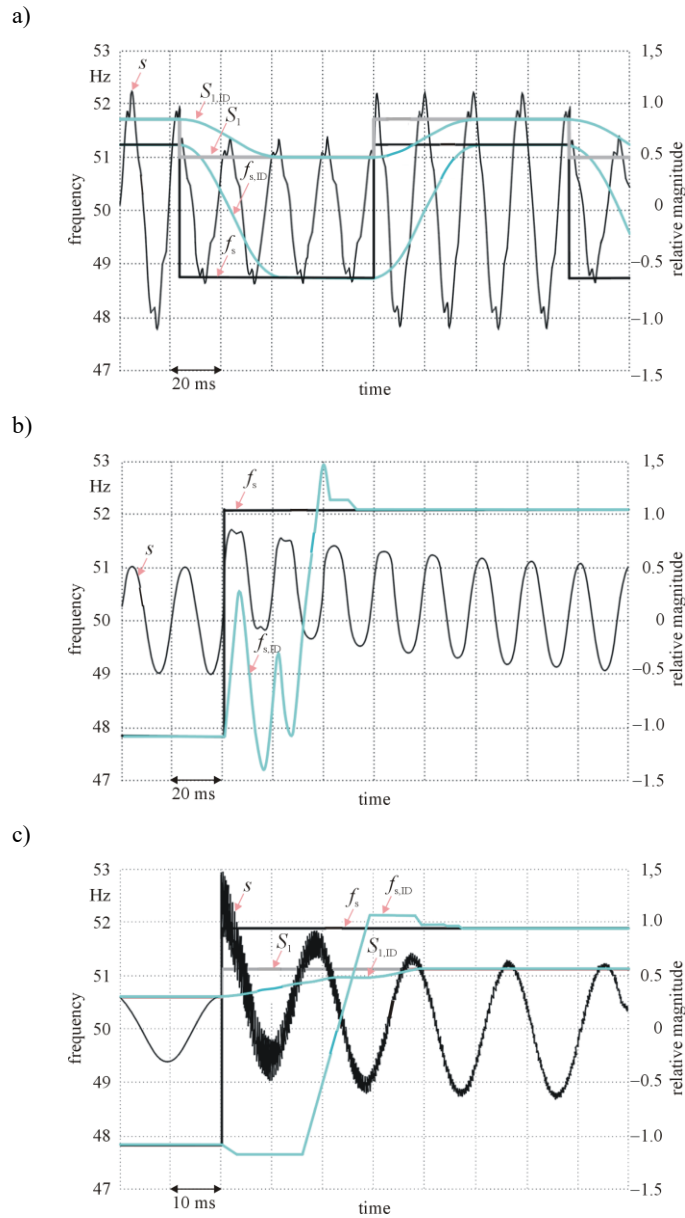


Rys. 7.6. Odpowiedź IS na skokową zmianę częstotliwości podstawowej mierzonego sygnału w zakresie: a) $50 \pm 0,7$ Hz, b) $50 \pm 2,3$ Hz.

Na Rys. 7.6a wartość odchylenia częstotliwości sygnału od 50 Hz wynosi $\pm 0,7$ Hz, natomiast na Rys. 7.6b różnie ona do wartości $\pm 2,3$ Hz. W pierwszym przypadku, maksymalna chwilowa wartość błędu identyfikacji częstotliwości sygnału mierzonego wynosiła $\pm 0,02$ % częstotliwości domyślnej (50 Hz), natomiast w drugim z nich wartość ta wzrosła do $\pm 0,2$ % tej częstotliwości. Czas odpowiedzi IS był zgodny ze wskazaną w Rozdziale 5.4 wartością długości odpowiedzi impulsowej filtra 2D-FIR i wynosił ok. 2 okresy sygnału mierzonego, tj. 40 ms. Z kolei, na Rys. 7.7 przedstawiono wyniki testów algorytmu w następujących warunkach: skokowa zmiana wartości częstotliwości podstawowej sygnału mierzonego, skokowa zmiana wartości jego amplitudy, obecność w sygnale mierzonym składowej przejściowej i składowej wysokoczęstotliwościowej. Przy czym, wybrano tylko najbardziej charakterystyczne dla warunków pracy algorytmu wyniki jego badań.

Odnosząc się do konkretnych części tego rysunku, charakterystyka sygnału mierzonego była następująca:

- skokowa zmiana wartości amplitudy sygnału (o 70 %) i jego częstotliwości (w zakresie $\pm 1,2$ Hz), $THD = 30$ % (do 13 harmonicznej),
- skokowa zmiana wartości częstotliwości w zakresie $\pm 2,1$ Hz, obecność 3-harmonicznej oraz składowej przejściowej typu wykładniczego, o początkowej amplitudzie równej 80 % amplitudy podstawowej harmonicznej sygnału mierzonego i stałej czasowej, równej 100 ms,
- skokowa zmiana wartości częstotliwości, w zakresie ok. $\pm 2,0$ Hz, obecność składowej przejściowej, o stałej czasowej równej 60 ms i początkowej amplitudzie równej 100 % podstawowej harmonicznej sygnału mierzonego, obecność tłumionej składowej wysokoczęstotliwościowej (o częstotliwości podstawowej równej 1,5 kHz) – w postaci przebiegu prostokątnego.



Rys. 7.7. Przebiegi w IS przy: a) skokowej zmianie wartości częstotliwości w zakresie $\pm 1,2$ Hz i amplitudy sygnału o 70 %, b) skokowej zmianie wartości częstotliwości sygnału w zakresie $\pm 2,1$ Hz, przy obecności składowej przejściowej, c) skokowej zmianie wartości częstotliwości sygnału w zakresie $\pm 2,0$ Hz, przy obecności składowej przejściowej i składowej wysokoczęstotliwościowej.

Jak wykazały testy, system identyfikacji okazał się wysoce odporny na obecność w mierzonym sygnale składowych przejściowych, w tym o dużych wartościach amplitud – w stosunku do amplitudy składowej podstawowej sygnału mierzonego. Dla sygnału wejściowego o wartości *THD* nieprzekraczającej ok. 10 %, wartości względnych błędów pomiarowych (częstotliwości, fazy i amplitudy) mieściły się w przedziale 0,05–0,1 %. W przypadku przebiegu rzeczywistego napięcia sieci – dla normatywnych odchyień wartości częstotliwości i amplitudy sygnału od wartości znamionowych i dla normatywnej wartości *THD* – wartości względne błędów, dotyczące częstotliwości i amplitudy sygnału, nie przekraczały 0,1 %. Oznacza to, że np. pomiar częstotliwości miał efektywną rozdzielczość lepszą niż 0,05 Hz. Gdy częstotliwość mierzonego sygnału pokrywała się z częstotliwością środkową 2D-FIR, wartości błędów identyfikacji nie przekraczały błędów związanych z procesem jego konwersji analogowo-cyfrowej – nawet w przypadku sygnału bardzo silnie zniekształconego. W zakresie parametrów dynamicznych algorytmu, czas odpowiedzi na zmiany wartości parametrów sygnału mierzonego odpowiadał ok. dwóm okresom tego sygnału. Podane wyżej wyniki badań nie zmieniają naturalnej konsekwencji ew. implementacji w torach pomiarowych układów praktycznych dodatkowych elementów, np. w postaci przetworników pomiarowych napięcia lub prądu (ew. elementów podobnych funkcjonalnie) – należy uwzględnić ich wpływ na wypadkową dokładność działania algorytmu.

Czas realizacji algorytmu wynosił 720 cykli rozkazowych procesora. Zakładając wartość częstotliwości taktowania rdzenia procesora równą 400 MHz (tj. maksymalną wartość katalogową dla zastosowanej wersji tego układu), daje to ok. 1,8 % czasu procesora, dostępnego dla funkcji obsługi przerwania.

W stosunku do innych metod identyfikacji (synchronizacji), opracowany algorytm odznacza się: dużą dokładnością działania, niewielką wartością opóźnienia procesu identyfikacji, jest łatwy w implementacji i nie wymaga znacznej mocy obliczeniowej systemu μ P. Natomiast, niewątpliwą wadą tej metody jest konieczność znajomości wartości domyślnej częstotliwości podstawowej mierzonego sygnału. W przedstawionym jej zastosowaniu, ma to jednak marginalne znaczenie dla jakości jej działania.

7.3.2. Badania zasilacza dla odbiornika nieliniowego typu T-R

Zrealizowano tutaj szeroki wachlarz badań, których harmonogram dotyczył różnych kombinacji wartości parametrów, tj.: napięcia zadanego na szynie DC, mocy odbiornika na szynie DC i mocy odbiornika nieliniowego. Dla każdej z kombinacji badania prowadzono w odniesieniu do układu zasilacza z filtrem indukcyjnym o stałej i zmiennej wartości indukcyjności.

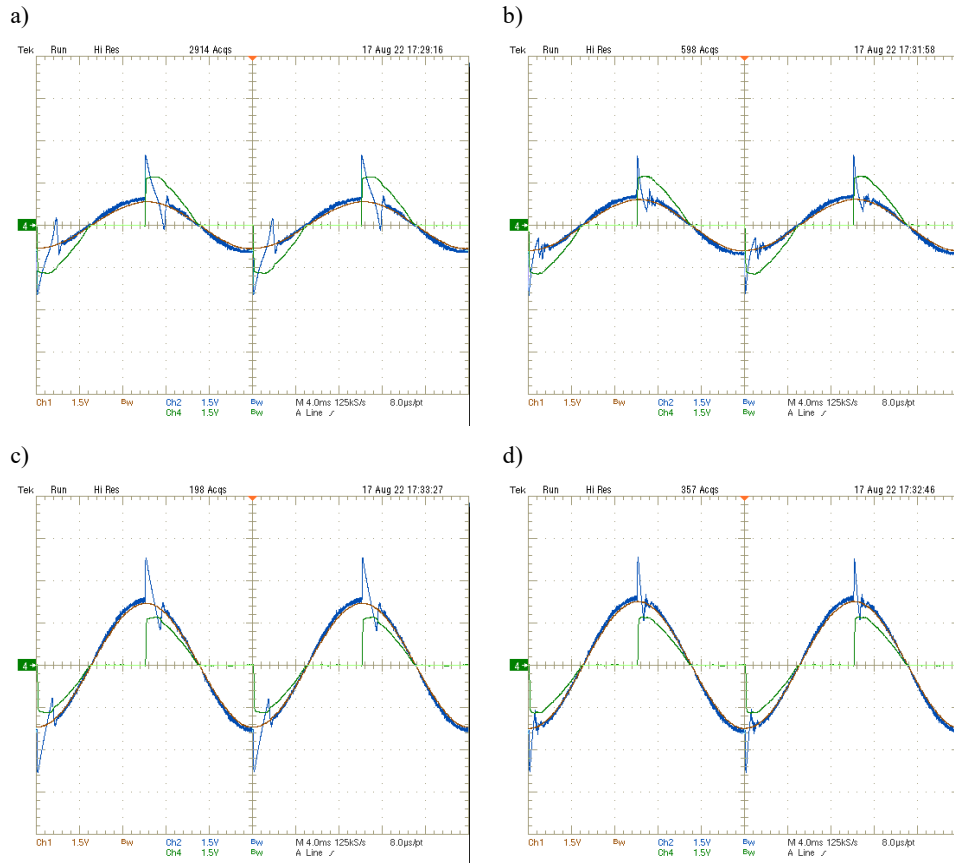
Wartości wymienionych wyżej parametrów były następujące:

- napięcie zadane na szynie DC – w zakresie podanym w Tabeli 7.1 – tj.: 350, 375 i 400 V,
- moc odbiornika na szynie DC: w zakresie od 0 % do 114 % wartości znamionowej mocy wyjściowej zasilacza,
- moc odbiornika nieliniowego: w zakresie od 0 % do 50 % mocy odbiornika na szynie DC.

Podstawowe parametry, służące ocenie jakości działania modelu eksperymentalnego zasilacza-kompensatora, były tożsame ze stosowanymi podczas badań modelu symulacyjnego systemu. Biorąc pod uwagę powyższe założenia, wyniki badań modelu podzielono na dwie grupy. Pierwsza z nich dotyczyła oceny wartości parametrów: TWD , τ_L i ε_{REGI} , a druga jakości regulacji napięcia w obwodzie DC – w sensie wartości błędu statycznego i czasu odpowiedzi układu na skokową zmianę wartości obciążenia.

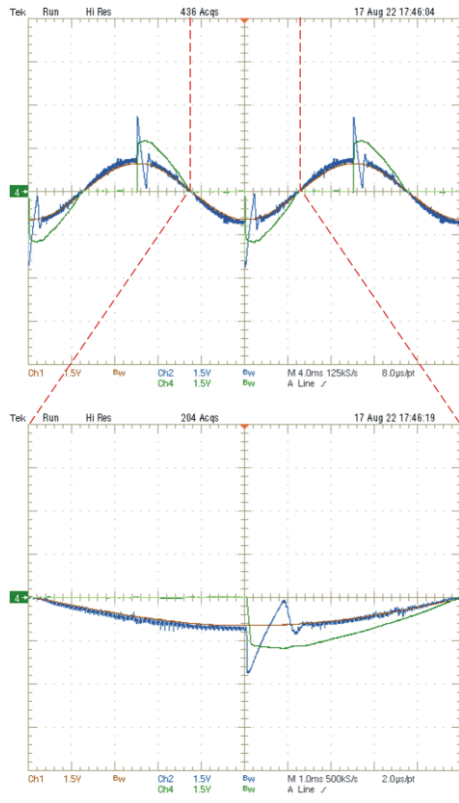
Jako narzędzie do wyznaczania wartości parametrów wykorzystywano, przede wszystkim, wymieniony już wcześniej, zaawansowany funkcjonalnie oscyloskop typu TDS3054, posiadający: rozbudowane możliwości wyboru i skalowania wartości parametrów torów pomiarowych, możliwość rejestracji długich rekordów danych, rozbudowane narzędzia, służące analizie wartości parametrów zarejestrowanych danych, możliwość definiowania przez Użytkownika własnych algorytmów przetwarzania danych i szerokie możliwości komunikacji z urządzeniami zewnętrznymi, m.in. przez interfejsy USB i Ethernet.

W związku z charakterystyką badań modelu laboratoryjnego, na rysunkach od Rys. 7.8 do Rys. 7.10 przedstawiono przykładowe przebiegi: prądu odbiornika nieliniowego, sygnału referencyjnego dla regulatora prądu i prądu wyjściowego zasilacza – dla trzech różnych wartości napięcia zadanego na szynie DC. Zarejestrowano je dla mocy odbiornika nieliniowego, równej 50 % mocy znamionowej zasilacza po stronie DC i kąta załączania tyrystorów, wynoszącego 90 st. el. Na Rys. 7.9 pokazano również fragmenty przebiegów, w powiększeniu.

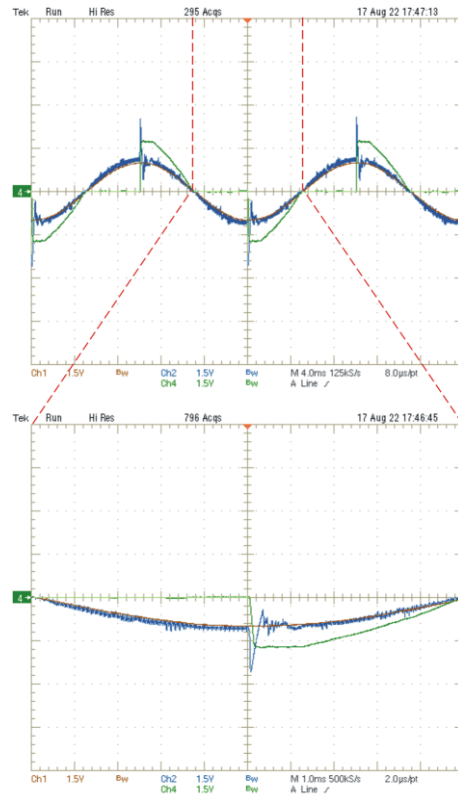


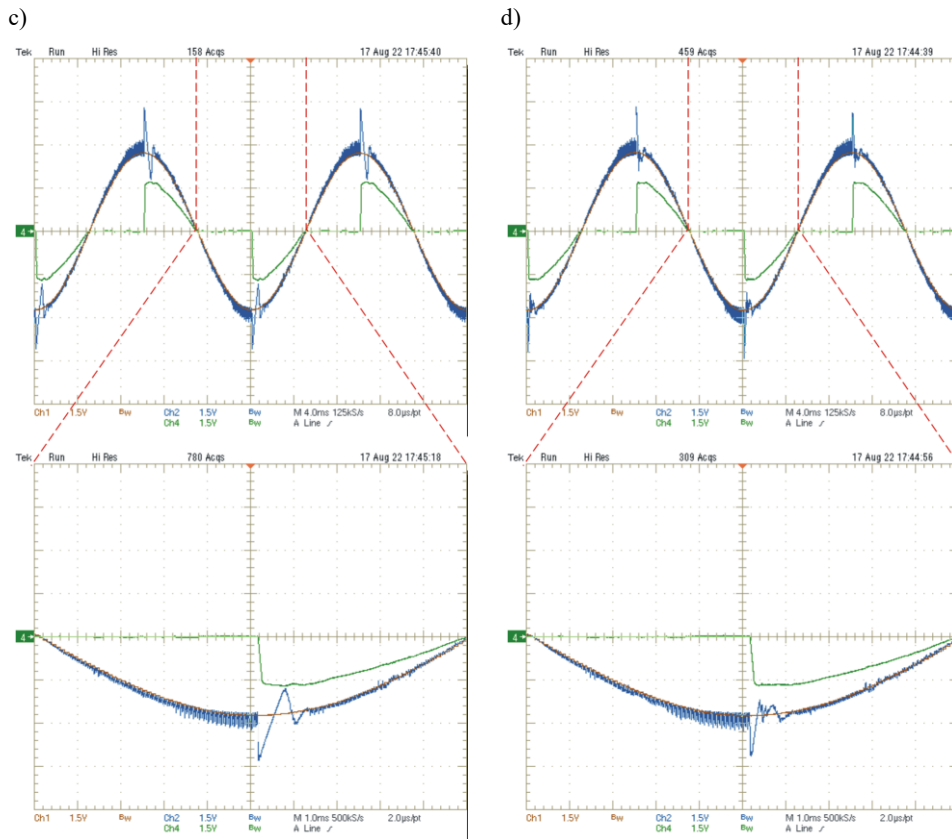
Rys. 7.8. Przebiegi w modelu laboratoryjnym dla napięcia zadanego na szynie DC, równego 350 V
i: a) $L_{TI} = \text{const}$, $P_{DC} = 8,7 \% P_{DC, \text{nom}}$, b) $L_{TI} = \text{var}$, $P_{DC} = 8,7 \% P_{DC, \text{nom}}$, c) $L_{TI} = \text{const}$,
 $P_{DC} = 87 \% P_{DC, \text{nom}}$, d) $L_{TI} = \text{var}$, $P_{DC} = 87 \% P_{DC, \text{nom}}$; przebieg kol. czerwonego – sygnał
referencyjny, przebieg kol. niebieskiego – prąd sieci, przebieg kol. zielonego – prąd bloku NL;
skala osi pionowej: 6A/dz.

a)

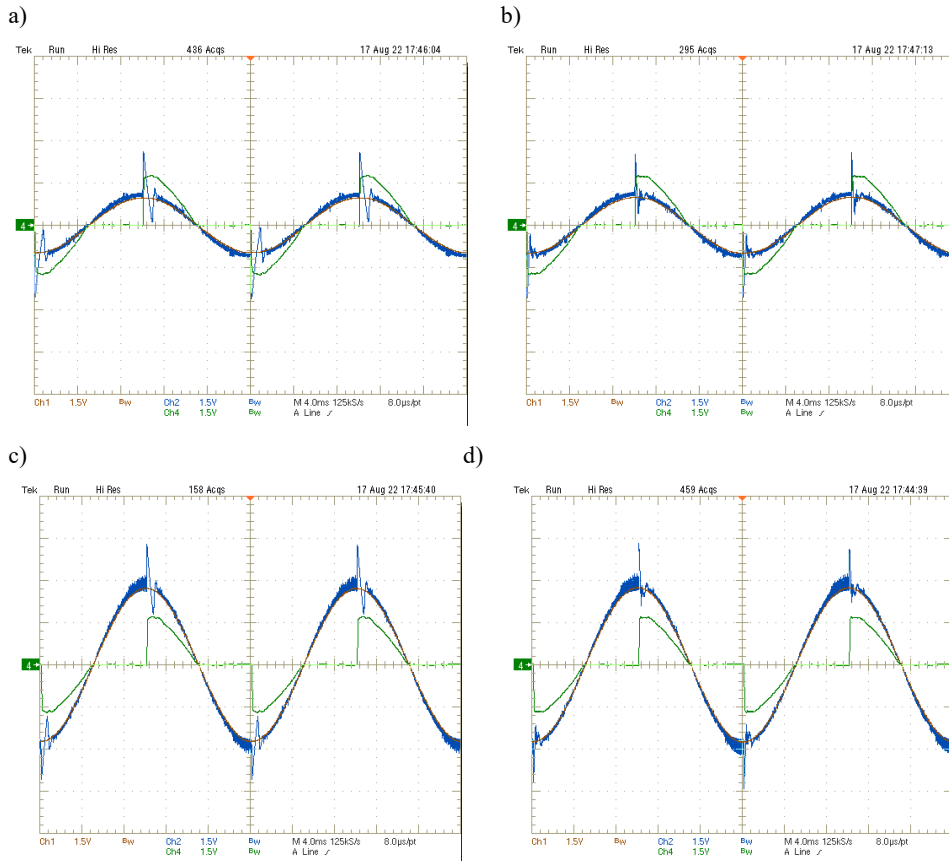


b)





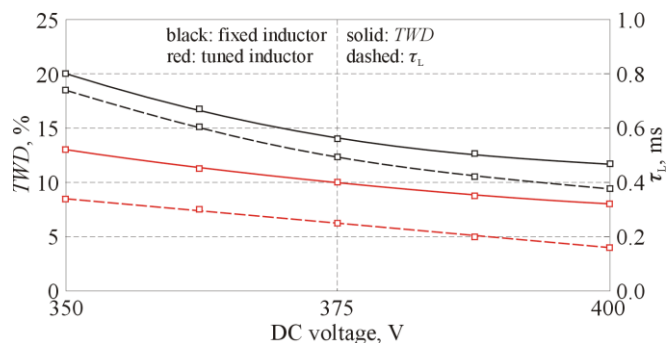
Rys. 7.9. Przebiegi w modelu laboratoryjnym (w tym, powiększone ich fragmenty) dla napięcia zadanego na szynie DC, równego 375 V i: a) $L_{TI} = \text{const}$, $P_{DC} = 10\% P_{DC, \text{nom}}$, b) $L_{TI} = \text{var}$, $P_{DC} = 10\% P_{DC, \text{nom}}$, c) $L_{TI} = \text{const}$, $P_{DC} = 100\% P_{DC, \text{nom}}$, d) $L_{TI} = \text{var}$, $P_{DC} = 100\% P_{DC, \text{nom}}$; przebieg kol. czerwonego – sygnał referencyjny, przebieg kol. niebieskiego – prąd sieci, przebieg kol. zielonego – prąd bloku NL; skala osi pionowej: 6A/dz.



Rys. 7.10. Przebiegi w modelu laboratoryjnym dla napięcia zadanego na szynie DC, równego 400 V i: a) $L_{TI} = \text{const}$, $P_{DC} = 11,4 \% P_{DC, \text{nom}}$, b) $L_{TI} = \text{var}$, $P_{DC} = 11,4 \% P_{DC, \text{nom}}$, c) $L_{TI} = \text{const}$, $P_{DC} = 114 \% P_{DC, \text{nom}}$, d) $L_{TI} = \text{var}$, $P_{DC} = 114 \% P_{DC, \text{nom}}$; przebieg kol. czerwonego – sygnał referencyjny, przebieg kol. niebieskiego – prąd sieci, przebieg kol. zielonego – prąd bloku NL; skala osi pionowej: 6A/dz.

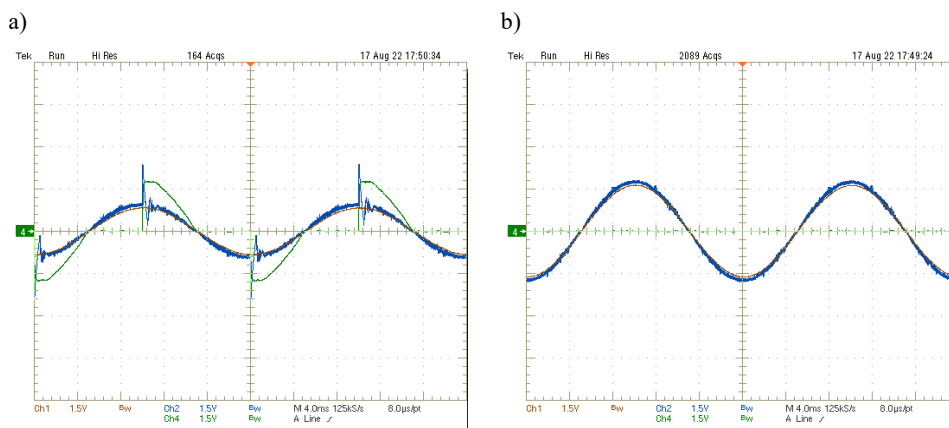
Na podstawie zarejestrowanych danych wyznaczono wartości błędu sterowania ($\varepsilon_{\text{REGI}}$). Dla znamionowej wartości napięcia zadanego i znamionowej wartości mocy wyjściowej wyniosły one 14,0 % i 9,3 %, odpowiednio dla stałej i zmiennej wartości filtra indukcyjnego.

Następnie, wykreślono krzywe współczynnika TWD prądu sieci zasilacza oraz stanu przejściowego τ_L , jako funkcji wartości napięcia zadanego na szynie DC – Rys. 7.11. Rysunek ten jest funkcjonalnym odpowiednikiem Rys. 6.5.



Rys. 7.11. Krzywe TWD i τ_L prądu wejściowego modelu laboratoryjnego zasilacza w funkcji napięcia zadanego na szynie DC.

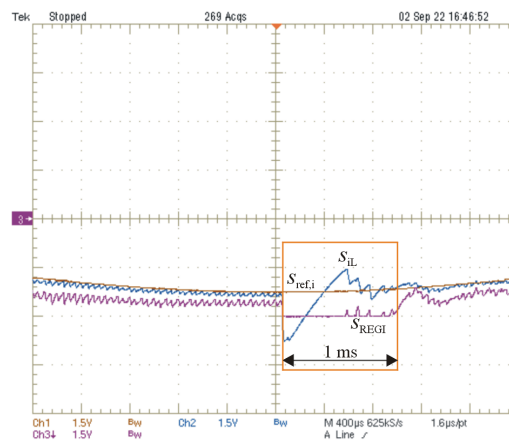
Z kolei na Rys. 7.12a przedstawiono przebiegi w układzie w sytuacji odłączonego odbiornika od szyny DC, funkcjonalnie, badany układ stał się typowym (pomijając nowo wprowadzoną funkcję zastosowania przestrajalnego filtra indukcyjnego) aktywnym filtrem równoległym. Na Rys. 7.12b przedstawiono przebiegi w układzie w sytuacji odłączonego od sieci odbiornika nieliniowego. Układ, funkcjonalnie, stał się więc zasilaczem, wyposażonym w funkcję PFC.



Rys. 7.12. Przebiegi w modelu laboratoryjnym dla napięcia zadanego na szynie DC, równego 375 V, i $L_{PI} = \text{var}$ w sytuacji: a) odłączonego odbiornika od szyny DC, b) odłączonego odbiornika nieliniowego; przebieg kol. czerwonego – sygnał referencyjny, przebieg kol. niebieskiego – prąd sieci, przebieg kol. zielonego – prąd bloku NL; skala osi pionowej: 6A/dz.

Na podstawie zarejestrowanych przebiegów oceniono, że układ spełnia obie ww. funkcje, realizując je niezależnie. Jakkolwiek, w przypadku Rys. 7.12a, nastąpił ok. 2-krotny wzrost wartości współczynnika TWD prądu sieci, w stosunku do znamionowych warunków pracy zasilacza-kompensatora. Był to bezpośredni wynik znaczącego (tj. ok. 3-krotnego) spadku jego mocy wyjściowej, w stosunku do mocy całkowitej, będącej sumą mocy znamionowej odbiornika na szynie DC i mocy bloku NL, wynoszącej 1,8 kW.

Na Rys. 7.13 pokazano szczegóły przebiegów sygnałów w układzie sterowania filtrem indukcyjnym, w ich stanie przejściowym, w związku z aktywowaniem pracy bloku TIC. Rysunek ten jest funkcjonalnym odpowiednikiem Rys. 6.3.



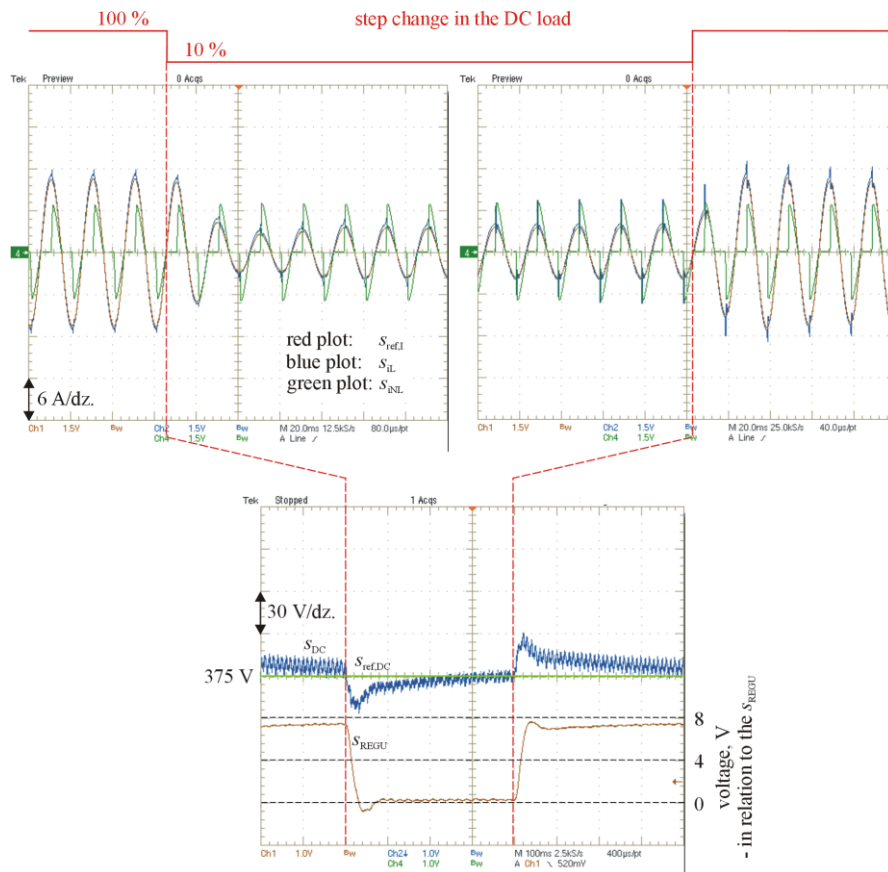
Rys. 7.13. Szczegóły przebiegu sygnału na wyjściu regulatora prądu w jego stanie przejściowym.

Na fragmentach przebiegów sygnału wyjściowego regulatora prądu i prądu sieci, obwiedzionych ramką, można wyraźnie dostrzec momenty i efekty aktywowania pracy bloku TIP, przez blok TIC.

Druga część badań modelu laboratoryjnego zasilacza dotyczyła oceny wartości błędu statycznego regulacji napięcia na szynie DC i czasu jego odpowiedzi na skokową zmianę wartości jej obciążenia w znacznym zakresie, tj. 10-krotnym. W ramach badań rejestrowano przebiegi: prądów, sygnału referencyjnego dla regulatora prądu, napięć w obwodzie DC i sygnału wyjściowego regulatora napięcia.

Zakres warunków pracy modelu laboratoryjnego, w trakcie badań, zbliżony był do warunków pracy modelu symulacyjnego. Przykładowe przebiegi prądów i napięć w układzie, pokazano na Rys. 7.14. Dotyczą one przypadku

znamionowej wartości napięcia na szynie DC. Rysunek ten jest funkcjonalnym odpowiednikiem Rys. 6.6.



Rys. 7.14. Charakterystyczne przebiegi sygnałów w modelu laboratoryjnym zasilacza, w postaci odpowiedzi układu na skokową zmianę wartości obciążenia szyny DC.

Na podstawie analizy zarejestrowanych przebiegów, wartość statycznego błędu regulacji oszacowano na mieszający się w zakresie ok. $\pm 1,5$ V – w stosunku do wartości napięcia referencyjnego (zadanego). W odniesieniu do napięcia znamionowego na szynie DC oznacza to, że dokładność względna regulacji mieściła się w przedziale od 99,6 % do 100,4 % wartości zadanej. Natomiast, czas odpowiedzi układu na skokową zmianę wartości obciążenia na szynie DC mieścił się w zakresie od 50 ms do 75 ms (zakładając osiągnięcie przez sygnał wyjściowy regulatora napięcia 90 % jego wartości ustalonej),

co odpowiadało od 2,5 do 3,5 okresu napięcia sieci – zależnie od kierunku zmian wartości obciążenia.

7.3.3. Badania zasilacza dla odbiorników typu RL i T-RL

W tym przypadku, badania modelu laboratoryjnego systemu dotyczyły dwóch rodzajów odbiorników w bloku NL, tj.:

- czwórnika typu RL, układu teoretycznie liniowego, w przypadku którego kompensacji podlega tylko moc bierna,
- tyrystorowego regulatora napięcia, obciążonego dwójnikiem RL, stanowiących łącznie odbiornik nieliniowy, oznaczony wcześniej, jako T-RL.

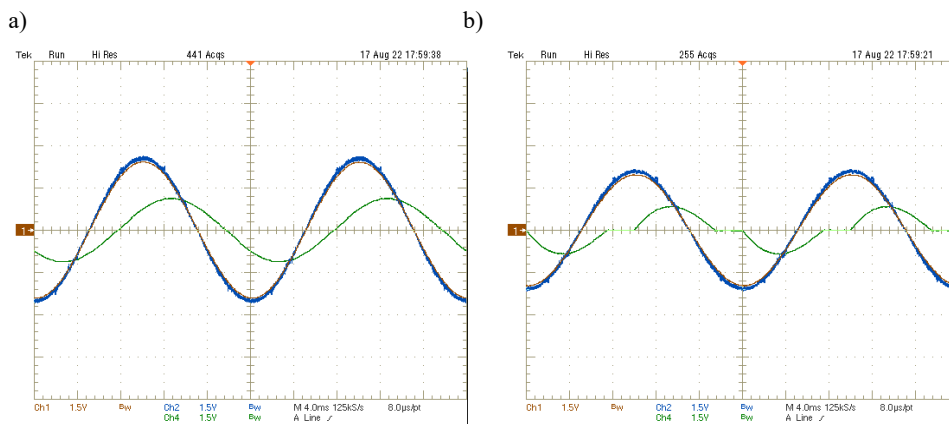
W celu uzyskania dwójnika RL do rezystora (będącego elementem dotychczasowego odbiornika typu T-R) dołączono szeregowo dławik o znacznej wartości indukcyjności. Otrzymano dzięki temu obwód o dużej wartości stałej czasowej (L-R). Z jednej strony, pozwoliło to na uzyskanie znacznego przesunięcia fazowego prądu względem napięcia, czyli niskiej wartości współczynnika mocy ($\cos\varphi$) odbiornika, a z drugiej, niewielką dynamikę zmian jego prądu, która nie powodowała aktywowania pracy bloku TIP, co było celem tej części badań.

W efekcie badań, oceniono wartości głównych wielkości, charakteryzujących pracę układu, tj.:

- dla odbiornika typu RL, współczynnik mocy samego bloku NL i całego układu – po kompensacji,
- dla odbiornika typu T-RL, współczynnik zniekształceń nieliniowych prądu bloku NL i prądu sieci zasilacza – po kompensacji.

Na Rys. 7.15 pokazano wybrane wyniki badań modelu laboratoryjnego w postaci przebiegów prądów, przy pracy modelu laboratoryjnego z mocą znamionową i znamionowym napięciem na szynie DC.

W przypadku bloku NL, w postaci odbiornika typu RL, wartość jego współczynnika mocy, $\cos\varphi_{NL} = 0,64$, a całego układu (tj. po kompensacji mocy biernej, w związku z blokiem NL), $\cos\varphi_L = 0,99$. W przypadku bloku NL, w postaci odbiornika typu T-RL, wartość współczynnika zniekształceń nieliniowych jego prądu, $TWD = 17,8 \%$, a prądu sieci zasilacza (tj. po kompensacji mocy odkształcenia, generowanej przez blok NL), $TWD = 2,0 \%$. W obu przypadkach, po kompensacji, nastąpiła więc znacząca poprawa wartości parametrów pracy systemu.



Rys. 7.15. Przebiegi prądów w modelu laboratoryjnym zasilacza dla przypadku: a) odbiornika typu RL, b) odbiornika typu T-RL, przy kącie załączania tyrystorów, wynoszącym 90 st. el.; przebieg kol. czerwonego – sygnał referencyjny, przebieg kol. niebieskiego – prąd sieci, przebieg kol. zielonego – prąd bloku NL; skala osi pionowej: 6A/dz.

7.4. Analiza porównawcza wyników badań modeli symulacyjnego i laboratoryjnego

Uzyskane wyniki badań modeli symulacyjnego i eksperymentalnego zasilacza-kompensatora są w dużej mierze ze sobą zgodne. Potwierdzają to uzyskane przebiegi i analizy wartości parametrów TWD i τ_L prądu linii (tj. wejściowego zasilacza) – w zmiennych warunkach pracy całego systemu. Różnice w wynikach badań obu modeli (na niekorzyść modelu praktycznego) wynikają głównie z trudności w uwzględnieniu w modelu symulacyjnym wszystkich parametrów pracy modelu rzeczywistego. W szczególności, dotyczy to modelu linii zasilającej, w której w warunkach praktycznych występują np. permanentne stany przejściowe. W wyniku zastosowania przestrajalnego filtra indukcyjnego, w obu badanych modelach uzyskano wyraźne zmniejszenie odkształcenia prądu linii, tj. obniżenie zawartości wyższych harmonicznych i uzyskano poprawę współczynnika mocy zasilacza-kompensatora. W przypadku obu modeli, uzyskane rezultaty badań potwierdzają słuszność tezy o celowości zastosowania w systemie elektrycznym tego typu przestrajalnego filtra indukcyjnego. Jest ono uzasadnione w przypadku odbiorników nieliniowych wymuszających przepływy szybkozmiennych w czasie prądów.

Wyniki badań symulacyjnych i eksperymentalnych potwierdziły także zasadność wykorzystania w torze sterowania zasilaczem regulatora prądu wyjściowego układu, bazującego na połączeniu struktur regulatorów typu P i PI. Uzyskano w ten sposób lepszą jakość odwzorowania prądu wyjściowego

w sygnale referencyjnym dla regulatora prądu, w stosunku do większości rozwiązań, bazujących na regulatorach o nieskomplikowanych strukturach. W konsekwencji, zmniejszono wartość sygnału błędu sterowania.

Wyniki badań efektywności działania zasilacza, w warunkach zmieniającej się dynamicznie i w szerokim zakresie wartości obciążenia jego obwodu DC, również potwierdziły spełnienie stawianych mu oczekiwań. W tym kontekście, należy podkreślić wysoką skuteczność działania korektora wartości napięcia referencyjnego dla regulatora napięcia.

8. Koncepcja zasilacza-kompensatora z analogowymi blokami regulacji prądu i sterowania filtrem przestrajalnym

8.1. Cel stosowania regulatora analogowego

Technika cyfrowa, w odróżnieniu od analogowych procesorów sygnału, daje nieomal nieograniczone możliwości w zakresie projektowania algorytmów sterowania różnego rodzaju obiektami [71,72]. Co więcej, techniki programowania pozwalają na tworzenie takich rozwiązań układów sterowania, które posiadają możliwość dynamicznej adaptacji wartości swych parametrów do zmieniających się wartości wymuszeń zewnętrznych. Wysoka jakość działania algorytmów, jako funkcji matematycznych, wynika ze znacznej dokładności przetwarzania sygnałów metodami cyfrowymi, której zasadniczym ograniczeniem jest rozdzielczość jednostek matematycznych procesora. Stąd, coraz większy udział w rynku grupy układów μP i μC , które operują na zmiennopozycyjnym systemie (ang. „floating-point”) notacji liczbowej, gwarantującym bardzo wysoką dokładność realizacji operacji matematycznych. Niemniej, w kontekście całościowej oceny jakości działania algorytmu cyfrowego, należy brać również pod uwagę wpływ na nią parametrów tzw. przedpola analogowo-cyfrowego procesora, a przede wszystkim, przetwornika A/C [60]. W licznych pracach określono, nie tylko jakościowo ale i ilościowo, negatywny wpływ skutków procesu próbkowania sygnału na jakość działania algorytmu, związany tak z istotą działania tego procesu, jak i samą naturą sygnałów analogowych, np. [60,93]. Najważniejszy z nich związany z niestacjonarnością bloku próbkowania sygnału i, praktycznie nieuchronnym, zjawiskiem „aliasingu”, polega na częściowej utracie informacji, jaką niesie sygnał próbkowany [60,93]. Negatywną, dla pracy systemu, rolę odgrywać może również błąd wnoszony przez każdy rzeczywisty przetwornik A/C w postaci tzw. szumu kwantowania.

Przechodząc na poziom funkcji transmitancji czwórnika realizowanego cyfrowo, odbiega ona w zakresie części amplitudowej, jak i fazowej, od funkcji transmitancji swego prototypu analogowego [60,71-72]. Jeżeli więc czwórnik taki jest elementem zamkniętego systemu regulacji automatycznej, to należy wziąć pod uwagę wpływ na stabilność pracy systemu dodatkowego opóźnienia, wnoszonego przez tenże czwórnik w ścieżkę przepływu sygnałów. To opóźnienie jest skutkiem nie tylko implementacji w przetworniku A/C (w większości, o architekturze SAR; SAR – Successive Approximation Register), bloku próbkująco-pamiętającym, ale także samej konstrukcji funkcji matematycznej, na poziomie grafu przepływu sygnałów [60,71-72].

Dodatkowym skutkiem procesu próbkowania, często niedostrzeganym przez projektantów, jest modyfikacja funkcji przenoszenia czwórnika cyfrowego – w stosunku do jej prototypu analogowego – która zwiera również „aliasy” funkcji przenoszenia tego prototypu, wpływające na wartość marginesu stabilności całego układu [93-96]. Z tego powodu, algorytmy cyfrowe, implementowane w systemach μP , posiadają określone niedoskonałości, w mniejszym lub większym stopniu wpływające na jakość pracy urządzenia, którego są elementem.

W przypadku układu sterowania zasilaczem-kompensatorem, powodem potencjalnego rozwiązania bloku regulacji prądu w formie analogowej jest możliwość osiągnięcia (na co wskazują wyniki przeprowadzonych analiz teoretycznych) większej precyzji sterowania procesem kształtowania prądu bloku VCCS – w stosunku do sterowania „czysto” cyfrowego – także w stanie przejściowym tego prądu, o dużej dynamice jego zmian. Ta większa precyzja sterowania wynika z naturalnych ograniczeń dynamicznych procesu próbkowania i przetwarzania sygnałów, realizowanych przez każdy rzeczywisty system μP . Formalnie rzecz biorąc, można dalej zwiększać częstotliwość pracy przetwornika A/C (w tym przypadku, związanego z przetwarzaniem sygnału sprzężenia zwrotnego od prądu wyjściowego bloku VCCS, tj. u_{IL}) ale związane byłoby to z koniecznością zwiększania mocy obliczeniowej systemu, a co za tym idzie, spodziewanym wzrostem jego kosztów. W świetle zakładanej wartości zysku technicznego, w postaci stopnia poprawy jakości prądu bloku VCCS, a zatem prądu sieci, budzić to może wątpliwości natury ekonomicznej. Kolejną, niebagatelną zaletą regulatora analogowego, w stosunku do rozwiązania cyfrowego, jest, potencjalna, możliwość wzrostu wartości jego wzmocnienia – przy zachowaniu stabilności pracy układu [59,69,72]. Jest ona bezpośrednim efektem eliminacji z toru sygnałowego m.in., wymienionych wcześniej opóźnień. W konsekwencji wzrostu wzmocnienia, rośnie również jakość procesu sterowania, w sensie stopnia odwzorowania wielkości wyjściowej (tutaj prądu VCCS) w sygnale odniesienia a, co za tym idzie, wartości uchybu sterowania.

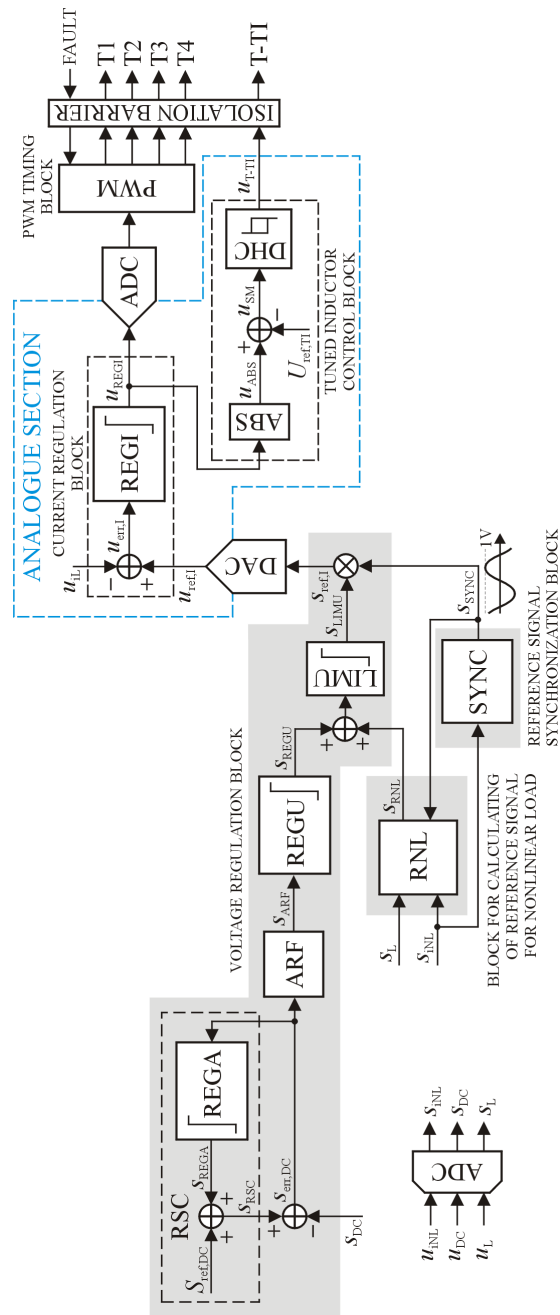
Abstrahując od sposobu realizacji regulatora prądu, z uwagi na naturalną konieczność zwiększenia rozdzielczości (w czasie) impulsów sterujących kluczem T-TI w bloku TIP – w celu poprawy jakości prądu VCCS w jego stanie przejściowym – rosną również wymagania dynamiczne stawiane temu elementowi. W związku z tym, standardowy klucz IGBT – element modułu IPM – nie mógłby być tutaj dalej stosowany. W zamian za to, w tej roli, zaproponowano zastosowanie modułu mocy z tranzystorem GaN.

8.2. Struktura układu sterowania zasilaczem

Schemat blokowy układu sterowania pokazany został na Rys. 8.1. W stosunku do poprzedniej wersji układu znajduje się tutaj blok np. ANALOGUE SECTION (obramowany linią koloru niebieskiego), zawierający analogowe bloki regulacji prądu i sterowania filtrem przestrajalnym. Elementami pośredniczącymi we współpracy bloków cyfrowych z analogowymi są:

- przetwornik C/A – włączony pomiędzy bloki regulacji napięcia i regulacji prądu; przetwornik ten przekazuje do bloku regulacji prądu sygnał referencyjny ($s_{ref,I}$), który generowany jest w bloku regulacji napięcia,
- przetwornik A/C – włączony pomiędzy bloki regulacji prądu i cyfrowego modulatora PWM; przetwornik ten przekazuje na wejście modulatora sygnał wyjściowy regulatora (u_{REGI}); odbywa się to poprzez blok skalowania jego wartości, nie pokazany na schemacie.

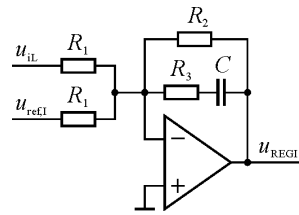
Wprawdzie oba przetworniki są elementami dodatkowymi (w stosunku do pierwotnej, w pełni cyfrowej wersji układu sterowania), ale użyte w zastosowanym systemie μP przetworniki A/C i C/A są układami wielokanałowymi, podobnie jak w wielu powszechnie dostępnych konstrukcjach układów μC . Z tego też powodu, ich implementacja w bloku sterowania zasilaczem nie spowodowałyby zwiększenia kosztów budowy całego układu.



Rys. 8.1. Schemat blokowy układu sterowania z analogowymi blokami regulacji prądu i sterowania filtrem przestrzajalnym; oba bloki umieszczone są w obramowaniu koloru niebieskiego.

8.2.1. Blok regulacji prądu

Na Rys. 8.2 pokazano strukturę elektryczną bloku regulacji prądu (REGI). Zastosowany tam wzmacniacz operacyjny realizuje również funkcję sumatora swoich sygnałów wejściowych, tj. referencyjnego i sprzężenia zwrotnego.



Rys. 8.2. Schemat ideowy bloku regulacji prądu.

Transmitancja tego bloku opisana została za pomocą (5.7). Niemniej, dla wygody czytelnika, równanie to zostało przytoczone raz jeszcze, a jego parametry zostały teraz wyrażone przez elementy znajdujące się na schemacie (Rys. 8.2):

$$T_{\text{REGI}}(j\omega) = k_{\text{REGI}} \frac{j\frac{\omega}{\omega_{\text{REGI},2}} + 1}{j\frac{\omega}{\omega_{\text{REGI},1}} + 1}, \quad (8.1)$$

gdzie: $k_{\text{REGI}} = -\frac{R_2}{R_1}$, $\omega_{\text{REGI},1} = \frac{1}{(R_2 + R_3)C}$ i $\omega_{\text{REGI},2} = \frac{1}{R_3C}$.

Bazując na (8.1), powiązanie sygnału wyjściowego regulatora prądu z sygnałami wejściowymi dane jest równaniem:

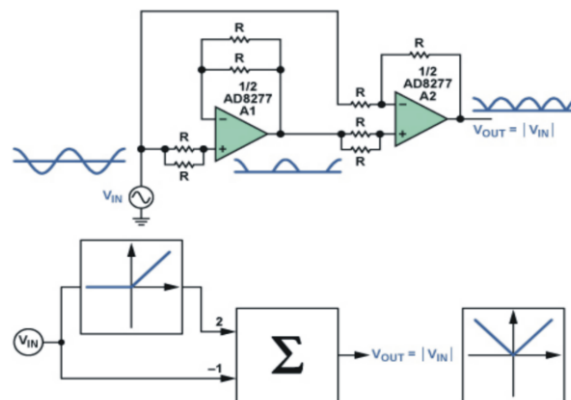
$$u_{\text{REGI}}(j\omega) = T_{\text{REGI}}(j\omega)[u_{\text{IL}}(j\omega) + u_{\text{refI}}(j\omega)]. \quad (8.2)$$

Jeżeli, zastosowany w regulatorze wzmacniacz operacyjny byłby pozbawiony cechy (wady) pn. „phase reversal” [97] może on, w sposób naturalny, pełnić również funkcję ogranicznika wartości amplitudy sygnału na swoim wyjściu. W szczególności, w sposób precyzyjny, mogą ją realizować wzmacniacze rodzaju „Rail-to-Rail Output” [98].

8.2.2. Część sygnałowa bloku sterowania filtrem przestrajalnym

Część sygnałowa sterowania filtrem przestrajalnym składa się z trzech elementów. Są to:

- Blok ABS, wyznaczający wartość bezwzględną sygnału na swoim wejściu. Struktura bloku (Rys. 8.3) bazuje na propozycji takiego układu, przedstawionej przez firmę Analog Devices Inc., wykorzystującą właściwości wzmacniaczy operacyjnych rodzaju „difference amplifiers” (tutaj AD8277) [99,100]. W celu realizacji założonego sposobu działania tego bloku, wzmacniacze winny być zasilane unipolarnie.

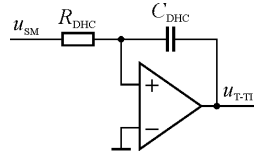


Rys. 8.3. Schemat ideowy bloku ABS (część górna rysunku) i wyjaśnienie zasady jego działania (część dolna rysunku).

- Sumator sygnałów, operujący na dwóch sygnałach, wyjściowym bloku ABS (u_{ABS}) i referencyjnym dla bloku TIC ($U_{ref,TI}$).
- Komparator napięcia z tzw. dynamiczną pętlą histerezy DHC (DHC – Dynamic Hysteresis Comparator). Komparator działa na sygnale wyjściowym sumatora, tj. u_{SM} . Jeżeli sygnał ten przyjmuje wartość dodatnią, wyjście komparatora przechodzi w stan wysoki, załączając klucz T-TI.

Zasadę działania i parametry robocze komparatora tego typu przedstawiono szczegółowo, m.in. W pracy [101]. Niemniej, dla wygody Czytelnika, jego podstawowe właściwości podsumowano w dalszej części tekstu.

Schemat ideowy komparatora z dynamiczną pętlą histerezy przedstawiono na Rys. 8.4.



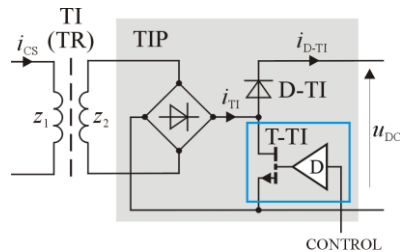
Rys. 8.4. Schemat ideowy bloku DHC.

Układ ten, w przeciwieństwie do komparatora statycznego, zapewnia pewien minimalny czas trwania impulsu na swoim wyjściu, związany głównie z jego wewnętrzną stałą czasową: $\tau_{DHC} = R_{DHC} C_{DHC}$. W konsekwencji, ograniczając do zadanej z góry wartości maksymalnej, szerokość i częstotliwość tych impulsów. Cecha ta jest ważna dla prawidłowego sterowania kluczem T-TI – pod względem nieprzekraczania jego ograniczeń dynamicznych, co zapewnia prawidłowe funkcjonowanie całego bloku TIP. Ta cecha komparatora była głównym powodem wyboru takiej struktury układu sterowania filtrem przestrajalnym. Jakkolwiek, drugą jego zaletą jest większa odporność na zaburzenia elektromagnetyczne, w porównaniu z komparatorem statycznym [101,102]. Ponieważ komparator jest czwórnikiem nieliniowym i niestacjonarnym, związek szerokości jego impulsu wyjściowego z wielkością (i kształtem) sygnału wejściowego jest możliwy do określenia tylko na wysokim poziomie ogólności. Zakładając najbardziej skrajny przypadek wartości dynamiki zmian sygnału na wejściu komparatora (tj. sygnał o kształcie prostokątnym) i o wartości amplitudy tego sygnału równej wartości amplitudy sygnału wyjściowego komparatora, można wykazać [101], że przy tym założeniu, szerokość impulsu wyjściowego komparatora będzie najmniejsza i równa:

$$\tau_{DHC, \min} = \left| \ln \frac{1}{3} \right| R_{DHC} C_{DHC} \cong 1.1 R_{DHC} C_{DHC}. \quad (8.3)$$

8.3. Część silnoprądowa bloku sterowania filtrem przestrajalnym

Struktura części silnoprądowej bloku sterowania filtrem indukcyjnym (Rys. 8.5), z wykorzystaniem technologii GaN, jest analogiczna do jej wersji poprzedniej, pokazanej na Rys. 4.2. Różnice, w stosunku do niej, polegają na tym, że zarówno klucz T-TI, jak i dioda D-TI są elementami zewnętrznymi – w stosunku do modułu IPM. Blok, oznaczony jako D jest sterownikiem tranzystora GaN.



Rys. 8.5. Schemat możliwej realizacji bloku TIP na bazie tranzystora mocy GaN.

8.4. Model symulacyjny zasilacza

8.4.1. Cel i zakres badań modelu

Celem badań modelu symulacyjnego systemu elektrycznego z zasilaczem-kompensatorem, z układem sterowania w wersji częściowo analogowej, było porównanie efektów jego działania z wynikami testów modelu symulacyjnego o sterowaniu w całości cyfrowym (Rozdział 6).

Zakres badań modelu symulacyjnego systemu dotyczył trzech głównych aspektów:

- weryfikacji struktury i wartości parametrów zmodyfikowanego bloku sterowania filtrem przestrajalnym – jego części sygnałowej i silnopiędowej, tj. odpowiednio, TIC i TIP,
- weryfikacji struktury oraz wartości nastaw parametrów analogowego bloku regulacji prądu wejściowego zasilacza – w kontekście możliwej, dalszej minimalizacji wartości błęd sterowania,
- opracowanie wytycznych dla budowy prototypu laboratoryjnego układu, w przyszłości.

8.4.2. Struktura i parametry modelu

Struktura modelu symulacyjnego zasilacza-kompensatora zgodna była ze schematem pokazanym na Rys. 8.1. Modele wzmacniacza operacyjnego i komparatora, zastosowane w blokach regulacji prądu i sterowania filtrem indukcyjnym, bazowały na szerokopasmowym wzmacniaczu operacyjnym typu ADA4806-1 [103], produkcji Analog Devices Inc. – układzie rodzaju „Rail-to-Rail Input & Output”. Przy czym, w modelu symulacyjnym, odwzorowano tylko najbardziej podstawowe parametry, statyczne i dynamiczne, tego wzmacniacza.

Struktura części silnopiędowej bloku sterowania filtrem indukcyjnym zgodna była ze schematem zaprezentowanym na Rys. 8.5. Jako fizycznym

pierwowzorem modelu symulacyjnego modułu GaN, posłużono się modelem mocy typu LMG3425R030, produkcji firmy Texas Instruments [6]. Elementy schematu na Rys. 8.5, obwiedzione linią w kol. niebieskim, wchodzą w skład struktury wewnętrznej tego modułu. Oprócz samego tranzystora mocy GaN, zawiera on jego sterownik (blok D) oraz podstawowe zabezpieczenia tranzystora, tj. nadprądowe i nadtemperaturowe. Również w tym przypadku, w modelu symulacyjnym odwzorowano tylko podstawowe parametry katalogowe oryginału.

Zachowano podstawowe właściwości i wartości parametrów modelu symulacyjnego – w stosunku do jego wersji poprzedniej – opisanej w Rozdziale 6.2. Natomiast nowe parametry i te, których wartości uległy zmianie, zestawiono w Tabeli 8.1.

Tabela 8.1. Zestawienie wybranych parametrów modelu symulacyjnego.

L.p.	Nazwa parametru	Symbol parametru	Wartość
Parametry bloku regulacji prądu			
1	Częstotliwość próbkowania (2)	$f_{s,2}$	Nie występuje
2	Wzmocnienie bloku REGI dla DC	k_{REGI}	2000
3	Częstotliwość charakterystyczna (1) bloku REGI	$f_{\text{REGI},1}$	76 Hz
4	Częstotliwość charakterystyczna (2) bloku REGI	$f_{\text{REGI},2}$	1,59 kHz
Parametry bloku sterowania przestrajalnym filtrem indukcyjnym			
5	Stała czasowa bloku DHC	τ_{DHC}	2, 5 i 10 μs

Na co warto zwrócić uwagę, zgodnie z oczekiwaniami, uzyskano, w stosunku do modelu z w pełni cyfrowym układem sterowania, znaczący wzrost powierzchni pola wzmocnienia regulatora prądu. Było to wynikiem 2,5-krotnego wzrostu wartości wzmocnienia (parametr k_{REGI}) tego bloku.

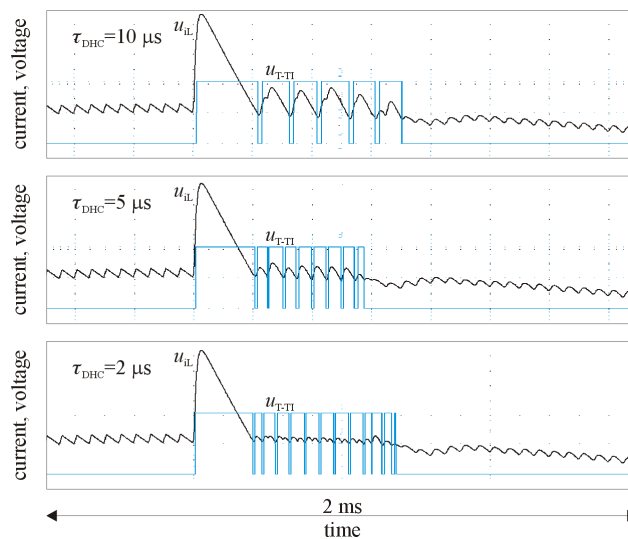
8.4.3. Badania modelu

Na użytek opisu badań zastosowano skrótowe oznaczenia modeli symulacyjnych – wersję poprzednią, o w pełni cyfrowym układzie sterowania – oznaczono jako PSFD (PSFD – Power Supply with Fully Digital control section), a bieżącą, oznaczono, jako PSPA (PSPA – Power Supply with Partially Analogue control section).

W trakcie badań modelu systemu z PSPA, podobnie jak w przypadku modelu z PSFD, jako odbiornik nieliniowy, zastosowano tyrystorowy regulator napięcia

obciążony rezystorem (T-R). Przedstawione dalej, wybrane wyniki tych badań, dotyczą kąta załączania tyrystorów, równego 90 st. el. Na kolejnych rysunkach, przedstawiono wybrane przebiegi napięć i prądów oraz te wyniki testów modelu, które są najbardziej reprezentatywne dla oceny jakości jego pracy. Podobnie, jak w modelu symulacyjnym systemu z PSFD (Rozdział 6), moc bloku NL wynosiła tutaj 50 % wartości nominalnej mocy wyjściowej zasilacza po stronie DC.

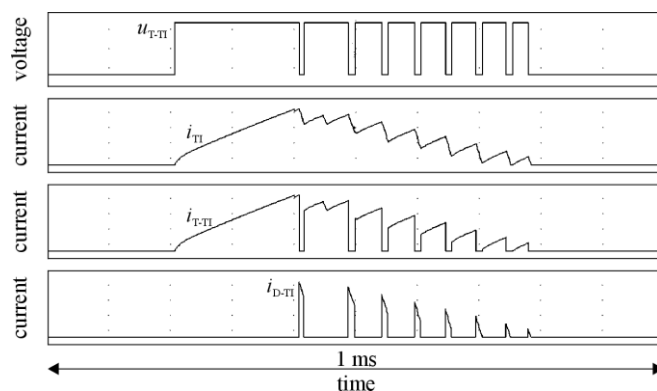
Na Rys. 8.6 przedstawiono powiększone fragmenty przebiegów prądu wejściowego zasilacza (w jego stanie przejściowym), na tle sygnału sterującego kluczem T-TI, dla trzech wartości stałej czasowej bloku DHC.



Rys. 8.6. Przebiegi prądu wejściowego zasilacza i sygnału sterującego kluczem T-TI – dla trzech wartości stałej czasowej bloku DHC, tj. 10, 5 i 2 μ s.

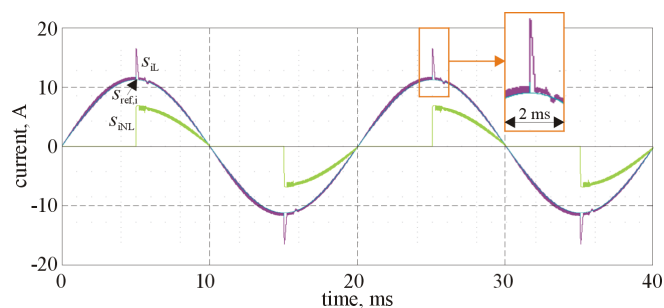
Jak wykazały badania, zmniejszanie stałej czasowej komparatora poniżej 2 μ s nie powodowało już widocznej poprawy stopnia odwzorowania prądu wejściowego zasilacza, w jego stanie przejściowym, w sygnale referencyjnym. Powyżej wartości 7÷8 μ s, rozdzielczość sygnału sterującego kluczem T-TI stała się już zbyt mała dla poprawy kształtu tego prądu (część górna Rys. 8.6). Dlatego też, dalsze wyniki badań modelu symulacyjnego odnoszą się do stałej czasowej komparatora, wynoszącej 2 μ s.

Na Rys. 8.7 przedstawiono, nie prezentowane dotąd, szczegóły przebiegów prądów w bloku TIP, w stanie aktywowania klucza T-TI; od góry rysunku, są to: sygnał sterujący kluczem, prąd w uzwojeniu wtórnym filtra, prąd tranzystora T-TI i prąd diody D-TI. Oznaczenia przebiegów prądów odnoszą się do oznaczeń pokazanych na Rys. 4.9.



Rys. 8.7. Przebiegi prądów w bloku TIP oraz sygnału, aktywującego klucz T-TI.

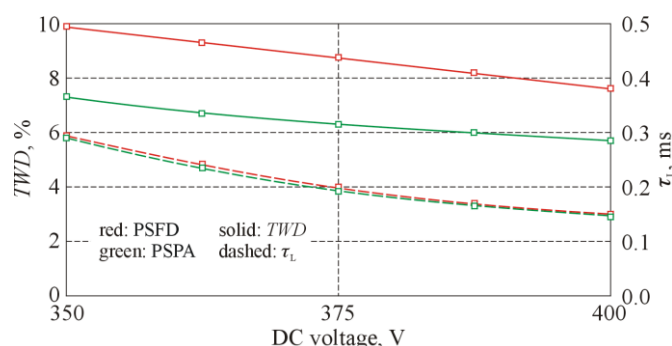
Rysunek kolejny, tj. Rys. 8.8, przedstawia najbardziej charakterystyczne przebiegi w modelu symulacyjnym systemu z PSPA. Funkcjonalnie, odpowiada on Rys. 6.1.



Rys. 8.8. Przebiegi prądu wejściowego zasilacza – na tle sygnału referencyjnego – i prądu bloku NL.

Jak łatwo zauważyć, odwzorowanie prądu wejściowego w sygnale referencyjnym (również w jego stanie przejściowym) jest tutaj wyraźnie lepsze niż w modelu z PSFD – np. wartość parametru ε_{REGI} spadła do 6,4 %.

Ostatni rysunek, tj. Rys. 8.9, przedstawia krzywe TWD i τ_L , jako funkcje napięcia zadanego na szynie DC zasilacza. W celu łatwiejszej oceny jakości działania modelu z PSPA umieszczono tam również, wcześniej prezentowane, krzywe dla modelu z PSFD. Funkcjonalnie, jest więc on zgodny z Rys. 6.5.



Rys. 8.9. Krzywe TWD i τ_L prądu wejściowego zasilacza, w funkcji napięcia zadanego na jego szynie DC.

W odniesieniu do parametru τ_L , w przypadku obu modeli, krzywe jego zmian niemal pokrywają się. Natomiast wartość parametru TWD , w przypadku modelu z PSPA, spadła od 74 % do 76 %, w stosunku do jego wartości w modelu z PSFD. Była więc wyraźnie mniejsza.

8.4.4. Podsumowanie rozdziału

Wyniki badań modelu symulacyjnego zasilacza z częściowo analogowym układem sterowania, porównując je z wynikami badań modelu ze sterowaniem w pełni cyfrowym, podsumować można następująco:

- W przypadku modelu ze sterowaniem częściowo analogowym uzyskano wyraźne zmniejszenie wartości współczynnika zniekształceń nieliniowych prądu wejściowego (TWD) zasilacza i błędu sterowania (ε_{REGI}). Wynosiły one, odpowiednio (średnio), 75 % i 70 % wartości dla modelu ze sterowaniem cyfrowym. Ich poprawa była efektem lepszego odwzorowania prądu wejściowego (sieci) zasilacza w sygnale referencyjnym, w przypadku modelu z PSPA, w stosunku do PSFD. Uzyskano to dzięki większej wartości wzmocnienia regulatora prądu oraz większej wartości rozdzielczości sterowania filtrem przestrajalnym.
- Sterowanie blokiem TIP za pomocą bloku TIC zrealizowanego analogowo, stało się bardziej skalowalne (w czasie) – w odniesieniu do efektów jego działania – w stosunku do rozwiązania cyfrowego.
- Zmniejszanie stałej czasowej komparatora typu DHC poniżej pewnego minimum nie przyniosło już efektu w postaci skrócenia czasu trwania stanu przejściowego w prądzie wyjściowym źródła sterowanego (VCCS).

Przyczyną tego stanu rzeczy były, naturalnie występujące w obwodzie filtra, stałe czasowe (L-R) oraz, w mniejszym stopniu, niezerowa wartość impedancji sieci zasilającej.

- Zastosowanie dodatkowego elementu w postaci modułu GaN skutkować może pewnym podniesieniem kosztu urządzenia, ale w przypadku jego ew. wersji 3-fazowej, mógłby być on elementem wspólnym, tj. sterującym całym, strukturalnie rozszerzonym do tej wersji, filtrem przestrajalnym. Na taką możliwość wskazują wyniki rozważań teoretycznych i badań symulacyjnych, dotyczących sposobu sterowania filtrem indukcyjnym w 3-fazowej wersji zasilacza-kompensatora [34]. Ponadto, zaproponowany do implementacji w przyszłym prototypie zasilacza, moduł typu LMG3425R030 posiada zintegrowane funkcje, niezbędne do zapewnienia niezawodnego działania tranzystora mocy (GaN). W związku z tym, spodziewany wzrost kosztów zasilacza-kompensatora byłby niewielki.
- Biorąc pod uwagę wyniki badań modelu symulacyjnego z PSPA, dążenie do uzyskania podobnych efektów sterowania za pomocą układu w pełni cyfrowego podniosłoby (wg doświadczeń autora, w sposób bardzo wyraźny) wartość zapotrzebowanej mocy obliczeniowej systemu μP . W związku z tym, rozwiązanie takie mogłoby stać się nieuzasadnione ekonomicznie.

9. Podsumowanie

Podstawowym celem rozprawy było opracowanie układu energoelektronicznego, spełniającego funkcję 1-fazowego zasilacza prądu stałego z funkcją PFC i realizującego jednocześnie aktywną kompensację równoległą mocy biernej i mocy odkształcenia, generowanych przez odbiornik nieliniowy, dołączony do tego samego, co zasilacz, węzła sieci elektroenergetycznej.

Nowością, zastosowaną w opracowanym rozwiązaniu zasilacza-kompensatora, w stosunku do innych znanych rozwiązań układów, realizujących aktywną kompensację równoległą, było użycie w energoelektronicznym sterowanym źródle prądu – podstawowym bloku wykonawczym układów tego typu – filtra indukcyjnego o zmiennej wartości indukcyjności. Pozwoliło to na wyraźne zwiększenie, w stosunku do układów typowych, dynamiki zmian prądu źródła sterowanego. W odniesieniu do modelu liniowego źródła prądu, nastąpiło rozszerzenie jego pasma przenoszenia, co było zakładanym celem zastosowania filtra indukcyjnego tego rodzaju.

Odnosząc się do poszczególnych głównych elementów rozważań teoretycznych i praktycznych, poruszonych w rozprawie, można scharakteryzować je następująco:

- Opracowano model sygnałowy energoelektronicznego sterowanego źródła prądu, na podstawie którego dokonano oceny możliwego zwiększenia dynamiki prądu źródła – na bazie okresowego zmniejszenia wartości indukcyjności filtra na jego wejściu.
- Zaproponowano szczegółowe rozwiązanie praktyczne sterowanego filtra indukcyjnego, tj. o dwustopniowo nastawianej wartości indukcyjności.
- Opracowano bloki silnoprądowe energoelektronicznego sterowanego źródła prądu i sterowanego filtra indukcyjnego.
- Na podstawie opracowanego we wcześniejszych pracach modelu polowego (3-D) przestrajalnego filtra indukcyjnego zaprojektowano i przetestowano jego model laboratoryjny oraz opracowano wyniki tych badań.
- Opracowano kompleksowo strukturę cyfrowego algorytmu sterowania częścią silnoprądową zasilacza-kompensatora, w skład której wchodziły następujące podbloki funkcjonalne:
 - identyfikacji wartości chwilowych parametrów napięcia sieci i generacji sygnału sinusoidalnie zmiennego, o amplitudzie jednostkowej, umożliwiającego synchronizację przebiegów sygnałów w układzie sterowania z przebiegiem napięcia w węźle sieci elektroenergetycznej; opracowanie polegało na modyfikacji, w kierunku poprawy jakości działania, wcześniejszego rozwiązania tego algorytmu,

- regulacji napięcia wyjściowego (tj. na szynie DC) zasilacza, wyposażonego m.in. w autorskie rozwiązanie układu korektora wartości napięcia referencyjnego i filtra antytętnieniowego,
 - wyznaczenia, na podstawie teorii mocy Fryzego, wartości amplitudy sygnału referencyjnego, związanego z aktualnymi parametrami roboczymi i ich wartościami, odbiornika nieliniowego,
 - regulacji prądu wyjściowego energoelektronicznego sterowanego źródła prądu, bazującego na integracji struktur typu P i PI, w zakresie właściwego regulatora prądu; w trakcie projektowania regulatora uwzględniono również możliwość wystąpienia i minimalizacji wpływu na jakość procesu sterowania zjawiska chaosu deterministycznego,
 - sterowania blokiem silnoprądowym przestrajalnego filtra indukcyjnego.
- Opracowano i przetestowano model symulacyjny zasilacza-kompensatora, zaprojektowany na podstawie wytycznych teoretycznych jego funkcjonowania oraz opracowano wyniki jego badań.
 - Na podstawie wyników badań modelu symulacyjnego, zaprojektowano i skonstruowano model laboratoryjny systemu elektrycznego z zasilaczem-kompensatorem oraz opracowano wyniki jego badań. Badania te przeprowadzono dla szerokiego spectrum typów odbiorników, jako obiektów, generujących tylko moc bierną lub moc bierną i moc odkształcenia. Następnie, przeprowadzono szczegółową analizę tych badań i opracowano ich wyniki.
 - Przeprowadzono badania modelu laboratoryjnego zasilacza-kompensatora, w kontekście dwóch szczególnych przypadków jego pracy, tj. tylko jako zasilacza z funkcją PFC lub tylko jako aktywnego kompensatora równoległego.
 - Na podstawie wcześniejszych analiz teoretycznych działania zasilacza-kompensatora, jak i wyników badań modeli symulacyjnego i praktycznego, zaprojektowano i przetestowano symulacyjnie jego model, bazujący na sterowaniu częściowo analogowym. Następnie, opracowano wyniki badań tego modelu.
 - Opracowano, zarówno cząstkowo (tj. dedykowane poszczególnym blokom układu), jak i całościowo, wyniki przeprowadzonych analiz teoretycznych badań modeli symulacyjnego i laboratoryjnego zasilacza.

Układ sterowania zasilaczem, zarówno w sensie sprzętowym, jak i programowym, wykazał wysoką skuteczność i niezawodność działania, w warunkach rzeczywistych. Odnosi się to również do pracy badanego układu, jako tylko zasilacza z funkcją PFC lub jako tylko równoległego filtra aktywnego, tzn. z wyłączeniem drugiej z jego funkcji.

Natomiast pewną wadą opracowanego rozwiązania był wzrost złożoności jego części silnoprądowej zasilacza, tak przekształtnikowej, jak i samego filtra

indukcyjnego – w stosunku do rozwiązań tradycyjnych układów tego typu. W związku z tym, spodziewany jest również pewien wzrost kosztów jego wykonania. Z drugiej jednak strony, złożony układ i algorytm sterowania zasilaczem, w modelu praktycznym, bazujący na technologii DSP, mógłby zostać zrealizowany na bazie coraz dostępniejszych, wysoko wydajnych obliczeniowo, układów μC o strukturze zbliżonej do architektury typu Harvard. Pozwoliłoby to na redukcję kosztów wykonania układu.

Podsumowując, zdaniem autora, na podstawie wyników kompleksowych badań zasilacza-kompensatora, cel pracy został osiągnięty. Wskazują na to wartości parametrów roboczych układu, uzyskane w trakcie testów laboratoryjnych – odniesione do zdefiniowanych w pracy kryteriów jakości działania systemu elektrycznego z jego udziałem.

Należy również nadmienić, że, w oparciu o pozytywne wyniki testów modelu symulacyjnego zasilacza-kompensatora z częściowo analogowym blokiem sterowania, przyszłościowym obiektem prac badawczych mógłby być układ właśnie tego typu. W tym przypadku, uzasadniona byłaby realizacja bloku silnopiętowego przestrajalnego filtra indukcyjnego przy zastosowaniu przyrządów mocy wykonanych w technologii GaN.

Bibliografia

- [1] Rashid M.H., *Power Electronics Handbook*, Elsevier Ltd. Oxford, ISBN: 0-12-581650-2, 2018.
- [2] Nazarko J., *Estymacja stanów pracy elektroenergetycznych sieci rozdzielczych*, Rozprawy Naukowe Nr 9, Wydawnictwa Politechniki Białostockiej, ISSN 0867 - 096X, 1991.
- [3] Zielonka P., Jasiński M., Bobrowska-Rafał M., Sikorski A., *Sterowanie przekształtnika sieciowego AC-DC podczas zapadów napięcia w sieci elektroenergetycznej*, Tom R. 87, nr 6, PP 79-84, 2011.
- [4] Musznicki P., Schanen J.L., Granjon P., Chrzan P., *Better Understanding EMI Generation of Power Converters*, 2005 IEEE 36th Power Electronics Specialists Conference, 2005, pp. 1052-1056, doi: 10.1109/PESC.2005.1581758.
- [5] Musznicki P., Derkacz P.B., Chrzan P.J., *Wideband Modeling of DC-DC Buck Converter with GaN Transistors*, *Energies*. 2021, 14(15):4430. <https://doi.org/10.3390/en14154430>
- [6] WWW Texas Instruments, Inc., <https://www.ti.com/product/LMG3425R030> [Dostęp: 14.07.2022].
- [7] Huang Q., Huang A. Q., *Review of GaN totem-pole bridgeless PFC*, in CPSS Transactions on Power Electronics and Applications, vol. 2, no. 3, pp. 187-196, Sept. 2017, doi: 10.24295/CPSSTPEA.2017.00018.
- [8] Akagi H., Watanabe E.H., Aredes M., *Instantaneous Power Theory and Applications to Power Conditioning*, John Wiley & Sons: 408 Hoboken, NJ, USA, 2017; ISBN: 9781118362105.
- [9] Parhizi S., Lotfi, H., Khodaei A., Bahramirad S., *State of the Art in Research on Microgrids: a Review*, IEEE Access, vol. 3, pp. 410 890-925, 2015, doi: 10.1109/ACCESS.2015.2443119.
- [10] Ma Y., Hong F., Zhou X., Gao Z., *An overview on harmonic suppression*, 2018 Chinese Control and Decision Conference 412 (CCDC), Shenyang, 2018, pp. 4943–4948, doi: 10.1109/CCDC.2018.8407987.
- [11] Kurkowski M., Mirowski J., Popławski T., Pasko M., Białoń T., *Pomiary energii biernej w instalacjach niskiego napięcia*, *Przegląd Elektrotechniczny*, 1(4), pp.146-149, 2016.
- [12] Mirowski J., Kurkowski M., Białoń T., Pasko M., *Harmoniczne prądu w instalacjach oświetleniowych*, *Przegląd Elektrotechniczny*, 1(8), pp.180-184, 2015.
- [13] Benysek G., Pasko M., *Power Theories for Improved Power Quality*, Springer-Verlag, London, 2012.
- [14] IEC Standard IEC 61000-2-2: Environment-Compatibility Levels for Low-Frequency Conducted Disturbances and Signalling in Public Low-Voltage Power Supply Systems; International Electrotechnical Commission (IEC); IEC: Geneva, Switzerland, 2002.
- [15] Maciążek, M., Pasko, M., *Skutki oddziaływania wyższych harmonicznnych na sieć zasilającą oraz wybrane metody ich eliminacji*, *Prace Instytutu Elektrotechniki*, 2009, Z. 242, 149-161.

- [16] Norma PN-EN 61000-2-4:2003 (U), Kompatybilność elektromagnetyczna (EMC) – Część 2-4: Środowisko – Poziomy kompatybilności dotyczące zaburzeń przewodzonych małej częstotliwości w sieciach zakładów przemysłowych.
- [17] Ruszczyk A., Sikorski A., *Przekształtnik sieciowy AC/DC przy sterowaniu napięciowym i prądowym - analiza porównawcza*, Przegląd Elektrotechniczny, 2006, R. 82, nr 7-8, 52-56.
- [18] Godlewska A., Sikorski A., *Nowa metoda sterowania trójfazowym przekształtnikiem AC/DC*, Przegląd Elektrotechniczny, ISSN 0033-2097, R. 90 NR 11/2014.
- [19] Liu J., Xu W., Chan K.W., Liu M., Zhang X., Chan N.H.L., *a three-phase single-stage AC–DC wireless-power-transfer converter with power factor correction and bus voltage control*, IEEE J. Emerg. Sel. Top. Power Electron. 2020, 8, 1782–1800. <https://doi.org/10.1109/JESTPE.2019.2916258>.
- [20] Qiao X., Bian J., Chen C., Li, H., *Comparison and analysis of reactive power compensation strategy in power system*, in Proceedings of the 2019 IEEE Sustainable Power and Energy Conference (iSPEC), Beijing, China, 2019; pp. 689–692. <https://doi.org/10.1109/iSPEC48194.2019.8975301>.
- [21] Lee Y., Song H., *a reactive power compensation strategy for voltage stability challenges in the Korean power system with dynamic loads*, Sustainability 2019, 11, 326.
- [22] Norma PN-EN 50160:2010 Parametry napięcia zasilającego w publicznych sieciach elektroenergetycznych.
- [23] IEEE Std 1159-IEEE Recommended Practice for Monitoring Electric Power Quality; IEEE Standard 1159–2009; IEEE: New York, NY, USA, 2009, <https://doi.org/10.1109/IEEESTD.2009.5154067>.
- [24] Masetti C., *Revision of European standard EN 50160 on power quality: Reasons and solutions*, in Proceedings of the 14th International Conference on Harmonics and Quality of Power-ICHQP, Bergamo, Italy, 26–29 September 2010.
- [25] Fang J., Li X., Tang Y., *a review of passive power filters for voltage-source converters*, 2016 Asian Conference on Energy, Power and Transportation Electrification (ACEPT), 2016, pp. 1-6, doi: 10.1109/ACEPT.2016.7811547.
- [26] Beres R. N., Wang X., Liserre M., Blaabjerg F., Bak C. L., *a Review of Passive Power Filters for Three-Phase Grid-Connected Voltage-Source Converters*, in IEEE Journal of Emerging and Selected Topics in Power Electronics, vol. 4, no. 1, pp. 54-69, March 2016, doi: 10.1109/JESTPE.2015.2507203.
- [27] Supronowicz H., Strzelecki R., *Filtracja harmoniczných w sieciach zasilających prądu przemiennego*, Toruń, Wydawnictwo Adam Marszałek 1998.
- [28] Pasko M., Lange A., *Compensation of the reactive power and filtration of high harmonics by means of passive LC filters*, No/Vol: 04/2010 Page no. 126.
- [29] Adrikowski T., Buła D., Pasko M., *Selection of method for reactive power compensation and harmonic filtering in industrial plant*, 2017 Progress in Applied Electrical Engineering (PAEE), 2017, pp. 1-5, doi: 10.1109/PAEE.2017.8009010.
- [30] Bednarek K., *Compensation of reactive power and hybrid operation in the systems of uninterruptible power supply (UPS)*, Comput. Appl. Electr. Eng. 2013, 11, 209–221. ISSN 1508-4248.

- [31] Czarnecki L., Almousa M., *Adaptive balancing by reactive compensators of three-phase linear loads supplied by nonsinusoidal voltage from four-wire lines*, Am. J. Electr. Power Energy Syst. 2021, 10, 32–42. <https://doi.org/10.11648/j.epes.20211003.11>.
- [32] Pasko M., Buła D., Dębowski K., Grabowski D., Maciążek M., *Selected methods for improving operating conditions of three-phase systems working in the presence of current and voltage deformation—Part I*, Arch. Electr. Eng. 2018, 67, 591–602.
- [33] Akagi H., Nabae A., Atoh S., *Control Strategy of Active Power Filters Using Multiple Voltage- Source PWM Converters*, IEEE Trans. Ind. Appl. Vol. 22, no. 3, s. 361-368, 1977.
- [34] Gwóźdź M., *Power electronics active shunt filter with controlled dynamics*, Proc. of COMPEL: The International Journal for Computation and Mathematics in Electrical and Electronic Engineering, Vol. 32, No. 4, pp. 1337-1344 (2013).
- [35] Gwóźdź M., Porada R., *The Power Electronics Active Filter With Increased Quality of Output Current*, 4th International Workshop CPE 2005 Compatibility in Power Electronics, CPE2005, Gdynia, 1-3 June 2005.
- [36] Śleszyński W., Cichowski A., Mysiak P., *Current harmonic controller in multiple reference frames for series active power filter integrated with 18-pulse diode rectifier*, Bull. Pol. Acad. Tech. 2018, 66, 699–704.
- [37] Maciążek M., Grabowski D., Pasko M., Lewandowski M., *Compensation based on active power filters – The cost minimization*, Applied Mathematics and Computation, Volume 267, 2015, Pages 648-654, ISSN 0096-3003, <https://doi.org/10.1016/j.amc.2015.01.001>.
- [38] Pasko M., Buła D., *Hybrid active power filters*, No/Vol: 07/08/2007 Page no. 1-5.
- [39] Ye T., Dai N., Zhu M., *Optimize the series LC design of a quasi proportional-resonant controlled hybrid active power filter for harmonic compensation*, in Proceedings of the 2016 IEEE 11th Conference on Industrial Electronics and Applications (ICIEA), Hefei, China, 2016; pp. 624–629. <https://doi.org/10.1109/ICIEA.2016.7603659>.
- [40] Benchabira A., Khiat M., *a hybrid method for the optimal reactive power dispatch and the control of voltages in an electrical energy network*, Arch. Electr. Eng. 2019, 68, 535–551.
- [41] Figueiredo J. P. M., Tofoli F. L., Silva B. L. A., *a review of single-phase PFC topologies based on the boost converter*, 2010 9th IEEE/IAS International Conference on Industry Applications - INDUSCON 2010, 2010, pp. 1-6, doi: 10.1109/INDUSCON.2010.5740015.
- [42] Onal Y., Sozer Y., *Bridgeless SEPIC PFC converter for low total harmonic distortion and high power factor*, in Proceedings of the 2016 IEEE Applied Power Electronics Conference and Exposition (APEC), Long Beach, CA, USA, 2016; pp. 2693–2699.
- [43] Lee S., Do H., *a single-switch AC–DC LED driver based on a boost-flyback PFC converter with lossless snubber*, IEEE Trans. Power Electron. 2017, 32, 1375–1384. <https://doi.org/10.1109/TPEL.2016.2549029>.
- [44] Arranz-Gimon A., Zorita-Lamadrid A., Morinigo-Sotelo D., Duque-Perez O., *a Review of Total Harmonic Distortion Factors for the Measurement of*

- Harmonic and Interharmonic Pollution in Modern Power Systems*, Energies 2021, 14, 6467. <https://doi.org/10.3390/en14206467>.
- [45] Fryze S., *Active, reactive, and apparent power in circuits with nonsinusoidal voltage and current*, Przegląd Elektrotechniczny, vol. 13, pp. 193–203, 1931.
- [46] Firlit A., *Teorie mocy w obwodach prądu przemiennego*, Automatyka, Elektryka, Zakłócenia, 2010, nr 1, pp. 46-56.
- [47] Czarniecki L., *Currents' physical components (CPC) – based power theory a review. Part I: power properties of electrical circuits and systems*, Przegląd Elektrotechniczny, 2019 Tom R. 95, nr 10, str. 1-11.
- [48] Zajkowski K., *Wady teorii mocy w obwodach jednofazowych według Budeanu i Fryzego*, Autobusy: technika, eksploatacja, systemy transportowe, 2016, Tom R. 17, nr 12, Strony 1500-1504.
- [49] Siwczyński M., *Postać wykładnicza i hiperboliczna operatora bądź sygnału okresowego w dziedzinie czasu - zastosowania w teorii mocy*, Przegląd Elektrotechniczny, 2012 | R. 88, nr 6 | 194-197.
- [50] Bollen M.H.J., Gu I.Y.H., *Signal Processing of Power Quality Disturbances; Wiley-IEEE Press: Piscataway, NJ, USA, 2006; ISBN 9780471931317*.
- [51] Budeanu C. I., *Puissances réactives et fictives*, Inst. Romain de l'Energie, Bucharest, Romania, 1927.
- [52] Skopec A., Stec C., *Podstawy teoretyczne metod kompensacji mocy biernej prądów niesinusoidalnych w dziedzinie częstotliwości i czasu. Energetyczna interpretacja wrocławskiej tożsamości matematycznej*, Przegląd Elektrotechniczny, ISSN 0033-2097, R. 96 NR 2/2020.
- [53] Bolkowski S., *Teoria obwodów elektrycznych*, WNT, Warszawa, 2007.
- [54] Salam Z., Tan P. C., Jusoh A., *Harmonics Mitigation Using Active Power Filter: a Technological Review*, ElektriKA Journal of Electrical Engineering, 8: 17-26, 2006.
- [55] Teke A., Meral M., Tumay M., *Active Power Filter: Review of Converter Topologies and Control Strategies*, 2011, Volume 24, Issue 2, 283 - 289, 05.04.2011.
- [56] Antoniewicz K., Rafal K., *Model predictive current control method for four-leg three-level converter operating as shunt active power filter and grid connected inverter*, Bull. Pol. Acad. Tech. 2017, 65, 601–607.
- [57] Depenbrock M., Marshal D.A., Wyk J.D., *Formulating requirements for universally applicable power theory as control algorithm in power compensators*, Eur. Trans. Elect. Power ETEP 1994, 4, 445–456.
- [58] Kaźmierkowski M.P., Krishnan R., Blaabjerg F., *Control in Power Electronics Selected Problems*, Academic Press Series in Engineering Book 2003.
- [59] Kaczorek T., Dzieliński A., Dąbrowski W., Łopatka R., *Podstawy teorii sterowania*, Warszawa: Wydawnictwo WNT, 2020.
- [60] Kester W., *The Data Conversion Handbook*, Analog Devices Inc., Newnes, (2005)
- [61] Maciążek M., Grabowski D., *Porównanie algorytmów sterowania energetycznymi filtrami aktywnymi*, Elektryka, Zeszyt 4 (236), 2015, Instytut Elektrotechniki i Informatyki, Politechnika Śląska w Gliwicach.

- [62] Yang C., Liu Y., Tseng P., Pan T., Chiu H., Lo Y., *DSP-based interleaved buck power factor corrector with adaptive slope compensation*, IEEE Trans. Ind. Electron. 2015, 62, 4665–4677. <https://doi.org/10.1109/TIE.2015.2400421>.
- [63] Vahedi H., Shojaei A.A., Dessaint L., Al-Haddad K., *Reduced DC-link voltage active power filter using modified PUC5 converter*, IEEE Trans. Power Electron. 2018, 33, 943–947. <https://doi.org/10.1109/TPEL.2017.2727325>.
- [64] Trinh Q., Lee H., *An enhanced grid current compensator for grid-connected distributed generation under nonlinear loads and grid voltage distortions*, IEEE Trans. Ind. Electron. 2014, 61, 6528–6537. <https://doi.org/10.1109/TIE.2014.2320218>.
- [65] WWW Mitsubishi Electric, Intelligent Power Modules. <http://www.mitsubishielectric.com/semiconductors/products/powermod/intelligentpmod/index.html> [Dostęp: 14.07.2022].
- [66] WWW Ansys, Inc., <https://www.ansys.com/products/electronics/ansys-maxwell> [Dostęp: 14.07.2022].
- [67] WWW Magnetics Inc., <https://www.mag-inc.com/home> [Dostęp: 05.07.2022].
- [68] Pop S., Pitica D., Ciascai I., *Adaptive algorithm for error correction from sensor measurement*, 2008 31st International Spring 475 Seminar on Electronics Technology, Budapest, pp. 373–378, 2008, doi: 10.1109/ISSE.2008.5276632.
- [69] Doyle J.C., Francis B.A., Tannenbaum A.R., *Feedback Control Theory*, Dover Publications, ISBN: 130632548X, 2013.
- [70] Bentsman J., *Introduction to Signal Processing, Instrumentation, and Control*, An Integrative Approach, World Scientific Publishing: Singapore, 2016.
- [71] Stergiopoulos S., *Advanced Signal. Processing Handbook: Theory and Implementation for Radar, Sonar, and Medical Imaging Real Time Systems*, Electrical Engineering & Applied Signal, Processing Series, 1st ed.; CRC Press: Boca Raton, FL, USA, 2000; ISBN 978-0849336911.
- [72] Madiseti V.K., *The Digital Signal. Processing Handbook*, 3 Volume Set, CRC Press: Boca Raton, FL, USA, 2010.
- [73] Żabiński T., Trybus L., *Tuning P-PI and PI-PI controllers for electrical servos*, Bull. Pol. Acad. Sci. Tech. Sci., vol. 58, no. 1, pp. 51–58, 2010.
- [74] Naouar M. *et al.*, *FPGA-based speed control of synchronous machine using a P-PI controller*, 2006 IEEE International Symposium on Industrial Electronics, Montreal, QC, Canada, 2006, pp. 1527–1532, doi: 10.1109/ISIE.2006.295698.
- [75] Porada R., Mielczarek N., *Modeling of chaotic systems in the ChaoPhS Program*, In: Mitkowski, W., Kacprzyk, J. (eds) *Modelling Dynamics in Processes and Systems. Studies in Computational Intelligence*, vol 180. Springer, Berlin, Heidelberg, 2009, https://doi.org/10.1007/978-3-540-92203-2_1.
- [76] Vaidyanathan S., Volos C., *Advances and Applications in Chaotic Systems*, Springer: Berlin/Heidelberg, Germany, 2016. <https://doi.org/10.1007/978-3-319-30279-9>.
- [77] Jarzyna W., *a survey of the synchronization process of synchronous generators and power electronic converters*, Bull. Pol. Acad. Tech. 2019, 67, 1069–1083.
- [78] Jiang Y., Li Y., Tian Y., Wang L., *Phase-locked loop research of grid-connected inverter based on impedance analysis*, Energies 2018, 11, 3077.

- [79] Huang Q., Rajashekara K., *An improved delayed signal cancellation PLL for fast grid synchronization under distorted and unbalanced grid condition*, IEEE Trans. Ind. Appl. 2017, 53, 4985–4997.
- [80] Vekić M., Rapaić M.R., Šekara T.B., Grabić S., Adžić E., *Multi-resonant observer PLL with real-time estimation of grid unbalances*, Int. J. Electr. Power Energy Syst. 2019, 108, 52–60.
- [81] Chen S., Zhang X., Wu X., Tan G., Chen X., *Sensorless control for IPMSM based on adaptive super-twisting sliding-mode observer and improved phase-locked loop*, Energies 2019, 12, 1225.
- [82] Pan H., Li Z., Wei T., *Novel phase-locked loop with improved-dual adaptive notch filter and multi-variable filter*, IEEE Access. 2019, 7, 176578–176586.
- [83] Ahmed H., Benbouzid M., Ahsan M., Albarbar A., Shahjalal M., *Frequency adaptive parameter estimation of unbalanced and distorted power grid*, IEEE Access. 2020, 8, 8512–8519.
- [84] Borkowski J., Kania D., *Interpolated-DFT-based fast and accurate amplitude and phase estimation for the control of power*, Metrol. Meas. Syst. 2016, 23, 13–26.
- [85] Borkowski J., Kania D., Mroczka J., *Influence of A/D quantization in an interpolated DFT based system of power control with a small delay*, Metrol. Meas. Syst. 2014, 21, 423–432.
- [86] Kaufhold E., Grandl S., Meyer J., Schegner P., *Feasibility of black-box time domain modeling of single-phase photovoltaic inverters using artificial neural networks*, Energies 2021, 14, 2118.
- [87] Gwóźdź M., Porada R., *Identification of basic frequency of periodical signals*, in Proc. 7th Int. Conf. on Power Electronics & Motion Control, PEMC'96, Budapest, 305–309, 1996.
- [88] WWW Alfine-TIM, <http://analog.alfine.pl/oferta/produkty-alfine> [Dostęp: 14.07.2022].
- [89] WWW Analog Devices, Inc., <https://www.analog.com/en/design-center/evaluation-hardware-and-software/evaluation-boards-kits/emulators.html> [Dostęp: 14.07.2022].
- [90] WWW Analog Devices, Inc., <https://www.analog.com/en/products/adsp-21369.html> [Dostęp: 14.07.2022].
- [91] WWW Analog Devices, Inc., <https://www.analog.com/en/design-center/evaluation-hardware-and-software/software/vdsp-bf-sh-ts.html> [Dostęp: 14.07.2022].
- [92] WWW LEM International SA, <https://www.lem.com/en> [Dostęp: 14.07.2022].
- [93] Papoulis A., *Generalized Sampling Expansion*, IEEE Transactions on Circuits and Systems, v.24, Nov. 1977.
- [94] Francis B., Georgiou T., *Stability theory for linear time-invariant plant with periodic digital controllers*, IEEE transactions on Automatic Control, 33 (9), 1988, pp. 820-832.
- [95] Mirkin L., *Transfer functions of sampled-data systems in the lifted domain*, Proc. 44th IEEE Conf. on Decision and Control & European Control Conf. ECC'05 (Seville, Spain), pp. 5180–5185, 2005.

- [96] Gwóźdź M., *Stability of Discrete-Time Systems on Base of Generalized Sampling Expansion*, Mat. XXXIV Konferencji IC-SPETO 2011, Gliwice-Ustoń, 18-21.05.2011, pp. 71-72.
- [97] WWW Analog Devices, Inc., <https://www.analog.com/media/en/training-seminars/design-handbooks/Amplifier-Applications-Guide/Section11.pdf> [Dostęp: 14.07.2022].
- [98] WWW Analog Devices, Inc., <https://www.analog.com/en/product-category/rail-to-rail-op-amps.html> [Dostęp: 14.07.2022].
- [99] WWW Analog Devices, Inc., <https://www.analog.com/en/product-category/difference-amplifiers.html> [Dostęp: 14.07.2022].
- [100] Gerstenhaber M., Malik R., *More Value from Your Absolute Value Circuit—Difference Amplifier Enables Low-Power, High-Performance Absolute Value Circuit*, Analog Devices, Inc., Analog Dialogue 44-04 Back Burner, April (2010).
- [101] Gwóźdź M., *Power Electronics Programmable Voltage Source with Reduced Ripple Component of Output Signal Based on Continuous-Time Sigma-Delta Modulator*, Energies. 2021; 14(20):6784. <https://doi.org/10.3390/en14206784>
- [102] De la Rosa J.M., *Sigma-Delta Modulators: Tutorial Overview, Design Guide, and State-of-the-Art Survey*, Circuits and Systems I: Regular Papers, IEEE Transactions on, Vol. 58, Issue: 1, 2011.
- [103] WWW Analog Devices, Inc., <https://www.analog.com/en/products/ada4806-1.html> [Dostęp: 14.07.2022].